保密级别：外部使用

UM2081F32 用户手册

版本：V1.0



Unicmicro

广芯微电子（广州）股份有限公司

http://www.unicmicro.com/

条款协议

本文档的所有部分，其著作产权归广芯微电子（广州）股份有限公司（以下简称广芯微电子）所有，未经广芯微电子授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，广芯微电子及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。

1. 本文档中所记载的关于电路、软件和其他相关信息仅用于说明半导体产品的操作和应用实例。用户如在设备设计中应用本文档中的电路、软件和相关信息，请自行负责。对于用户或第三方因使用上述电路、软件或信息而遭受的任何损失，广芯微电子不承担任何责任。
2. 在准备本文档所记载的信息的过程中，广芯微电子已尽量做到合理注意，但是，广芯微电子并不保证这些信息都是准确无误的。用户因本文档中所记载的信息的错误或遗漏而遭受的任何损失，广芯微电子不承担任何责任。
3. 对于因使用本文档中的广芯微电子产品或技术信息而造成的侵权行为或因此而侵犯第三方的专利、版权或其他知识产权的行为，广芯微电子不承担任何责任。本文档所记载的内容不应视为对广芯微电子或其他人所有的专利、版权或其他知识产权作出任何明示、默示或其他方式的许可及授权。
4. 使用本文档中记载的广芯微电子产品时，应在广芯微电子指定的范围内，特别是在最大额定值、电源工作电压范围、热辐射特性、安装条件以及其他产品特性的范围内使用。对于在上述指定范围之外使用广芯微电子产品而产生的故障或损失，广芯微电子不承担任何责任。
5. 虽然广芯微电子一直致力于提高广芯微电子产品的质量和可靠性，但是，半导体产品有其自身的具体特性，如一定的故障发生率以及在某些使用条件下会发生故障等。此外，广芯微电子产品均未进行防辐射设计。所以请采取安全保护措施，以避免当广芯微电子产品在发生故障而造成火灾时导致人身事故、伤害或损害的事故。例如进行软硬件安全设计（包括但不限于冗余设计、防火控制以及故障预防等）、适当的老化处理或其他适当的措施等。

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

目录

1 产品概述 1
2 系统框图 3
2.1 功能框图 3
2.2 电源框图 4
3 封装及引脚描述 5
3.1 封装引脚分布 5
3.2 引脚功能描述 6
4 处理器 16
4.1 概述 16
4.2 主要特性 16
4.3 功能框图 17
4.4 内核寄存器组 17
5 系统配置（SCU） 18
5.1 地址映射 18
5.2 时钟框图 19
5.3 时钟选择 20
5.4 复位源 20
5.4.1 内部 POR 上电复位 21
5.4.2 LVR 复位 21
5.4.3 RESETN 复位 21
5.4.4 WDT 复位 21
5.4.5 WWDT 复位 21
5.4.6 SOFT_RESETN 复位 21
5.4.7 模块软件复位 21
5.4.8 LVD 复位 22
5.4.9 LOCKUP 复位 22
5.5 低功耗模式 22
5.5.1 Sleep 模式 24
5.5.2 Deepsleep 模式 24
5.5.3 Stop 模式 25
5.6 寄存器描述 25
5.6.1 系统控制寄存器 0/ SYSCTRL0（偏移：00h） 27
5.6.2 系统控制寄存器 1/ SYSCTRL1（偏移：04h） 29
5.6.3 系统控制保护寄存器/ SYSCTRL_PROTECT（偏移：08h） 30

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

5.6.4 时钟控制寄存器/ OSC_CTRL（偏移：0x0Ch） 30
5.6.5 外围模块时钟寄存器/ PERI_CLKEN（偏移：10h） 32
5.6.6 复位标识寄存器/ RESET_FLAG（偏移：20h） 34
5.6.7 外围模块复位控制寄存器/ PERI_RESET（偏移：24h） 35
5.6.8 外部复位滤波控制寄存器/ EXT_RESET_CTRL（偏移：28h） 37
5.6.9 端口 PA 功能配置寄存器/ PA_SEL（偏移：30h） 38
5.6.10 端口 PB 功能配置寄存器/ PB_SEL（偏移：34h） 40
5.6.11 端口 PC 功能配置寄存器/ PC_SEL（偏移：38h） 42
5.6.12 端口 PD 功能配置寄存器/ PD_SEL（偏移：3Ch） 44
5.6.13 端口 PE 功能配置寄存器/ PE_SEL（偏移：40h） 45
5.6.14 端口数模配置寄存器/ PAD_ADS（偏移：44h） 47
5.6.15 端口驱动能力配置寄存器 0/ PAD_DR0（偏移：48h） 49
5.6.16 端口驱动能力配置寄存器 1/ PAD_DR1（偏移：4Ch） 52
5.6.17 端口上拉配置寄存器 0/ PAD_PU0（偏移：50h） 53
5.6.18 端口上拉配置寄存器 1/ PAD_PU1（偏移：54h） 55
5.6.19 端口下拉配置寄存器 0/ PAD_PD0（偏移：58h） 56
5.6.20 端口下拉配置寄存器 1/ PAD_PD1（偏移：5Ch） 58
5.6.21 端口开漏输出配置寄存器 0/ PAD_OD0（偏移：60h） 59
5.6.22 端口开漏输出配置寄存器 1/ PAD_OD1（偏移：64h） 62
5.6.23 端口输入类型配置寄存器 0/ PAD_CS0（偏移：68h） 62
5.6.24 端口输入类型配置寄存器 1/ PAD_CS1（偏移：6Ch） 65
5.6.25 端口输入配置寄存器 0/ PAD_IE0（偏移：70h） 65
5.6.26 端口输入配置寄存器 1/ PAD_IE1（偏移：74h） 68
5.6.27 端口速度配置寄存器 0/ PAD_SR0（偏移：78h） 69
5.6.28 端口速度配置寄存器 1/ PAD_SR1（偏移：7Ch） 71
5.6.29 IO 控制保护寄存器/ IOCTRL_PROTECT（偏移：80h） 72
5.6.30 LVD 配置寄存器/ LVD_CFG（偏移：84h） 72
5.6.31 外部复位端口选择寄存器/ EXTRST_SEL（偏移：90h） 74
5.6.32 停止模式选择寄存器/ STOPMODE_SEL（偏移：94h） 74
5.6.33 REMAP 寄存器/ REMAP_ADDR（偏移：98h） 74
5.6.34 中断向量地址重映射寄存器/ VECTOR_OFFSET（偏移：9Ch） 75
5.6.35 随机数控制寄存器/ HRNG_CR（偏移：A0h） 75
5.6.36 随机数种子寄存器/ HRNG_SEED（偏移：A4h） 76
5.6.37 随机数数据寄存器/ HRNG_DATA（偏移：A8h） 76
5.6.38 蜂鸣器控制寄存器/ BUZZER_CR（偏移：ACh） 76
5.6.39 LVR 控制寄存器/ LVR_CFG（偏移：B0h） 76
5.6.40 VREF 控制寄存器/ VREF_CFG（偏移：B4h） 77
5.6.41 XTH 控制寄存器/ XTH_CFG（偏移：B8h） 78

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

5.6.42 内部基准状态寄存器/ VREF_STATUS（偏移：CCh） 79

6 RF 80

6.1 概述 80

6.2 主要特性 80

6.3 寄存器描述 81

6.3.1 Reg00（地址：0x00 复位值：0x5B） 81

6.3.2 Reg01（地址：0x01 复位值：0x1C） 81

6.3.3 Reg02（地址：0x02 复位值：0x2C） 81

6.3.4 Reg03（地址：0x03 复位值：0x44） 81

6.3.5 Reg04（地址：0x04 复位值：0xFC） 82

6.3.6 Reg05（地址：0x05 复位值：0x00） 82

6.3.7 Reg06（地址：0x06 复位值：0x00） 82

6.3.8 Reg07（地址：0x07 复位值：0xB5） 82

6.3.9 Reg08（地址：0x08 复位值：0x40） 83

6.3.10 Reg09（地址：0x09 复位值：0xA6） 83

6.3.11 Reg0A（地址：0x0A 复位值：0x38） 84

6.3.12 Reg14（地址：0x14 复位值：0x08） 84

6.3.13 Reg15（地址：0x15 复位值：0x08） 85

6.3.14 Reg16（地址：0x16 复位值：0x50） 85

6.3.15 Reg17（地址：0x17 复位值：0x00） 86

6.3.16 Reg18（地址：0x18 复位值：0x33） 86

6.3.17 Reg19（地址：0x19 复位值：0x11） 87

6.3.18 Reg1A（地址：0x1A 复位值：0x80） 87

6.3.19 Reg1B（地址：0x1B 复位值：0x80） 88

6.3.20 Reg1C（地址：0x1C 复位值：0xC0） 88

6.3.21 Reg1D（地址：0x1D 复位值：0x04） 88

6.3.22 Reg1E（地址：0x1E 复位值：0x00） 88

6.3.23 Reg1F（地址：0x1F 复位值：0x03） 89

6.3.24 Reg20（地址：0x20 复位值：0x80） 89

6.3.25 Reg21（地址：0x21 复位值：0x82） 89

6.3.26 Reg22（地址：0x22 复位值：0x00） 90

6.3.27 Reg23（地址：0x23 复位值：0xFF） 91

6.3.28 Reg24（地址：0x24 复位值：0x09） 91

6.3.29 Reg25（地址：0x25 复位值：0x11） 91

6.3.30 Reg26（地址：0x26 复位值：0x21） 92

6.3.31 Reg27（地址：0x27 复位值：0x10） 92

6.3.32 Reg28（地址：0x28 复位值：0x00） 92

6.3.33 Reg29（地址：0x29 复位值：0x00） 92

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.34 Reg2A（地址：0x2A 复位值：0xFF）.....93
6.3.35 Reg2B（地址：0x2B 复位值：0xFF）.....93
6.3.36 Reg2C（地址：0x2C 复位值：0xFF）.....93
6.3.37 Reg2D（地址：0x2D 复位值：0xFF）.....93
6.3.38 Reg2E（地址：0x2E 复位值：0x01）.....93
6.3.39 Reg2F（地址：0x2F 复位值：0x10）.....94
6.3.40 Reg30（地址：0x30 复位值：0x00）.....94
6.3.41 Reg31（地址：0x31 复位值：0x55）.....94
6.3.42 Reg32（地址：0x32 复位值：0x03）.....94
6.3.43 Reg33（地址：0x33 复位值：0xD4）.....95
6.3.44 Reg34（地址：0x34 复位值：0x2D）.....95
6.3.45 Reg35（地址：0x35 复位值：0xD4）.....95
6.3.46 Reg36（地址：0x36 复位值：0x2D）.....96
6.3.47 Reg37（地址：0x37 复位值：0x2D）.....96
6.3.48 Reg38（地址：0x38 复位值：0xD4）.....96
6.3.49 Reg39（地址：0x39 复位值：0x2D）.....96
6.3.50 Reg3A（地址：0x3A 复位值：0xD4）.....96
6.3.51 Reg3B（地址：0x3B 复位值：0x1F）.....96
6.3.52 Reg3C（地址：0x3C 复位值：0x10）.....97
6.3.53 Reg3D（地址：0x3D 复位值：0x00）.....97
6.3.54 Reg3E（地址：0x3E 复位值：0x26）.....97
6.3.55 Reg3F（地址：0x3F 复位值：0x31）.....97
6.3.56 Reg40（地址：0x40 复位值：0xA4）.....98
6.3.57 Reg41（地址：0x41 复位值：0xA3）.....98
6.3.58 Reg42（地址：0x42 复位值：0xA2）.....98
6.3.59 Reg43（地址：0x43 复位值：0xA1）.....98
6.3.60 Reg44（地址：0x44 复位值：0x00）.....99
6.3.61 Reg45（地址：0x45 复位值：0x00）.....99
6.3.62 Reg46（地址：0x46 复位值：0x00）.....99
6.3.63 Reg47（地址：0x47 复位值：0x00）.....99
6.3.64 Reg48（地址：0x48 复位值：0xF1）.....99
6.3.65 Reg49（地址：0x49 复位值：0x00）.....100
6.3.66 Reg4A（地址：0x4A 复位值：0x00）.....100
6.3.67 Reg4B（地址：0x4B 复位值：0x80）.....100
6.3.68 Reg4C（地址：0x4C 复位值：0x00）.....100
6.3.69 Reg4D（地址：0x4D 复位值：0x03）.....101
6.3.70 Reg4E（地址：0x4E 复位值：0x00）.....101
6.3.71 Reg4F（地址：0x4F 复位值：0x00）.....101

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.72 Reg50（地址：0x50 复位值：0x88） 102
6.3.73 Reg51（地址：0x51 复位值：0x88） 102
6.3.74 Reg52（地址：0x52 复位值：0x00） 103
6.3.75 Reg53（地址：0x53 复位值：0x56） 103
6.3.76 Reg55（地址：0x55 复位值：0x60） 104
6.3.77 Reg56（地址：0x56 复位值：0x18） 104
6.3.78 Reg57（地址：0x57 复位值：0x00） 105
6.3.79 Reg58（地址：0x58 复位值：0x00） 106
6.3.80 Reg60（地址：0x60 复位值：0x00） 106
6.3.81 Reg61（地址：0x61 复位值：0x00） 106
6.3.82 Reg62（地址：0x62 复位值：0x00） 107
6.3.83 Reg63（地址：0x63 复位值：0x00） 107
6.3.84 Reg64（地址：0x64 复位值：0x00） 107
6.3.85 Reg66（地址：0x66 复位值：0x00） 107
6.3.86 Reg68（地址：0x68 复位值：0x00） 108
6.3.87 Reg69（地址：0x69 复位值：0x00） 108
6.3.88 Reg6A（地址：0x6A 复位值：0x00） 108
6.3.89 Reg6B（地址：0x6B 复位值：0x00） 108
6.3.90 Reg6C（地址：0x6C 复位值：0x00） 109
6.3.91 Reg6D（地址：0x6D 复位值：0x00） 109
6.3.92 Reg6E（地址：0x6E 复位值：0x11） 109
6.3.93 Reg6F（地址：0x6F 复位值：0x20） 109
6.3.94 Reg74（地址：0x74 复位值：0x00） 109
6.3.95 Reg75（地址：0x75 复位值：0x00） 110
6.3.96 Reg76（地址：0x76 复位值：0x00） 110
6.3.97 Reg77（地址：0x77 复位值：0x00） 110
6.3.98 Reg78（地址：0x78 复位值：0x00） 110
6.3.99 Reg79（地址：0x79 复位值：0x00） 110
6.3.100 Reg7A（地址：0x7A 复位值：0x00） 110
6.3.101 Reg7C（地址：0x7C 复位值：0x00） 111
6.3.102 Reg7D（地址：0x7D 复位值：0x00） 111
6.3.103 Reg7F（地址：0x7F 复位值：0x00） 112
6.3.104 Reg80（地址：0x80 复位值：0x27） 112
6.3.105 Reg81（地址：0x81 复位值：0x03） 112
6.3.106 Reg82（地址：0x82 复位值：0x43） 112
6.3.107 Reg83（地址：0x83 复位值：0x01） 112
6.3.108 Reg84（地址：0x84 复位值：0x02） 112
6.3.109 Reg85（地址：0x85 复位值：0x54） 113

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.110 Reg94（地址：0x94 复位值：0x01） 113
6.3.111 Reg95（地址：0x95 复位值：0x88） 114
6.3.112 RegAB（地址：0xAB 复位值：0x05） 114
6.3.113 RegAC（地址：0xAC 复位值：0x38） 114
6.3.114 RegBC（地址：0xBC 复位值：0x15） 115
6.3.115 RegBD（地址：0xBD 复位值：0xC0） 115
6.3.116 RegBE（地址：0xBE 复位值：0x14） 115
6.3.117 RegC0（地址：0xC0 复位值：0x05） 115
6.3.118 RegC1（地址：0xC1 复位值：0xCA） 116
6.3.119 RegC3（地址：0xC3 复位值：0x02） 116
6.3.120 RegC4（地址：0xC4 复位值：0x20） 116
6.3.121 RegC5（地址：0xC5 复位值：0xFF） 117
6.3.122 RegC6（地址：0xC6 复位值：0x00） 117
6.3.123 RegC7（地址：0xC7 复位值：0xFF） 117
6.3.124 RegC8（地址：0xC8 复位值：0x00） 117
6.3.125 RegC9（地址：0xC9 复位值：0xFF） 117
6.3.126 RegCA（地址：0xCA 复位值：0x00） 118
6.3.127 RegCB（地址：0xCB 复位值：0xFF） 118
6.3.128 RegCC（地址：0xCC 复位值：0x00） 118
6.3.129 RegD1（地址：0xD1 复位值：0x00） 118
6.3.130 RegD2（地址：0xD2 复位值：0x00） 118
6.3.131 RegD3（地址：0xD3 复位值：0x00） 118
6.3.132 RegD9（地址：0xD9 复位值：0x04） 118
6.3.133 RegDB（地址：0xDB 复位值：0xEA） 119
6.3.134 RegE0（地址：0xE0 复位值：0x00） 119
6.3.135 RegE1（地址：0xE1 复位值：0x00） 119
6.3.136 RegE2（地址：0xE2 复位值：0x00） 119
6.3.137 RegE3（地址：0xE3 复位值：0x00） 120
6.3.138 RegE4（地址：0xE4 复位值：0x00） 120
6.3.139 RegE5（地址：0xE5 复位值：0x00） 120
6.3.140 RegE6（地址：0xE6 复位值：0x00） 120
6.3.141 RegE7（地址：0xE7 复位值：0x00） 120
6.3.142 RegE8（地址：0xE8 复位值：0x00） 120
6.3.143 RegE9（地址：0xE9 复位值：0x00） 120
6.4 功能描述 121
6.4.1 接收机 121
6.4.2 发射机 121
6.4.3 系统复位 121

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.4.4 频率综合器及快速跳频 123
6.4.5 晶体振荡器 124
6.4.6 睡眠定时器（RC36kHz） 125
6.4.7 低电压检测（LBD） 126
6.4.8 接收信号强度指示（RSSI） 127
6.4.9 相位跳变检测（PJD） 127
6.4.10 自动频率控制（AFC） 128
6.4.11 数据时钟恢复（CDR） 129
6.5 RF 运行 130
6.5.1 FIFO 130
6.5.2 启动时序与状态机 131
6.5.3 GPIO 和中断 134
6.6 数据包及包处理机制 136
6.6.1 直通模式 137
6.6.2 数据包模式 139
6.7 低功耗收发功能（SLP） 150
6.7.1 超低功耗发射模式 153
6.7.2 超低功耗接收模式 153
6.7.3 多通道发射模式 156
6.7.4 多通道接收模式 157
7 EFC 159
7.1 概述 159
7.2 主要特性 159
7.3 寄存器描述 159
7.3.1 控制寄存器 EFC_CTRL（偏移：00h） 160
7.3.2 写擦安全寄存器 EFC_SEC（偏移：04h） 160
7.3.3 状态寄存器 EFC_STATUS（偏移：08h） 161
7.3.4 中断状态寄存器 EFC_INTSTATUS（偏移：0Ch） 161
7.3.5 中断使能寄存器 EFC_INEN（偏移：10h） 162
7.3.6 时间标尺寄存器 EFC_HALFUS（偏移：14h） 163
7.3.7 RCH TRIM 寄存器 EFC_RCHTRIM（偏移：20h） 163
7.3.8 RCL TRIM 寄存器 EFC_RCLTRIM（偏移：24h） 163
7.4 功能描述 164
7.4.1 地址映射 164
7.4.2 自动锁总线 164
7.4.3 EFC 上电预读 164
7.4.4 EFlash 读效率 165
7.5 软件流程 165

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

7.5.1 Read 操作 165
7.5.2 Write 操作 165
7.5.3 Erase 操作 166

8 NVIC 167
8.1 概述 167
8.2 主要特性 167
8.3 中断源 167

9 UART0 169
9.1 概述 169
9.2 主要特性 169
9.3 寄存器描述 169
9.3.1 中断状态寄存器 UART_ISR（偏移：00h） 170
9.3.2 中断使能寄存器 UART_IER（偏移：04h） 171
9.3.3 控制寄存器 UART_CR（偏移：08h） 171
9.3.4 发送数据寄存器 UART_TDR（偏移：0Ch） 172
9.3.5 接收数据寄存器 UART_RDR（偏移：0Ch） 172
9.3.6 波特率参数低位寄存器 UART_BRPL（偏移：10h） 172
9.3.7 波特率参数高位寄存器 UART_BRPH（偏移：14h） 173
9.4 使用流程 173
9.4.1 串口的发送和接收 173
9.4.2 串口初始化 174
9.4.3 串口发送字节 174
9.4.4 串口接收字节 174

10 UART1 175
10.1 概述 175
10.2 主要特性 175
10.3 寄存器描述 175
10.3.1 接收缓冲寄存器 UART1_RBR（偏移：00h） 176
10.3.2 发送缓冲寄存器 UART1_THR（偏移：00h） 176
10.3.3 波特率分频低位寄存器 UART1_DLL（偏移：00h） 176
10.3.4 波特率分频高位寄存器 UART1_DLH（偏移：04h） 177
10.3.5 中断使能寄存器 UART1_IER（偏移：04h） 177
10.3.6 中断状态寄存器 UART1_IIR（偏移：08h） 178
10.3.7 FIFO 控制寄存器 UART1_FCR（偏移：08h） 178
10.3.8 LINE 控制寄存器 UART1_LCR（偏移：0Ch） 179
10.3.9 流控制寄存器 UART1_MCR（偏移：10h） 180
10.3.10 LSR（偏移：14h） 181

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

10.3.11 流状态寄存器 UART1_MSR（偏移：18h） 182
10.3.12 状态寄存器 UART1_USR（偏移：7Ch） 182
10.3.13 发送 FIFO 数据个数寄存器 UART1_TFL（偏移：80h） 183
10.3.14 接收 FIFO 数据个数寄存器 UART1_RFL（偏移：84h） 183
10.3.15 小数分频寄存器 UART1_DLF（偏移：C0h） 183
10.3.16 接收地址匹配寄存器 UART1_RAR（偏移：C4h） 183
10.3.17 发送地址匹配寄存器 UART1_TAR（偏移：C8h） 183
10.4 使用流程 184
10.4.1 UART1 发送流程 184
10.4.2 UART1 接收流程 184
10.4.3 CTS 和 RTS 控制流功能设置流程 185
10.4.4 UART1 DMA 传输配置流程 186
11 LPUART 187
11.1 概述 187
11.2 主要特性 187
11.3 寄存器描述 188
11.3.1 接收数据寄存器 LPURXD（偏移：00h） 188
11.3.2 发送数据寄存器 LPUTXD（偏移：04h） 188
11.3.3 状态寄存器 LPUSTA（偏移：08h） 188
11.3.4 控制寄存器 LPUCON（偏移：0Ch） 189
11.3.5 中断标志寄存器 LPUIF（偏移：10h） 190
11.3.6 波特率寄存器 LPUBAUD（偏移：14h） 191
11.3.7 接收使能寄存器 LPUEN（偏移：18h） 191
11.3.8 数据匹配寄存器 COMPARE（偏移：1Ch） 191
11.3.9 波特率调制控制寄存器 MODU（偏移：20h） 192
11.4 软件流程 192
11.4.1 数据接收 192
11.4.2 数据发送 192
11.4.3 调制控制寄存器配置建议 192
11.4.4 休眠模式下的数据接收唤醒 193
12 I2C 194
12.1 概述 194
12.2 主要特征 194
12.3 寄存器描述 194
12.3.1 I2C 配置寄存器 I2C_CR（偏移：00h） 195
12.3.2 I2C 配置清除寄存器 I2C_CLR（偏移：04h） 196
12.3.3 I2C 状态寄存器 I2C_STAT（偏移：08h） 197

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

12.3.4 I2C 数据寄存器 I2C_DATA（偏移：0Ch） 198
12.3.5 I2C 波特率配置寄存器 I2C_CCR（偏移：10h） 198
12.3.6 I2C SLAVE 地址寄存器 0 I2C_SAD0（偏移：14h） 199
12.3.7 I2C SLAVE 地址屏蔽寄存器 0 I2C_SADM0（偏移：18h） 199
12.3.8 10 比特 I2C SLAVE 地址寄存器 I2C_XSAD（偏移：1Ch） 199
12.3.9 10 比特 I2C SLAVE 地址屏蔽寄存器 I2C_XSADM（偏移：20h） 199
12.3.10 I2C 复位寄存器 I2C_SRST（偏移：24h） 200
12.3.11 I2C SLAVE 地址寄存器 1 I2C_SAD1（偏移：28h） 200
12.3.12 I2C SLAVE 地址屏蔽寄存器 1 I2C_SADM1（偏移：2Ch） 200
12.3.13 I2C SLAVE 地址寄存器 2 I2C_SAD2（偏移：30h） 201
12.3.14 I2C SLAVE 地址屏蔽寄存器 2 I2C_SADM2（偏移：34h） 201
12.3.15 I2C SLAVE 地址寄存器 2 I2C_SAD3（偏移：38h） 201
12.3.16 I2C SLAVE 地址屏蔽寄存器 3 I2C_SADM3（偏移：3Ch） 201
12.4 协议描述 202
12.4.1 I2C 通信协议（7 位寻址） 202
12.4.2 I2C 通信协议（10 位寻址） 203
12.5 使用流程 204
12.5.1 初始化程序 204
12.5.2 主机发送功能 205
12.5.3 主机接收功能 205
12.5.4 从机接收功能 206
12.5.5 从机发送功能 208
13 SPI0 210
13.1 概述 210
13.2 主要特性 210
13.3 寄存器描述 210
13.3.1 SPI0 配置寄存器 SPI0_CR（偏移：00h） 211
13.3.2 SPI0 主模式控制寄存器 0 SPI0_CSN0（偏移：04h） 212
13.3.3 SPI0 主模式控制寄存器 1 SPI0_CSN1（偏移：08h） 213
13.3.4 SPI0 过程控制寄存器 SPI0_OPCR（偏移：14h） 214
13.3.5 SPI0 中断控制寄存器 SPI0_IE（偏移：18h） 215
13.3.6 SPI0 中断标志寄存器 SPI0_IF（偏移：1Ch） 215
13.3.7 SPI0 发送缓存寄存器 SPI0_TXBUF（偏移：20h） 216
13.3.8 SPI0 接收缓存寄存器 SPI0_RXBUF（偏移：24h） 216
13.3.9 SPI0 DMA 接收设置寄存器 SPI0_DMARXLEV（偏移：28h） 216
13.3.10 SPI0 DMA 发送设置寄存器 SPI0_DMATXLEV（偏移：2Ch） 217
13.4 接口时序 217
13.4.1 CPHA=0 217

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

13.4.2 CPHA=1 218
13.4.3 从器件 SSN 218
13.5 使用流程 219
13.5.1 初始化程序 219
13.5.2 发送流程 220
13.5.3 接收流程 220
13.5.4 SPI0 DMA 发送流程 220
13.5.5 SPI0 DMA 接收流程 221
14 SPI1 222
14.1 概述 222
14.2 主要特性 222
14.3 寄存器描述 222
14.3.1 SPI1 配置寄存器 SPI1_CR（偏移：00h） 223
14.3.2 SPI1 主模式控制寄存器 0 SPI1_CSN0（偏移：04h） 224
14.3.3 SPI1 主模式控制寄存器 1 SPI1_CSN1（偏移：08h） 225
14.3.4 SPI1 过程控制寄存器 SPI1_OPCR（偏移：14h） 226
14.3.5 SPI1 中断控制寄存器 SPI1_IE（偏移：18h） 227
14.3.6 SPI1 中断标志寄存器 SPI1_IF（偏移：1Ch） 227
14.3.7 SPI1 发送缓存寄存器 SPI1_TXBUF（偏移：20h） 228
14.3.8 SPI1 接收缓存寄存器 SPI1_RXBUF（偏移：24h） 228
14.3.9 SPI1 DMA 接收设置寄存器 SPI1_DMARXLEV（偏移：28h） 228
14.3.10 SPI1 DMA 发送设置寄存器 SPI1_DMATXLEV（偏移：2Ch） 229
14.4 接口时序 229
14.4.1 CPHA=0 229
14.4.2 CPHA=1 230
14.4.3 从器件 SSN 230
14.5 使用流程 231
14.5.1 初始化程序 231
14.5.2 发送流程 232
14.5.3 接收流程 232
14.5.4 SPI1 DMA 发送流程 232
14.5.5 SPI1 DMA 接收流程 233
15 QSPI 234
15.1 概述 234
15.2 主要特性 234
15.3 寄存器描述 234
15.3.1 配置寄存器 QSPI_CTRL（偏移：00h） 235

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

15.3.2 QSPI 波特率配置寄存器 QSPI_BAUD（偏移：04h） 235
15.3.3 QSPI 存储器访问配置寄存器 QSPI_MEMO_ACC（偏移：08h） 236
15.3.4 QSPI 命令寄存器 QSPI_CMD（偏移：0ch） 238
15.3.5 QSPI 读参数寄存器 QSPI_PARA_R（偏移：10h） 238
15.3.6 QSPI 写参数寄存器 QSPI_PARA_W（偏移：14h） 238
15.3.7 QSPI 擦写时间设置寄存器 QSPI_PGT_SET（偏移：18h） 238
15.3.8 QSPI 中断使能控制寄存器 QSPI_INTEN（偏移：1Ch） 238
15.3.9 QSPI 中断状态寄存器 QSPI_INTUS（偏移：20h） 239
15.3.10 QSPI 状态寄存器 QSPI_STATUS（偏移：24h） 239
15.3.11 QSPI 接收缓存寄存器 QSPI_RXBUF（偏移：28h） 239
15.4 使用流程 240
15.4.1 QSPI 读 FLASH 240
15.4.2 QSPI 写 FLASH 240
15.4.3 普通 SPI 读写 241
16 Cache 242
16.1 概述 242
16.2 主要特点 242
16.3 寄存器描述 242
16.3.1 控制寄存器 CACHE_CR（偏移：00h） 242
16.4 使用流程 243
17 CAN 244
17.1 概述 244
17.2 主要特性 244
17.3 寄存器描述 244
17.3.1 模式寄存器 CAN_MR（偏移：00h） 245
17.3.2 指令寄存器 CAN_CMR（偏移：04h） 246
17.3.3 状态寄存器 CAN_SR（偏移：08h） 246
17.3.4 中断状态/应答寄存器 CAN_ISR（偏移：0Ch） 247
17.3.5 中断使能寄存器 CAN_IMR（偏移：10h） 248
17.3.6 接收数据计数寄存器 CAN_RMC（偏移：14h） 249
17.3.7 总线时序寄存器 CAN_BTR0（偏移：18h） 250
17.3.8 总线时序寄存器 CAN_BTR1（偏移：1Ch） 250
17.3.9 发送缓存寄存器 CAN_TXBUF（偏移：20h） 251
17.3.10 接收缓存寄存器 CAN_RXBUF（偏移：24h） 252
17.3.11 接收过滤匹配寄存器 CAN_ACR（偏移：28h） 252
17.3.12 接收过滤屏蔽寄存器 CAN_AMR（偏移：2Ch） 253
17.3.13 错误码捕捉寄存器 CAN_ECC（偏移：30h） 255

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

17.3.14 接收错误计数寄存器 CAN_RXERR（偏移：34h） 255
17.3.15 发送错误计数寄存器 CAN_TXERR（偏移：38h） 256
17.3.16 仲裁丢失捕获寄存器 CAN_ALC（偏移：3Ch） 256
17.3.17 接收缓存基地址设置寄存器 CAN_RXADDR（偏移：40h） 257
17.4 使用流程 258
17.4.1 发送 CAN 数据帧 258
17.4.2 接收 CAN 数据帧 258
17.4.3 CAN 速率计算 259
18 GTIMER 260
18.1 概述 260
18.2 主要特性 260
18.3 寄存器描述 261
18.3.1 GTIM 控制寄存器 GTIM_CR（偏移：00h） 261
18.3.2 GTIM 中断使能寄存器 GTIM_IER（偏移：04h） 265
18.3.3 GTIM 状态寄存器 GTIM_SR（偏移：08h） 265
18.3.4 GTIM 事件产生寄存器 GTIM_EGR（偏移：0Ch） 266
18.3.5 GTIM 捕捉/比较模式寄存器 GTIM_CCMR（偏移：10h） 266
18.3.6 GTIM 捕捉/比较使能寄存器 GTIM_CCER（偏移：14h） 268
18.3.7 GTIM 计数寄存器 GTIM_CNT（偏移：18h） 268
18.3.8 GTIM 预分频寄存器 GTIM_PSC（偏移：1Ch） 268
18.3.9 GTIM 自动重载寄存器 GTIM_ARR（偏移：20h） 269
18.3.10 GTIM 捕捉/比较寄存器 GTIM_CCR（偏移：24h） 269
18.3.11 GTIM 硬件触发寄存器 GTIM_CARS1（偏移：28h） 269
18.4 使用说明 270
18.4.1 计数器模式 270
18.4.2 输入捕获模式 271
18.4.3 PWM 模式 271
18.4.4 互补输出和死区插入 273
18.4.5 刹车功能 273
18.5 使用流程 273
18.5.1 普通定时器 273
18.5.2 PWM 输出 274
18.5.3 输入捕获 274
18.5.4 刹车功能 275
19 LPTIMER 276
19.1 概述 276
19.2 主要特性 276

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

19.3 寄存器描述 277
19.3.1 配置寄存器 LPTM_CFG（偏移：00h） 277
19.3.2 计数值寄存器 LPTM_CNT（偏移：04h） 279
19.3.3 比较寄存器 LPTM_COMP（偏移：08h） 279
19.3.4 目标寄存器 LPTM_TARGET（偏移：0Ch） 279
19.3.5 中断使能寄存器 LPTM_IE（偏移：10h） 279
19.3.6 中断标志寄存器 LPTM_IF（偏移：14h） 279
19.3.7 控制寄存器 LPTM_CTRL（偏移：18h） 280
19.4 使用流程 280
19.4.1 普通定时器 280
19.4.2 PWM 输出 281
19.4.3 Trigger 脉冲触发计数模式 281
19.4.4 外部异步脉冲计数模式 282
19.4.5 Timeout 模式 282

20 OPA 283
20.1 概述 283
20.2 主要特性 283
20.3 功能框图 283
20.4 寄存器描述 284
20.4.1 OPA 控制寄存器 OPA_CFG（偏移：088h） 284
20.4.2 放大器状态寄存器 OPA_STATUS（偏移：0C8h） 285
20.5 OPA 使用流程 285
20.6 OPA 作为 COMP 使用流程 286

21 COMP 287
21.1 概述 287
21.2 主要特性 287
21.3 功能框图 288
21.4 寄存器描述 288
21.4.1 COMP 控制寄存器 COMP_CFG（偏移：08Ch） 288
21.4.2 COMP0 寄存器 COMP0_STATUS（偏移：0BCh） 290
21.4.3 COMP1 寄存器 COMP1_STATUS（偏移：0C0h） 290
21.5 使用流程 291

22 ADC 292
22.1 概述 292
22.2 主要特性 292
22.3 寄存器描述 293
22.3.1 ADC 通用控制寄存器 ADC_GCR（偏移：000h） 293

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

22.3.2 A/D 通道 0 数据寄存器 ADC0_DR（偏移：004h） 295
22.3.3 A/D 通道 1 数据寄存器 ADC1_DR（偏移：008h） 296
22.3.4 A/D 通道 2 数据寄存器 ADC2_DR（偏移：00Ch） 296
22.3.5 A/D 通道 3 数据寄存器 ADC3_DR（偏移：010h） 296
22.3.6 A/D 通道 4 数据寄存器 ADC4_DR（偏移：014h） 297
22.3.7 A/D 通道 5 数据寄存器 ADC5_DR（偏移：018h） 297
22.3.8 A/D 通道 6 数据寄存器 ADC6_DR（偏移：01Ch） 297
22.3.9 A/D 通道 7 数据寄存器 ADC7_DR（偏移：020h） 298
22.3.10 ADC 时钟分频寄存器 ADC_CDR（偏移：024h） 298
22.3.11 ADC 中断状态寄存器 ADC_ISR（偏移：028h） 299
22.3.12 ADC 中断使能寄存器 ADC_IER（偏移：02Ch） 300
22.3.13 ADC 中断清除寄存器 ADC_ICR（偏移：030h） 301
22.3.14 ADC 切换间隔计数寄存器 ADC_COUNT（偏移：034h） 302
22.3.15 ADC 接收数据寄存器 ADC_RXREG（偏移：038h） 302
22.3.16 ADC 状态寄存器 ADC_CSTAT（偏移：03Ch） 302
22.3.17 ADC 采样脉宽寄存器 ADC_SPW（偏移：040h） 303
22.3.18 模拟 ADC 配置寄存器 ADC_TCRL（偏移：044h） 303
22.3.19 ADC 硬件触发使能配置寄存器 ADC_HDT（偏移：048h） 303
22.4 ADC 使用流程 306
22.4.1 单次扫描模式单通道 A/D 转换 306
22.4.2 单次扫描模式多通道 A/D 转换 306
22.4.3 连续扫描模式单通道 A/D 转换 307
22.4.4 连续扫描模式多通道 A/D 转换 308
22.4.5 注意事项 309
22.5 ADC 经 OPA 缓冲采样使用流程 310
22.5.1 ADC 经 OPA 缓冲采样图 310
22.5.2 ADC 经 OPA 缓冲采样流程图 310
22.5.3 ADC 经 OPA 缓冲后采样使用流程 310
23 GPIO 311
23.1 概述 311
23.2 主要特性 311
23.3 寄存器描述 311
23.3.1 数据方向寄存器 GPIO_DIR（偏移：00h） 312
23.3.2 输出置位寄存器 GPIO_SET（偏移：08h） 312
23.3.3 输出清零寄存器 GPIO_CLR（偏移：0Ch） 312
23.3.4 GPIO 输出引脚映射寄存器 GPIO_ODATA（偏移：10h） 313
23.3.5 GPIO 输入引脚映射寄存器 GPIO_IDATA（偏移：14h） 313
23.3.6 GPIO 中断使能寄存器 GPIO_IEN（偏移：18h） 313

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

23.3.7 GPIO 中断触发模式寄存器 GPIO_IS（偏移：1Ch） 314
23.3.8 GPIO 中断边沿触发设置寄存器 GPIO_IBE（偏移：20h） 314
23.3.9 GPIO 中断高低电平触发设置寄存器 GPIO_IEV（偏移：24h） 314
23.3.10 GPIO 中断状态清除寄存器 GPIO_IC（偏移：28h） 315
23.3.11 GPIO 原始中断状态寄存器 GPIO_RIS（偏移：2Ch） 315
23.3.12 GPIO 屏蔽后中断状态寄存器 GPIO_MIS（偏移：30h） 315
23.4 使用流程 316
23.4.1 输入输出 IO 316
23.4.2 中断触发模式 316
23.4.3 清除中断 316
24 CRC16 317
24.1 概述 317
24.2 寄存器描述 317
24.2.1 数据寄存器 CRC16_DATA（偏移：00H） 317
24.2.2 初始值寄存器 CRC16_INIT（偏移：04H） 318
24.2.3 控制寄存器 CRC16_CTRL（偏移：08H） 318
24.3 使用流程 318
25 WDT 319
25.1 概述 319
25.2 主要特性 319
25.3 寄存器描述 319
25.3.1 装载寄存器 WDT_LOAD（偏移：00h） 320
25.3.2 计数寄存器 WDT_CNT（偏移：04h） 320
25.3.3 控制寄存器 WDT_CTRL（偏移：08h） 320
25.3.4 清除寄存器 WDT_CLR（偏移：0Ch） 320
25.3.5 RAW 中断状态寄存器 WDT_INTRAW（偏移：10h） 321
25.3.6 MASK 中断状态寄存器 WDT_MINTS（偏移：14h） 321
25.3.7 STALL 控制寄存器 WDT_STALL（偏移：18h） 321
25.3.8 LOCK 寄存器 WDT_LOCK（偏移：1Ch） 322
25.4 使用流程 322
26 WWDT 323
26.1 概述 323
26.2 主要特性 323
26.3 寄存器描述 323
26.3.1 控制寄存器 WWDT_CON（偏移：00h） 324
26.3.2 配置寄存器 WWDT_CFG（偏移：04h） 324
26.3.3 计数寄存器 WWDT_CNT（偏移：08h） 324

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

26.3.4 中断使能寄存器 WWDT_IE（偏移：0ch） 324
26.3.5 中断标志寄存器 WWDT_IF（偏移：10h） 325
26.4 使用流程 325
27 RTC 326
27.1 概述 326
27.2 主要特性 326
27.3 低功耗时基分频器（LTBC） 326
27.3.1 LTBC 功能 326
27.3.2 LTBC 数字调校 327
27.4 时间戳功能 327
27.5 寄存器描述 328
27.5.1 写使能寄存器（RTC_WE）（偏移：00h） 329
27.5.2 中断使能寄存器（RTC_IE）（偏移：04h） 329
27.5.3 中断标志寄存器（RTC_IF）（偏移：08h） 330
27.5.4 BCD 时间秒寄存器（RTC_BCDSEC）（偏移：0Ch） 333
27.5.5 BCD 时间分钟寄存器（RTC_BCDMIN）（偏移：10h） 333
27.5.6 BCD 时间小时寄存器（RTC_BCDHOUR）（偏移：14h） 333
27.5.7 BCD 时间天寄存器（RTC_BCDDATE）（偏移：18h） 333
27.5.8 BCD 时间星期寄存器（RTC_BCDWEEK）（偏移：1Ch） 333
27.5.9 BCD 时间月寄存器（RTC_BCDMONTH）（偏移：20h） 333
27.5.10 BCD 时间年寄存器（RTC_BCDYEAR）（偏移：24h） 334
27.5.11 闹钟寄存器（RTC_ALARM）（偏移：28h） 334
27.5.12 时钟信号输出控制寄存器（RTC_FSEL）（偏移：2Ch） 334
27.5.13 LTBC 数值调整寄存器（RTC_ADJUST）（偏移：30h） 335
27.5.14 LTBC 数值调整方向寄存器（RTC_ADSIGN）（偏移：34h） 335
27.5.15 LTBC 虚拟调校使能寄存器（RTC_PR1SEN）（偏移：38h） 336
27.5.16 毫秒计数寄存器（RTC_SECCNT）（偏移：3Ch） 336
27.5.17 RTC 时间戳使能寄存器（RTC_STAMPEN）（偏移：40h） 336
27.5.18 RTC 上升沿时间戳 0 寄存器（RTC_CLKSTAMP0R）（偏移：44h） 336
27.5.19 RTC 上升沿日历戳 0 寄存器（RTC_CALSTAMP0R）（偏移：48h） 337
27.5.20 RTC 下降沿时间戳 0 寄存器（RTC_CLKSTAMP0F）（偏移：4Ch） 337
27.5.21 RTC 下降沿日历戳 0 寄存器（RTC_CALSTAMP0F）（偏移：50h） 338
27.5.22 RTC 上升沿时间戳 1 寄存器（RTC_CLKSTAMP1R）（偏移：54h） 338
27.5.23 RTC 上升沿日历戳 1 寄存器（RTC_CALSTAMP1R）（偏移：58h） 339
27.5.24 RTC 下降沿时间戳 1 寄存器（RTC_CLKSTAMP1F）（偏移：5Ch） 339
27.5.25 RTC 下降沿日历戳 1 寄存器（RTC_CALSTAMP1F）（偏移：60h） 340
27.6 使用流程 340
27.6.1 RTC 时间设置 340

 Copyright © 2026 广芯微电子（广州）股份有限公司

27.6.2 RTC 时间读取 341
27.6.3 时间戳使用 341
27.6.4 RTC 设置闹钟 341
28 DMA 343
28.1 概述 343
28.2 主要特性 343
28.3 寄存器描述 343
28.3.1 通道源传送地址 DMA_SRC_ADDR_Cx（偏移：x0h）（x=0,1,2,3） 344
28.3.2 通道目的传送地址 DMA_DST_ADDR_Cx（偏移：x4h）（x=0,1,2,3） 344
28.3.3 通道控制信息 DMA_CH_CTRL_Cx（偏移：x8h）（x=0,1,2,3） 345
28.3.4 通道传送状态 DMA_CH_STS_Cx（偏移：xCh）（x=0,1,2,3） 346
28.3.5 DMA 控制器使能寄存器 DMAC_EN（偏移：40h） 346
28.3.6 DMA 软复位寄存器 DMA_SOFT_RESET（偏移：44h） 346
28.3.7 DMA 中断指示寄存器 DMA_INT_STATUS（偏移：48h） 347
28.3.8 DMA 中断屏蔽寄存器 DMA_INT_MASK（偏移：4Ch） 347
28.3.9 DMA 外设请求寄存器 DMA_PER_REQ DMA（偏移：54h） 348
28.4 使用流程 348
29 Systick 349
29.1 概述 349
29.2 寄存器描述 349
29.2.1 控制和状态寄存器 SYS_CSR（偏移：00h） 349
29.2.2 重载值寄存器 SYS_RVR（偏移：04h） 350
29.2.3 当前值寄存器 SYS_CVR（SysTick_VAL）（偏移：08h） 350
29.3 使用流程 350
30 典型应用 352
30.1 参考原理图 352
30.2 +13dBm 匹配参数 353
30.3 +20dBm 匹配参数 354
31 封装尺寸 355
31.1 QFN48（6 * 6mm） 355
32 版本维护 356

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

图目录

图 2-1：功能框图 3
图 2-2：电源框图 4
图 4-1：Cortex-M0+处理器功能框图 17
图 4-2：Cortex-M0+处理器寄存器组 17
图 5-1：时钟模块框图 19
图 6-1：POR 复位时序图 122
图 6-2：状态转换图 132
图 6-3：直通模式的数据通路 137
图 6-4：Mode 0 帧格式 139
图 6-5：Mode 1 帧格式 139
图 6-6：Mode 2 帧格式 140
图 6-7：Mode 3 帧格式 140
图 6-8：WOR 工作流程图 150
图 6-9：超低功耗发射流程 153
图 6-10：SLP 实现方案 1 流程图 155
图 6-11：SLP 实现方案 2 流程图 155
图 6-12：多通道发射模式流程图 156
图 6-13：多通道接收模式流程图 157
图 7-1：EFlash Main 区启动地址映射 164
图 7-2：写操作流程 165
图 7-3：擦除操作流程 166
图 10-1：CTS 流控时序图 185
图 12-1：I2C 通信协议（7 位寻址）框图 202
图 12-2：I2C 通信协议（10 位寻址）框图 203
图 13-1：SPI0 数据/时钟时序图（CPHA=0） 217
图 13-2：SPI0 数据/时钟时序图（CPHA=1） 218
图 13-3：SPI0 SSN 时序图（CPHA=0） 218
图 13-4：SPI0 SSN 时序图（CPHA=1） 219
图 14-1：SPI1 数据/时钟时序图（CPHA=0） 229
图 14-2：SPI1 数据/时钟时序图（CPHA=1） 230
图 14-3：SPI1 SSN 时序图（CPHA=0） 230
图 14-4：SPI1 SSN 时序图（CPHA=1） 231
图 16-1：Cache 位置示意图 242
图 17-1：CAN 位周期结构图 251
图 17-2：RXBUF 寄存器所读数据格式 252
图 18-1：PWM 向上计数时序图 271

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

图 18-2：PWM 中央对齐时序图 272
图 20-1：OPA 功能框图 283
图 21-1：COMP 功能框图 288
图 22-1：ADC 经 OPA 缓冲采样图 310
图 22-2：ADC 经 OPA 缓冲采样流程图 310
图 27-1：时间戳功能示意图 327
图 30-1：参考原理图 352
图 31-1：QFN48 封装图 355

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

表目录

表 3-1：引脚功能描述 6
表 5-1：模块地址划分 18
表 5-2：系统时钟选择 20
表 5-3：系统复位源 20
表 5-4：低功耗模式 23
表 5-5：系统寄存器列表 25
表 5-6：XTH 频段设置位 79
表 6-1：软件复位相关寄存器 123
表 6-2：频率综合器及快速跳频相关寄存器 124
表 6-3：睡眠定时器相关寄存器 125
表 6-4：低电压检测相关寄存器 126
表 6-5：RSSI 相关寄存器 127
表 6-6：PJD 相关寄存器 128
表 6-7：AFC 相关寄存器 129
表 6-8：FIFO 相关寄存器 130
表 6-9：状态机相关寄存器 134
表 6-10：GPIO 和中断相关寄存器 134
表 6-11：直通模式相关寄存器 138
表 6-12：Preamble 相关寄存器 142
表 6-13：SyncWord 相关寄存器 143
表 6-14：Payload 相关寄存器 144
表 6-15：Length 相关寄存器 145
表 6-16：Address 相关寄存器 146
表 6-17：Seqnum 相关寄存器 147
表 6-18：FCS2 相关寄存器 148
表 6-19：CRC 相关寄存器 148
表 6-20：常用多项式表 149
表 6-21：WOR 相关寄存器 150
表 6-22：t_1 扩展条件表 154
表 6-23：t_2 扩展条件表 154
表 7-1：EFC 寄存器列表 159
表 8-1：中断源 167
表 9-1：UART0 寄存器列表 170
表 10-1：UART1 寄存器列表 175
表 11-1：LPUART 寄存器列表 188
表 11-2：调制控制寄存器配置建议 193

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

表 12-1：I2C 寄存器列表 194
表 12-2：I2C_STAT 寄存器 STA 字段不同代码 197
表 13-1：SPI0 寄存器列表 210
表 13-2：SPI0 引脚搭配方式表 219
表 14-1：SPI1 寄存器列表 222
表 14-2：SPI1 引脚搭配方式表 231
表 15-1：QSPI 寄存器列表 234
表 17-1：CAN 寄存器列表 244
表 18-1：GTimer 寄存器列表 261
表 19-1：LPTIMER 寄存器列表 277
表 20-1：OPA 寄存器列表 284
表 21-1：COMP 寄存器列表 288
表 22-1：ADC 寄存器列表 293
表 23-1：GPIO 寄存器列表 311
表 24-1：CRC 寄存器列表 317
表 25-1：WDT 寄存器列表 319
表 26-1：WWDT 寄存器列表 323
表 27-1：RTC 寄存器列表 328
表 28-1：DMA 寄存器列表 343
表 29-1：SysTick 寄存器列表 349
表 30-1：+13dBm 典型应用物料清单 353
表 30-2：+20dBm 典型应用物料清单 354

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

1 产品概述

UM2081F32 是广芯微电子（广州）股份有限公司研制的面向电池供电无线传感节点、低速车身节点及工业传感节点的超低功耗 Sub-1GHz 无线 SoC。芯片集成 ARM Cortex-M0+ 内核、完整的（G) FSK/OOK 无线收发器、CAN 2.0A/B 控制器，并支持 QSPI / XIP 片外 NOR Flash 扩展与执行，适合 OTA 双镜像、参数/日志扩展、代码分层以及有线-无线桥接类应用。

芯片内部集成完整的射频接收机、射频发射机、频率综合器、调制解调器和可配置包处理机，只需配备简单、低成本的外围器件，即可获得稳定的 Sub-1GHz 无线收发性能。芯片支持多种数据包格式及编解码方式，具备信道侦听、高精度 RSSI、低电压检测、RF 关断、手动快速跳频、静噪输出、空中唤醒（WOR）和超低功耗接收（SLP）等功能，适合低功耗、低占空比和事件触发型无线应用。

除无线收发能力外，UM2081F32 还集成 CAN、UART、LPUART、SPI、QSPI、I2C 等通信接口，12 位 SAR ADC、OPA、COMP、VREF 等传感获取与模拟前端资源，以及 LPTIMER、RTC、WDT 等低功耗时基与系统管理模块。芯片内置 RC 高频和低频振荡器，同时支持外部晶振，可满足不同功耗、成本和时钟精度需求。

UM2081F32 采用低功耗 SoC 架构设计，具备高集成度、高可靠性、低功耗监听和节点级系统扩展能力，适用于安防节点、表计终端、资产追踪、智能门锁、PKE/RKE、低速车身传感节点、工业传感节点及有线-无线桥接模块等应用。芯片支持 Keil MDK 集成开发环境，支持 C 语言和汇编语言进行软件开发，并提供 SDK 开发包和 EVB 开发板支持。

应用场景：

- 核心推荐应用
- 电池供电无线传感节点
- 安防节点 / 门磁 / PIR / 烟感 / 水浸
- 自动抄表 / 表计终端

Copyright © 2026 广芯微电子（广州）股份有限公司

- 智能门锁副控 / 资产追踪
- 扩展应用
- 工业低速采集节点
- 智慧物流与仓储
- 无线监控终端
- 分布式BMS状态节点
- 方案级应用
- PKE/RKE系统
- OTA管理 / 参数日志扩展节点

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

2 系统框图

2.1 功能框图

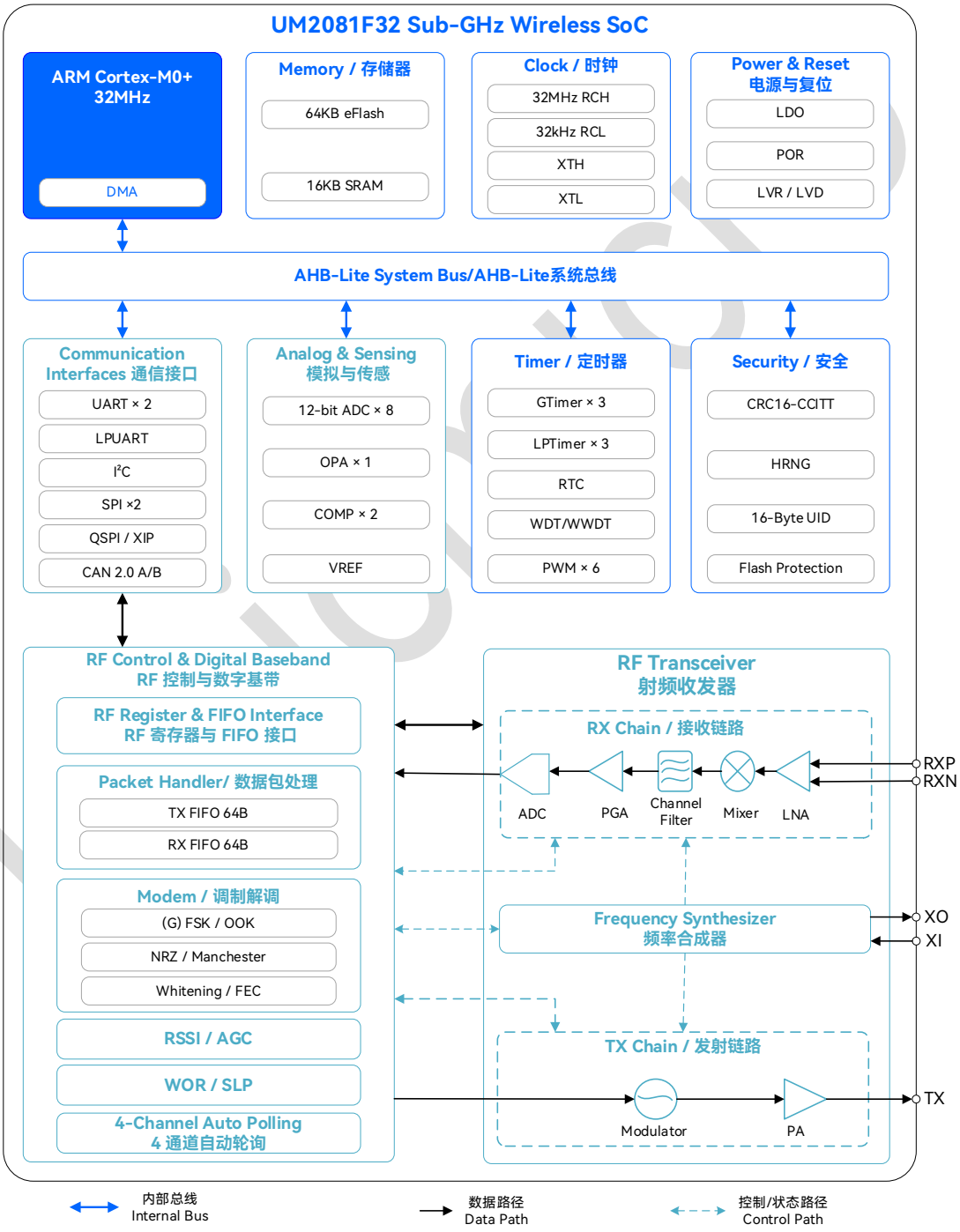


图 2-1：功能框图

Copyright © 2026 广芯微电子（广州）股份有限公司

2.2 电源框图

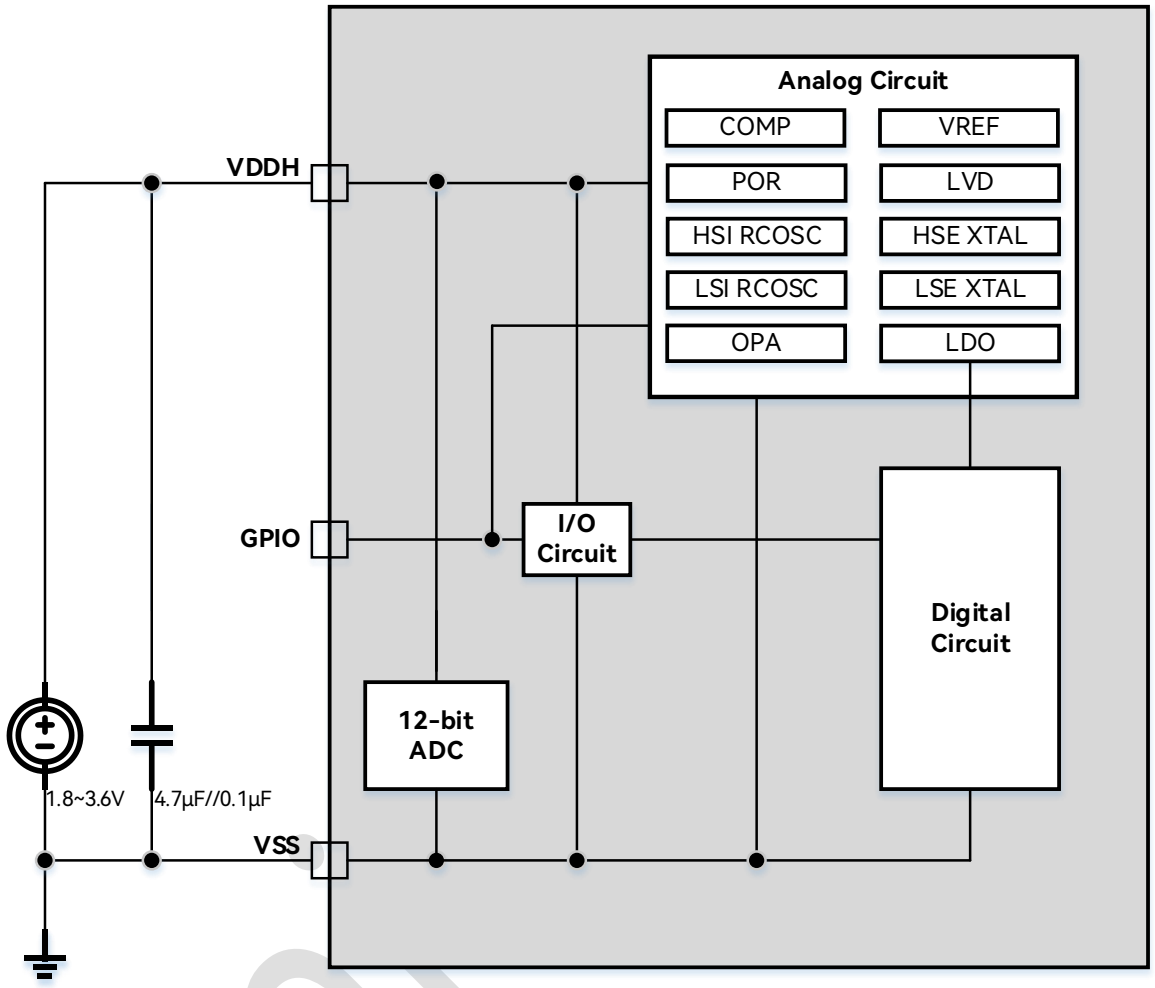


图 2-2：电源框图

注：每组电源都需要一个去耦电容，去耦电容尽量靠近相应电源管脚。

Copyright © 2026 广芯微电子（广州）股份有限公司

3 封装及引脚描述

3.1 封装引脚分布

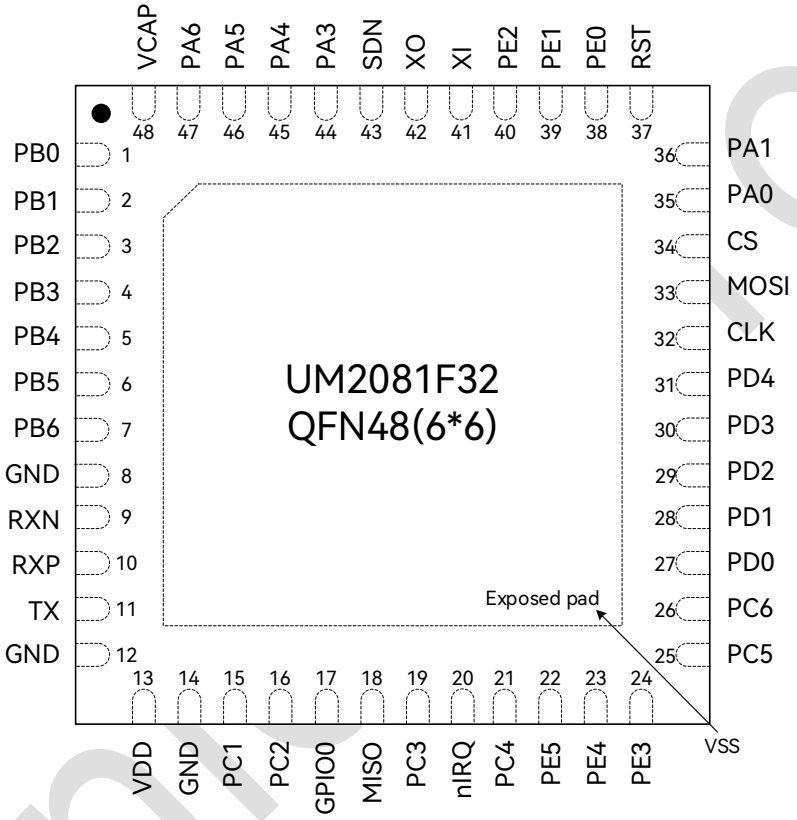


图 3-1：QFN48 封装引脚分布图

注：CLK、MOSI、CS、MISO、nIRQ、SDN、GPIO0 为 RF 与 MCU 协同相关引脚。其中：

- CLK、MOSI、CS：RF-MCU 通信互联保留脚，用户应用中默认保持 NC，不建议复用
- MISO：RF 多功能 IO，默认为 4 线 SPI MISO；如使用 4 线 SPI，需板级连接至 MCU GPIO；如使用 3 线 SPI，可保留为测试点或配置为 RF 功能 IO
- nIRQ、GPIO0：RF 多功能 IO；nIRQ 默认为 RF 中断输出，如应用需要 RF 中断唤醒或事件检测，需板级连接至 MCU GPIO
- SDN：RF 关断使能；如需 MCU 控制 RF 关断/唤醒，需板级连接至 MCU GPIO；如应用不需要独立关断控制，可接固定低电平

Copyright © 2026 广芯微电子（广州）股份有限公司

3.2 引脚功能描述

表 3-1：引脚功能描述

引脚编号	引脚名称	IO Type	复位状态		引脚类型	功能描述
			DIR	PU PD		
0	VSS	G	-	-	E-PAD	芯片公共地，确保良好接触
1	PB0	I/O	DI	HZ	PB0（默认）	通用数字输入/输出引脚
					GTIM0_CHN	GTIMER0 的反向互补信号
					GTIM1_CH	GTIMER1 的 PWM 输出/输入捕获信号
					UART1_RX	UART1 的 RX 信号
					BUZZER_OUT	BUZZER 的输出信号
					SPI1_MOSI	SPI1 的 MOSI 信号
					SPI0_MISO	SPI0 的 MISO 信号 （只能与 SPI0_CSN0 搭配使用）
					LPUART_RX	LPUART 的 RX 信号
					AIN2	ADC 转换通道 2
					OPA_N1	OPA 的反向端输入信号 1
2	PB1	I/O	DI	HZ	PB1（默认）	通用数字输入/输出引脚
					SPI1_CSN0	SPI1 的 CS0 信号 （只能与 SPI1_MISO 搭配使用）
					GTIM1_CHN	GTIMER1 的反向互补信号
					LPTIM0_EXT	LPTIMER0 的外部触发信号
					LPTIM0_IN	LPTIMER0 的输入信号
					LPUART_TX	LPUART 的 TX 信号
					I2C_SCL	I2C 的 SCL 信号
					COMP1_OUT	比较器 1 的输出信号
					AIN3	ADC 转换通道 3
					OPA_N2	OPA 的反向端输入信号 2
3	PB2	I/O	DI	HZ	PB2（默认）	通用数字输入/输出引脚
					SPI1_SCK	SPI1 的 SCK 信号
					SPI0_CSN0	SPI0 的 CS0 信号 （只能与 SPI0_MISO 搭配使用）
					GTIM0_CH	GTIMER0 的 PWM 输出/输入捕获信号
					SPI0_MOSI	SPI0 的 MOSI 信号
					LPTIM1_IN	LPTIMER1 的输入信号

Unigmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

引脚编号	引脚名称	IO Type	复位状态		引脚类型	功能描述
			DIR	PU PD		
					GTIM2_CHN	GTIMER2 的反向互补信号
					QSPI_HOLD	QSPI 的 HOLD 信号
					AIN4	ADC 转换通道 4
					OPA_O2P	OPA 的输出信号
4	PB3	I/O	DI	HZ	PB3（默认）	通用数字输入/输出引脚
					SPI1_MISO	SPI1 的 MISO 信号 （只能与 SPI1_CSN0 搭配使用）
					COMP0_OUT	比较器 0 的输出信号
					LPTIM0_EXT	LPTIMER0 的外部触发信号
					CAN_RX	CAN 的 RX 信号
					RTC_TAMP1	RTC 的 TAMP1 输入信号
					LPTIM2_IN	LPTIMER2 的输入信号
					GTIM0_BK	GTIMER0 的刹车信号
					AIN5	ADC 转换通道 5
5	PB4	I/O	DI	HZ	PB4（默认）	通用数字输入/输出引脚
					SPI0_MOSI	SPI0 的 MOSI 信号
					COMP1_OUT	比较器 1 的输出信号
					UART1_CTS	UART1 的 CTS 信号
					SPI1_MOSI	SPI1 的 MOSI 信号
					LPTIM0_OUT	LPTIMER0 的 PWM 输出信号
					CAN_TX	CAN 的 TX 信号
					QSPI_MOSI	QSPI 的 MOSI 信号
6	PB5	I/O	DI	HZ	PB5（默认）	通用数字输入/输出引脚
					GTIM2_CH	GTIMER2 的 PWM 输出/输入捕获信号
					SPI1_MISO	SPI1 的 MISO 信号 （只能与 SPI1_CSN0 搭配使用）
					SPI0_MI1	SPI0 的 MISO 信号 1 （只能与 SPI0_CSN1 搭配使用）
					UART1_RTS	UART1 的 RTS 信号
					GTIM1_CH	GTIMER1 的 PWM 输出/输入捕获信号
					LPTIM1_OUT	LPTIMER1 的 PWM 输出信号
					GTIM1_BK	GTIMER1 的刹车信号
					AIN7	ADC 转换通道 7
7	PB6	I/O	DI	HZ	PB6（默认）	通用数字输入/输出引脚

UniChip

Copyright © 2026 广芯微电子（广州）股份有限公司

引脚编号	引脚名称	IO Type	复位状态		引脚类型	功能描述
			DIR	PU PD		
					LPTIM0_IN	LPTIMER0 的输入信号
					SPI1_MOSI	SPI1 的 MOSI 信号
					SPI0_CSN1	SPI0 的 CS1 信号，仅 master 模式（只能与 SPI0_MI1 搭配使用）
					GTIM0_CHN	GTIMER0 的反向互补信号
					RTC_TAMP1	RTC 的 TAMP1 输入信号
					QSPI_SCK	QSPI 的 SCK 信号
					AIN6	ADC 转换通道 6
8	GND	G	-	-	VSS	芯片地
9	RXN	RFI	-	-	RXN	射频负端输入
10	RXP	RFI	-	-	RXP	射频正端输入
11	TX	RFO	-	-	TX	射频 PA 输出
12	GND	G	-	-	VSS	芯片地
13	VDD	P	-	-	VDD33	2.0 ~ 3.6V 电源输入
14	GND	G	-	-	VSS	芯片地
15	PC1	I/O	DO	-	PC1	通用数字输入/输出引脚
					I2C_SCL	I2C 的 SCL 信号
					UART1_TX（默认）	UART1 的 TX 信号（UART BOOT 下载需用此口）
					COMP0_OUT	比较器 0 的输出信号
					SPI0_MISO	SPI0 的 MISO 信号（只能与 SPI0_CSN0 搭配使用）
					GTIM1_CH	GTIMER1 的 PWM 输出/输入捕获信号
					LPTIM0_OUT	LPTIMER0 的 PWM 输出信号
					CAN_RX	CAN 的 RX 信号
16	PC2	I/O	DI	-	PC2	通用数字输入/输出引脚
					I2C_SDA	I2C 的 SDA 信号
					UART1_RX（默认）	UART1 的 RX 信号（UART BOOT 下载需用此口）
					COMP0_OUT	比较器 0 的输出信号
					SPI0_CSN1	SPI0 的 CS1 信号，仅 master 模式（只能与 SPI0_MI1 搭配使用）
					GTIM2_CH	GTIMER2 的 PWM 输出/输入捕获信号
					LPTIM1_IN	LPTIMER1 的输入信号

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

引脚编号	引脚名称	IO Type	复位状态		引脚类型	功能描述
			DIR	PU PD		
					CLKOUT	时钟信号输出
17	GPIO0	I/O	DO	-	GPIO0	RF 可配置多功能 IO
18	MISO	I/O	DO	-	MISO	RF 可配置多功能 IO （默认为 RF 的 MISO 信号）
19	PC3	I/O	DI	HZ	PC3（默认）	通用数字输入/输出引脚
					COMP0_OUT	比较器 0 的输出信号
					UART1_CTS	UART1 的 CTS 信号
					BUZZER_OUT	蜂鸣器 BUZZER 输出信号
					SPI1_MISO	SPI1 的 MISO 信号 （只能与 SPI1_CSN0 搭配使用）
					GTIM2_CH	GTIMER2 的 PWM 输出/输入捕获信号
					UART0_TX	UART0 的 TX 信号
					LPTIM0_OUT	LPTIMER0 的 PWM 输出信号
					XTH_IN	外部 XTH 晶振时钟输入信号
20	nIRQ	I/O	DO	-	nIRQ	RF 可配置多功能 IO （默认为 RF 的中断信号）
21	PC4	I/O	DI	HZ	PC4（默认）	通用数字输入/输出引脚
					UART1_RTS	UART1 的 RTS 信号
					SPI1_MOSI	SPI1 的 MOSI 信号
					UART0_RX	UART0 的 RX 信号
					SPI0_MI1	SPI0 的 MISO 信号 1 （只能与 SPI0_CSN1 搭配使用）
					COMP1_OUT	比较器 1 的输出信号
					LPTIM2_EXT	LPTIMER2 的外部触发信号
					QSPI_WP	QSPI 的 WP 信号
					XTH_OUT	外部 XTH 晶振时钟输出信号
22	PE5	I/O	DI	HZ	PE5（默认）	通用数字输入/输出引脚
					QSPI_HOLD	QSPI 的 HOLD 信号
					SPI0_CSN1	SPI0 的 CS1 信号，仅 master 模式 （只能与 SPI0_MI1 搭配使用）
					SPI1_CSN1	SPI1 的 CS1 信号，仅 master 模式 （只能与 SPI1_MI1 搭配使用）
					UART1_RTS	UART1 的 RTS 信号
					GTIM0_BK	GTIMER0 的刹车功能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

引脚编号	引脚名称	IO Type	复位状态		引脚类型	功能描述
			DIR	PU PD		
23	PE4	I/O	DI	HZ	PE4（默认）	通用数字输入/输出引脚
					QSPI_SCK	QSPI 的 SCK 信号
					SPI0_MISO	SPI0 的 MISO 信号 （只能与 SPI0_CSN0 搭配使用）
					I2C_SCL	I2C 的 SCL 信号
					SPI1_MISO	SPI1 的 MISO 信号 （只能与 SPI1_CSN0 搭配使用）
					GTIM2_BK	GTIMER2 的刹车功能
24	PE3	I/O	DI	HZ	PE3（默认）	通用数字输入/输出引脚
					QSPI_MOSI	QSPI 的 MOSI 信号
					SPI0_MOSI	SPI0 的 MOSI 信号
					I2C_SDA	I2C 的 SDA 信号
					SPI1_CSN0	SPI1 的 CS 片选信号 0 （只能与 SPI1_MISO 搭配使用）
					GTIM1_BK	GTIMER1 的刹车功能
25	PC5	I/O	DI	PU	PC5	通用数字输入/输出引脚
					SWIO（默认）	JTAG SWD 的数据信号
					SPI1_SCK	SPI1 的 SCK 信号
					LPTIM0_EXT	LPTIMER0 的外部触发信号
					I2C_SDA	I2C 的 SDA 信号
					COMP0_OUT	比较器 0 的输出信号
					LPUART_RX	LPUART 的 RX 信号
26	PC6	I/O	DI	PU	PC6	通用数字输入/输出引脚
					SWCLK（默认）	JTAG SWD 的时钟信号
					UART1_TX	UART1 的 TX 信号
					SPI1_MISO	SPI1 的 MISO 信号 （只能与 SPI1_CSN0 搭配使用）
					COMP1_OUT	比较器 1 的输出信号
					LPUART_TX	LPUART 的 TX 信号
					LPTIM0_OUT	LPTIMER0 的 PWM 输出信号
27	PD0	I/O	DI	HZ	PD0（默认）	通用数字输入/输出引脚
					SPI1_CSN0	SPI1 的 CS0 信号 （只能与 SPI1_MISO 搭配使用）
					GTIM0_CH	GTIMER0 的 PWM 输出/输入捕获信号

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

引脚编号	引脚名称	IO Type	复位状态		引脚类型	功能描述
			DIR	PU PD		
					UART1_RX	UART1 的 RX 信号
					LPTIM1_IN	LPTIMER1 的输入信号
					RTC_TAMP0	RTC 的 TAMP0 输入信号
					GTIM2_CHN	GTIMER2 的反向互补信号
					QSPI_WP	QSPI 的 WP 信号
					COMP0_INP	比较器 0 的 P 输入信号
28	PD1	I/O	DI	HZ	PD1（默认）	通用数字输入/输出引脚
					SPI1_SCK	SPI1 的 SCK 信号
					GTIM1_CH	GTIMER1 的 PWM 输出/输入捕获信号
					LPTIM1_EXT	LPTIMER1 的外部触发信号
					SPI1_MI1	SPI1 的 MISO 信号 1 （只能与 SPI1_CSN1 搭配使用）
					QSPI_MISO	QSPI 的 MISO 信号
					I2C_SCL	I2C 的 SCL 信号
					GTIM2_BK	GTIMER2 的刹车信号
					COMP0_INN	比较器 0 的 N 输入信号
29	PD2	I/O	DI	HZ	PD2（默认）	通用数字输入/输出引脚
					SPI1_MISO	SPI1 的 MISO 信号 （只能与 SPI1_CSN0 搭配使用）
					SPI0_MI1	SPI0 的 MISO 信号 1 （只能与 SPI0_CSN1 搭配使用）
					LPTIM2_IN	LPTIMER2 的输入信号
					SPI0_CSN0	SPI0 的 CS 信号 0 （只能与 SPI0_MISO 搭配使用）
					LPTIM2_OUT	LPTIMER2 的 PWM 输出信号
					GTIM1_BK	GTIMER1 的刹车信号
					COMP1_INN	比较器 1 的 N 输入信号
30	PD3	I/O	DI	HZ	PD3（默认）	通用数字输入/输出引脚
					SPI1_MOSI	SPI1 的 MOSI 信号
					LPTIM0_IN	LPTIMER0 的输入信号
					GTIM0_CH	GTIMER0 的 PWM 输出/输入捕获信号
					LPTIM2_EXT	LPTIMER2 的外部触发信号
					RTC_TAMP1	RTC 的 TAMP1 输入信号
					SPI0_CSN1	SPI0 的 CS1 信号，仅 master 模式

Unionic

Copyright © 2026 广芯微电子（广州）股份有限公司

引脚编号	引脚名称	IO Type	复位状态		引脚类型	功能描述
			DIR	PU PD		
						（只能与 SPI0_MI1 搭配使用）
					QSPI_CSN	QSPI 的 CS 信号
					COMP1_INP	比较器 1 的 P 输入信号
31	PD4	I/O	DI	HZ	PD4（默认）	通用数字输入/输出引脚
					UART1_TX	UART1 的 TX 信号
					I2C_SCL	I2C 的 SCL 信号
					LPUART_TX	LPUART 的 TX 信号
					SPI1_CSN1	SPI1 的 CS1 信号，仅 master 模式 （只能与 SPI1_MI1 搭配使用）
					SPI0_SCK	SPI0 的 SCK 信号
					GTIM2_CH	GTIMER2 的 PWM 输出/输入捕获信号
					LPTIM0_EXT	LPTIMER0 的外部触发信号
32	CLK	I/O	DI	HZ	CLK	RF 和 MCU 互联
33	MOSI	I/O	DI	HZ	MOSI	RF 和 MCU 互联
34	CS	I/O	DI	PU	CS	RF 和 MCU 互联
35	PA0	I/O	DI	HZ	PA0（默认）	通用数字输入/输出引脚
					GTIM2_CHN	GTIMER2 的反向互补信号
					RTC_FOUT	RTC 的时钟输出信号
					SPI0_CSN1	SPI0 的 CS1 信号，仅 master 模式 （只能与 SPI0_MI1 搭配使用）
					LPTIM2_IN	LPTIMER2 的输入信号
					UART0_RX	UART0 的 RX 信号
					QSPI_SCK	QSPI 的 SCK 信号
					XTL_IN	外部低速晶振输入信号
					OPA_IN1	OPA 的反向信号输入 1
36	PA1	I/O	DI	HZ	PA1（默认）	通用数字输入/输出引脚
					SPI1_MI1	SPI1 的 MISO 信号 1 （只能与 SPI1_CSN1 搭配使用）
					SPI0_MOSI	SPI0 的 MOSI 信号
					LPTIM1_EXT	LPTIMER1 的外部触发信号
					UART0_RX	UART0 的 RX 信号
					GTIM1_CHN	GTIMER1 的反向互补信号
					LPTIM2_OUT	LPTIMER2 的 PWM 输出信号
					QSPI_CSN	QSPI 的 CS 信号

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

引脚编号	引脚名称	IO Type	复位状态		引脚类型	功能描述
			DIR	PU PD		
					XTL_OUT	外部低速晶振输出信号
37	PA2	I/O	DI	PU	PA2	通用数字输入/输出引脚
					RST（默认）	外部复位输入
					UART1_RX	UART1 的 RX 信号
					UART0_RX	UART0 的 RX 信号
					LPUART_RX	LPUART 的 RX 信号
					I2C_SCL	I2C 的 SCL 信号
					I2C_SDA	I2C 的 SDA 信号
38	PE0	I/O	DI	HZ	PE0（默认）	通用数字输入/输出引脚
					QSPI_WP	QSPI 的 WP 信号
					I2C_SCL	I2C 的 SCL 信号
					SPI0_CSN0	SPI0 的 CS0 信号 （只能与 SPI0_MISO 搭配使用）
					SPI1_MI1	SPI1 的 MISO 信号 1 （只能与 SPI1_CSN1 搭配使用）
					UART1_RX	UART1 的 RX 信号
					GTIM1_BK	GTIMER1 的刹车信号
39	PE1	I/O	DI	HZ	PE1（默认）	通用数字输入/输出引脚
					QSPI_MISO	QSPI 的 MISO 信号
					I2C_SDA	I2C 的 SDA 信号
					SPI0_SCK	SPI0 的 SCK 信号
					SPI1_MOSI	SPI1 的 MOSI 信号
					UART1_TX	UART1 的 TX 信号
					GTIM2_BK	GTIMER2 的刹车信号
40	PE2	I/O	DI	HZ	PE2（默认）	通用数字输入/输出引脚
					QSPI_CSN	QSPI 的 CS 信号
					SPI0_MI1	SPI0 的 MISO 信号 1 （只能与 SPI0_CSN1 搭配使用）
					SPI1_SCK	SPI1 的 SCK 信号
					UART1_CTS	UART1 的 CTS 信号
					GTIM0_BK	GTIMER0 的刹车信号
41	XI	AI	-	-	XI	RF 高频晶振输入
42	XO	AO	-	-	XO	RF 高频晶振输出
43	SDN	I	DI	HZ	SDN	RF 关断使能

UniChip

Copyright © 2026 广芯微电子（广州）股份有限公司

引脚编号	引脚名称	IO Type	复位状态		引脚类型	功能描述
			DIR	PU PD		
44	PA3	I/O	DI	HZ	PA3（默认）	通用数字输入/输出引脚
					UART0_TX	UART0 的 TX 信号
					I2C_SDA	I2C 的 SDA 信号
					SPI0_MI1	SPI0 的 MISO 信号 1 （只能与 SPI0_CSN1 搭配使用）
					LPTIM1_OUT	LPTIMER1 的 PWM 输出信号
					QSPI_MOSI	QSPI 的 MOSI 信号
					UART1_RX	UART1 的 RX 信号
					SPI1_CSN1	SPI1 的 CS1 信号，仅 master 模式 （只能与 SPI1_MI1 搭配使用）
					OPA_P0	OPA 的正向端输入信号 0
45	PA4	I/O	DI	HZ	PA4（默认）	通用数字输入/输出引脚
					GTIM0_CH	GTIMER0 的 PWM 输出/输入捕获信号
					UART1_RX	UART1 的 RX 信号
					UART1_CTS	UART1 的 CTS 信号
					COMP0_OUT	比较器 0 的输出信号
					RTC_TAMP0	RTC 的 TAMP0 输入信号
					LPUART_RX	LPUART 的 RX 信号
					LPTIM0_IN	LPTIMER0 的输入信号
					OPA_N0	OPA 的反向端输入信号 0
46	PA5	I/O	DI	HZ	PA5（默认）	通用数字输入/输出引脚
					GTIM1_CH	GTIMER1 的 PWM 输出/输入捕获信号
					LPUART_TX	LPUART 的 TX 信号
					UART1_RTS	UART1 的 RTS 信号
					SPI0_SCK	SPI0 的 SCK 信号
					LPTIM1_IN	LPTIMER1 的输入信号
					SPI1_CSN1	SPI1 的 CS1 信号，仅 master 模式 （只能与 SPI1_MI1 搭配使用）
					SPI1_MI1	SPI1 的 MISO 信号 1 （只能与 SPI1_CSN1 搭配使用）
					VREFIO	ADC 的参考电压输入信号
47	PA6	I/O	DI	HZ	PA6（默认）	通用数字输入/输出引脚
					GTIM2_CH	GTIMER2 的 PWM 输出/输入捕获信号
					UART1_TX	UART1 的 TX 信号

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

引脚编号	引脚名称	IO Type	复位状态		引脚类型	功能描述
			DIR	PU PD		
					SPI0_CSN0	SPI0 的 CS0 信号 （只能与 SPI0_MISO 搭配使用）
					LPUART_TX	LPUART 的 TX 信号
					RTC_FOUT	RTC 的时钟输出信号
					COMP1_OUT	比较器 1 的输出信号
					RTC_TAMP1	RTC 的 TAMP1 输入信号
					AIN1	ADC 通道输入信号 1
48	VCAP	-	-	-	VCAP	外接电容（4.7μF）

说明：

RF—射频信号；A—模拟信号；D—数字信号；I—Input（输入）；O—Output（输出）；

G—Ground（地）；P—Power（电源）；PU—pull-up（上拉）；PD—pull-down（下拉）；

HZ—高阻状态

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

4 处理器

4.1 概述

Cortex™M0+处理器是 32 位的两级流水线 RISC 处理器，内嵌 AMBA-Lite 接口和嵌套向量中断控制器（NVIC）。具有硬件调试功能，可以执行 Thumb 指令，并与其他 Cortex-M 系列兼容。处理器运算能力达到 1.11Dhrystone DMIPS/MHz。同时加入多项全新设计，改进调试和追踪能力、减少每条指令循环 (IPC) 数量和改进 Flash 访问的两级流水线等，更纳入了节能降耗技术。Cortex M0+处理器全面支持已整合 Keil & IAR 调试器。

4.2 主要特性

- ARMv6 M Thumb
- Thumb/Thumb 2 技术
- ARMv6 M 兼容 24 位 SysTick 定时器
- 32 位硬件乘法器
- 系统接口支持小端（little-endian）数据访问
- 准确而及时的中断处理能力
- 加载、存储多个数据和多周期乘法指令可被终止然后重新开始从而实现快速中断处理
- C 应用程序二进制接口的异常兼容模式（C-ABI）。ARMv6 M 的模式允许用户使用纯 C 函数实现中断处理
- 使用中断唤醒（WFI）与事件唤醒（WFE）指令进入低功耗的休眠模式，或者从中断退出休眠模式

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

4.3 功能框图

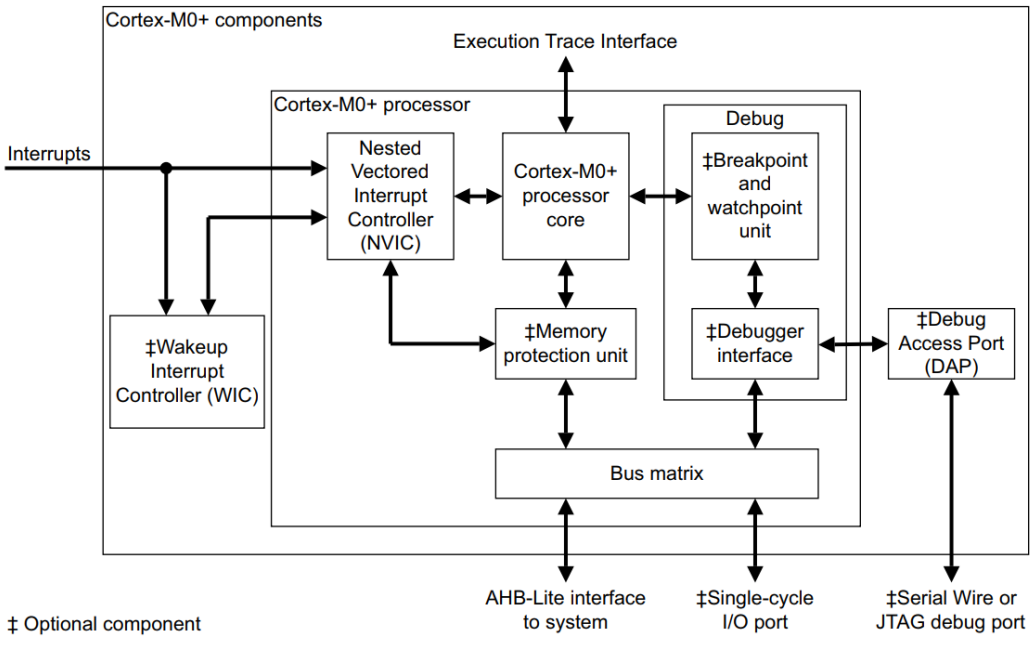


图 4-1：Cortex-M0+处理器功能框图

4.4 内核寄存器组

Cortex-M0+处理器寄存器组如图 4-2 所示：

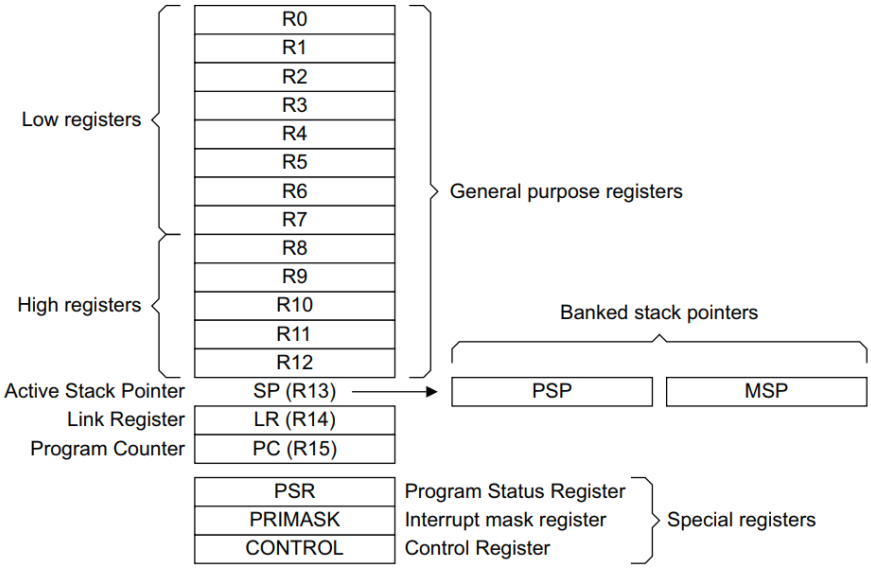


图 4-2：Cortex-M0+处理器寄存器组

Copyright © 2026 广芯微电子（广州）股份有限公司

5 系统配置（SCU）

5.1 地址映射

表 5-1：模块地址划分

模块名	模块地址	大小
FLASH	0x0000_0000——0x0001_0000	64kBytes
EFC	0x0110_0000——0x0110_0400	1kBytes
QSPI (Reg)	0x0110_0400——0x0110_0800	1kBytes
SRAM1	0x2000_0000——0x2000_3000	12kBytes
SRAM2	0x2000_3000——0x2000_3800	2kBytes
ICACHE (WAP)	0x2000_3800——0x2000_4000	2kBytes
ICACHE (TAG)	0x2000_4000——0x2000_4400	1kBytes
ICACHE (REG)	0x2000_4400——0x2000_4800	1kBytes
UART0	0x4000_0000——0x4000_0400	1kBytes
LPUART	0x4000_0400——0x4000_0800	1kBytes
SPI0	0x4000_0800——0x4000_0C00	1kBytes
GTIMER0	0x4000_0C00——0x4000_1000	1kBytes
LPTIMER0	0x4000_1000——0x4000_1400	1kBytes
RTC	0x4000_1400——0x4000_1800	1kBytes
CRC	0x4000_1800——0x4000_1C00	1kBytes
ADC	0x4000_1C00——0x4000_2000	1kBytes
SYSREG (SCU)	0x4000_2000——0x4000_2400	1kBytes
WDT	0x4000_2400——0x4000_2800	1kBytes
LPTIMER1	0x4000_2800——0x4000_2C00	1kBytes
LPTIMER2	0x4000_2C00——0x4000_3000	1kBytes
UART1	0x4000_3000——0x4000_3400	1kBytes
GTIMER1	0x4000_3400——0x4000_3800	1kBytes
GTIMER2	0x4000_3800——0x4000_3C00	1kBytes
WWDT	0x4000_3C00——0x4000_4000	1kBytes
GPIOA	0x4000_4000——0x4000_4400	1kBytes
GPIOB	0x4000_4400——0x4000_4800	1kBytes
GPIOC	0x4000_4800——0x4000_4C00	1kBytes
GPIOD	0x4000_4C00——0x4000_5000	1kBytes

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

模块名	模块地址	大小
GPIOE	0x4000_5000——0x4000_5400	1kBytes
I2C	0x4000_5400——0x4000_5800	1kBytes
SPI1	0x4000_5800——0x4000_5C00	1kBytes
CAN	0x4000_5C00——0x4000_6000	1kBytes
DMAC	0x4002_0000——0x4002_0400	1kBytes

5.2 时钟框图

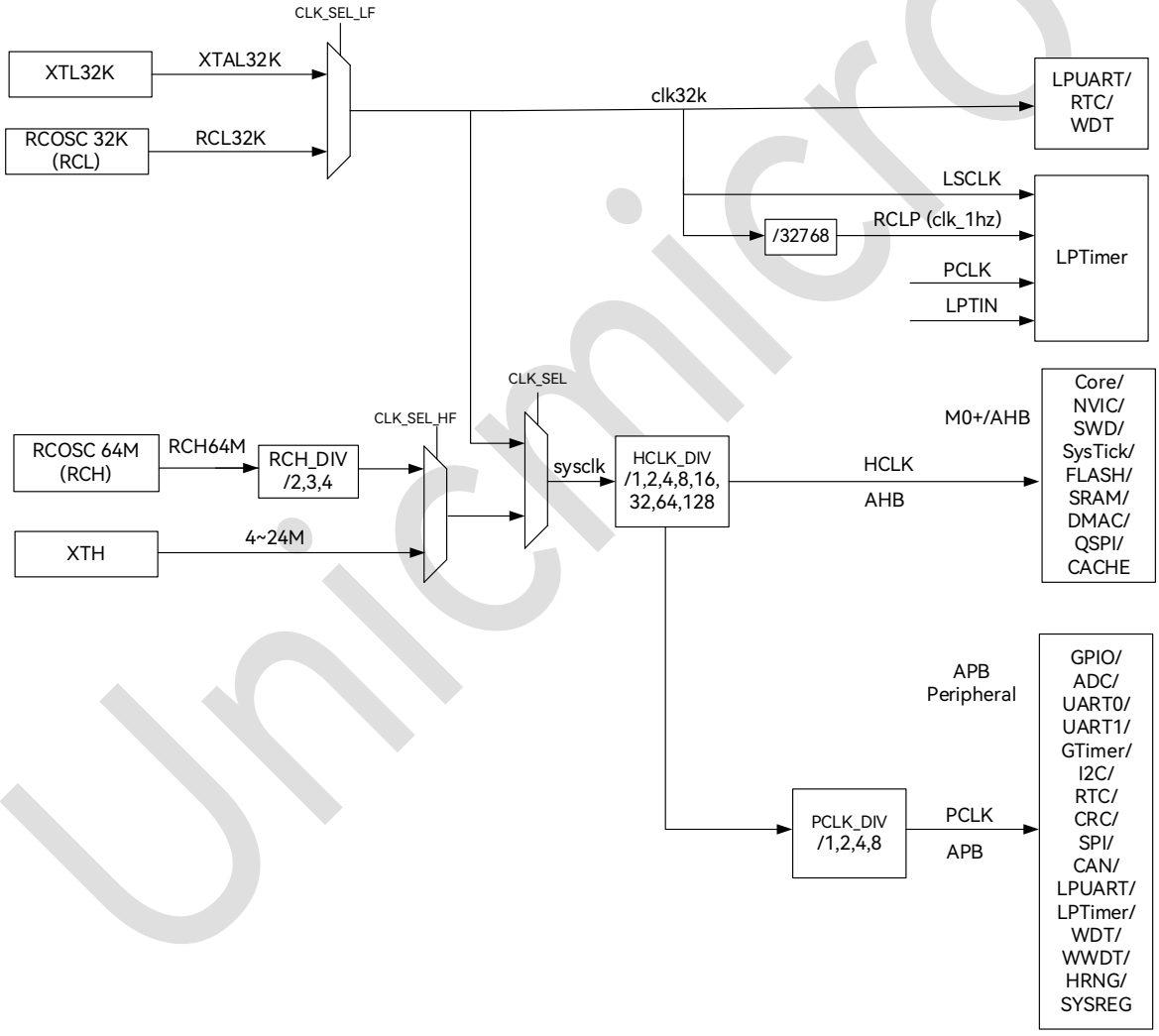


图 5-1：时钟模块框图

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

5.3 时钟选择

芯片共有四个系统时钟源:

- 32MHz 高精度内部时钟 RCH，作为系统时钟源
- 4M ~ 24MHz 的外部晶振 XTH，作为系统时钟源
- 32kHz 的内部时钟 RCL，作为低功耗时钟，可作为系统时钟源
- 32.768kHz 的外部晶振 XTL，主要提供 RTC 实时时钟，也可作为系统时钟源

根据工作模式不同，采用不同时钟方案，通过配置系统控制寄存器 0（SYSCTRL0）[14:12]位 CLK_SEL、CLK_SEL_HF 和 CLK_SEL_LF 来选择系统时钟的来源。关系表如表 5-2 所示:

表 5-2：系统时钟选择

CLK_SEL	CLK_SEL_HF	系统时钟来源
0	0	RCH
0	1	XTH
CLK_SEL	**CLK_SEL_LF**	**系统时钟来源**
1	0	RCL
1	1	XTL

5.4 复位源

芯片有多个复位源，包括 POR 复位，RESETN 复位，WDT 复位，SOFT_RESETN 复位，模块软件复位，LVD 复位，LOCKUP 复位。具体复位源如表 5-3 所示:

表 5-3：系统复位源

复位源	描述
内部模拟 POR 上电复位	复位所有
LVR 复位	
RESETN 复位	复位除 CPU DEBUG 逻辑外的所有
LOCKUP 复位	复位除 EFC 和 IO 相关以外的其他逻辑
LVD 复位	
WDT	
WWDT	
SOFT_RESETN	
各模块复位	复位对应 IP 模块

Copyright © 2026 广芯微电子（广州）股份有限公司

5.4.1 内部 POR 上电复位

内部上电复位 PORN：无条件复位整个芯片。

5.4.2 LVR 复位

LVR 复位：无条件复位整个芯片。

5.4.3 RESETN 复位

外部复位 RESETN 复位除 CPU DEBUG 逻辑外的整个芯片。在 RESETN 复位状态时，芯片可以连接 SWD 接口。RESETN 管脚在上电完成后默认作为外部复位，但通过软件关闭外部复位功能。

5.4.4 WDT 复位

看门狗定时器复位除 EFC 和 IO 相关外的整个用户电路，缺省为释放状态。

当软件未能有效阻止超时事件时，看门狗定时器复位。该复位仅发生在软件无法正常执行，可能破坏数据时。在 CPU 处于 HALT 状态时，WDT 停止计数，不会产生复位信号。

5.4.5 WWDT 复位

复位除 EFC 和 IO 相关以外的其他逻辑。

5.4.6 SOFT_RESETN 复位

此复位由系统产生。系统可以通过写软复位重启，但不复位 EFC 控制器和 IO 相关设置。

5.4.7 模块软件复位

模块软件复位，通过软件复位各数字模块。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

5.4.8 LVD 复位

LVD 复位除 EFC 和 IO 相关以外的其他逻辑。

5.4.9 LOCKUP 复位

当系统连续发生两次 HardFault 时，CPU 会进入 LOCKUP 状态，系统会产生 LOCKUP 复位。LOCKUP 复位除 EFC 外的其他逻辑。

5.5 低功耗模式

芯片除正常工作模式外，为了降低芯片的电流消耗，提供三种低功耗模式：休眠（Sleep）模式、深度休眠（Deepsleep）模式和停止（Stop）模式。

在休眠模式下，CM0+停止工作，保留中断处理功能。其他外设等模块时钟和复位可由软件设置。休眠模式由 M0+特定指令 WFI / WFE 进入，唤醒由中断触发。

深度休眠模式是休眠模式的升级，在此模式下，CM0+停止运行，高速时钟停止运行，低功耗功能模块（LPTIMER、LPUART、RTC、WDT）可以运行。深度休眠模式要先设置 CM0+内部的 DEEPSLEEP 寄存器，然后由 M0+特定指令 WFI / WFE 进入，唤醒由中断触发。

停止模式下，高速时钟和低速时钟均停止运行，系统无任何运行的时钟，一切外围模块均停止运行。上电复位信号有效，IO 状态保持，IO 中断有效，所有寄存器，RAM 和 CPU 数据保存状态时的功耗；停止模式要先设置 SYSREG 模块中 STOPMODE_SEL 寄存器和 CM0+内部的 DEEPSLEEP 寄存器，然后由 M0+特定指令 WFI / WFE 进入，唤醒只能通过 GPIO 电平唤醒或者通过 LPTIMER 外部异步脉冲计数产生中断唤醒。

详细的描述如表 5-4 所示：

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

表 5-4：低功耗模式

模式	模式描述	进入条件	退出条件
Sleep	CPU 大部分休眠(包括 NVIC），WIC 不休眠; 软件可关闭各模块时钟	1. 根据需要，关闭各外设模块时钟，仅留下需要监测中断事件的模块。 2. 执行 WFI/WFE 指令。	1. CM0+检测到中断或事件发生。 2. 进入中断服务程序清中断并返回。 3. 继续执行后续指令。
Deepsleep	CPU 大部分休眠(包括 NVIC），WIC 不休眠; 高速时钟源关闭,低速时钟 RCL 源运行	1. 根据需要，关闭各外设模块时钟，仅留下需要监测中断事件的模块。 2. 设置 CM0+ 内部的 DEEPSLEEP 寄存器。 3. 执行 WFI/WFE 指令。	1. CM0+检测到中断或事件发生。 2. 进入中断服务程序清中断并返回。 3. 继续执行后续指令。
Stop	关闭系统所有时钟	1. 根据需要，设置 IO 唤醒或者 LPTIMER 唤醒的条件。 2. 设置 CM0+ 内部的 DEEPSLEEP 寄存器。 3. 设置 SYSREG 中的 STOPMODE_SEL 寄存器。 4. 执行 WFI/WFE 指令。	1. 外部 IO 唤醒事件到来或者 LPTIMER 计数溢出。 2. CM0+检测到 IO 唤醒事件中断或者 LPTIMER 溢出中断发生。 3. 进入中断服务程序清中断并返回。 4. 继续执行后续指令。

低功耗模式的进入和唤醒条件阐述如下:

- Sleep、Deepsleep 和 Stop 模式进入条件都需要设置 SCB->SCR 寄存器，调用 WFI / WFE；三者模式的唤醒本质是都是需要产生中断或者事件发生。
- Sleep 模式下，内部高速时钟 RCH（32MHz）和内部低速时钟 RCL（32K）没有关闭，只要系统产生中断就可以唤醒退出。
- Deepsleep 模式下，RCH 时钟关闭了，RCL 时钟在工作，所以只有工作在 RCL（32K）时钟源的模块如 WDT、RTC、LPTIMER、LPUART 可以产生中断唤醒退出，以及 GPIO 电平/边沿模式，可以在无时钟情况下产生中断唤醒退出。
- Stop 模式下，所有时钟源关闭，只能通过 GPIO 电平/边沿模式，在无时钟情况下产生中断唤醒退出或者通过 LPTIMER 外部异步脉冲计数产生中断唤醒退出。

  注：进入 Deepsleep 或 Stop 模式前，需禁止非唤醒源中断（即除了 WDT、GPIO、LPUART、LPTIMER、RTC、LVD 外的中断），再配置芯片进入 Deepsleep 或 Stop 模式。芯片唤醒后，再使能非唤醒源中断。

Copyright © 2026 广芯微电子（广州）股份有限公司

5.5.1 Sleep 模式

进入 Sleep 模式设置：

1. SCB->SCR 的 bit2 配置为 0。
2. 调用 WFI / WFE 进入 Sleep 模式。

唤醒条件：中断唤醒。

5.5.2 Deepsleep 模式

进入 Deepsleep 模式设置，下面以 PA3 管脚低电平唤醒为例阐述配置流程：

1. 配置外围模块时钟控制寄存器 PERI_CLKEN，打开 GPIOA 时钟。
2. 配置外围模块复位控制寄存器 PERI_RESET，GPIOA 设置正常工作。
3. 配置 GPIO_DIR 寄存器，PA3 为输入。
4. 配置 REG_GPIO_IEN 寄存器，禁止 PA3 中断。
5. 配置 GPIO_IS 寄存器，触发模式为电平触发。
6. 配置 GPIO_IEV 寄存器，低电平触发。
7. 配置 GPIO_IC 寄存器，清除 PA3 中断状态。
8. 配置 GPIO_IEN 寄存器，使能 PA3 中断。
9. 清除 GPIOA 中断，使能外部 GPIOA 中断。
10. SCB->SCR 的 bit2 配置为 1。
11. 调用 WFI / WFE 进入 Deepsleep 模式。

唤醒条件：WDT、RTC、LPTIMER、LPUART（XTL 时钟源情况下）中断唤醒，GPIO PA3 中断唤醒。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

5.5.3 Stop 模式

进入 Stop 模式设置，下面以 PA3 管脚低电平唤醒为例阐述配置流程：

1. 配置 STOPMODE_SEL 寄存器，使能 STOP mode 停止模式有效。
2. 配置外围模块时钟控制寄存器 PERI_CLKEN，打开 GPIOA 时钟。
3. 配置外围模块复位控制寄存器 PERI_RESET，GPIOA 设置正常工作。
4. 配置 GPIO_DIR 寄存器，PA3 为输入。
5. 配置 REG_GPIO_IEN 寄存器，禁止 PA3 中断。
6. 配置 GPIO_IS 寄存器，触发模式为电平触发。
7. 配置 GPIO_IEV 寄存器，低电平触发。
8. 配置 GPIO_IC 寄存器，清除 PA3 中断状态。
9. 配置 GPIO_IEN 寄存器，使能 PA3 中断。
10. 清除 GPIOA 中断，使能外部 GPIOA 中断。
11. SCB->SCR 的 bit 2 配置为 1。
12. 调用 WFI/WFE 进入 Stop 模式。

唤醒条件：PA3 中断唤醒。

5.6 寄存器描述

SYSREG（SCU）寄存器基地址：0x40002000

表 5-5：系统寄存器列表

偏移地址	名称	描述
0x00	SYSCTRL0	系统控制寄存器0
0x04	SYSCTRL1	系统控制寄存器1
0x08	SYSCTRL_PROTECT	系统控制保护寄存器
0x0C	OSC_CTRL	时钟控制寄存器
0x10	PERI_CLKEN	外围模块时钟寄存器
0x20	RESET_FLAG	复位标识寄存器
0x24	PERI_RESET	外围模块复位控制寄存器

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

偏移地址	名称	描述
0x28	EXT_RESET_CTRL	外部复位滤波控制寄存器
0x30	PA_SEL	端口PA功能配置寄存器，只能外部复位和POR复位此寄存器
0x34	PB_SEL	端口PB功能配置寄存器，只能外部复位和POR复位此寄存器
0x38	PC_SEL	端口PC功能配置寄存器，只能外部复位和POR复位此寄存器
0x3C	PD_SEL	端口PD功能配置寄存器，只能外部复位和POR复位此寄存器
0x40	PE_SEL	端口PE功能配置寄存器，只能外部复位和POR复位此寄存器
0x44	PAD_ADS	端口数模配置寄存器，只能外部复位和POR复位此寄存器
0x48	PAD_DR0	端口驱动能力配置寄存器0，只能外部复位和POR复位此寄存器
0x4C	PAD_DR1	端口驱动能力配置寄存器1，只能外部复位和POR复位此寄存器
0x50	PAD_PU0	端口上拉配置寄存器0，只能外部复位和POR复位此寄存器
0x54	PAD_PU1	端口上拉配置寄存器1，只能外部复位和POR复位此寄存器
0x58	PAD_PD0	端口下拉配置寄存器0，只能外部复位和POR复位此寄存器
0x5C	PAD_PD1	端口下拉配置寄存器1，只能外部复位和POR复位此寄存器
0x60	PAD_OD0	端口开漏输出配置寄存器0，只能外部复位和POR复位此寄存器
0x64	PAD_OD1	端口开漏输出配置寄存器1，只能外部复位和POR复位此寄存器
0x68	PAD_CS0	端口输入类型配置寄存器0，只能外部复位和POR复位此寄存器
0x6C	PAD_CS1	端口输入类型配置寄存器1，只能外部复位和POR复位此寄存器
0x70	PAD_IE0	端口输入配置寄存器0，只能外部复位和POR复位此寄存器
0x74	PAD_IE1	端口输入配置寄存器1，只能外部复位和POR复位此寄存器
0x78	PAD_SR0	端口速率配置寄存器0，只能外部复位和POR复位此寄存器
0x7C	PAD_SR1	端口速率配置寄存器1，只能外部复位和POR复位此寄存器
0x80	IOCTRL_PROTECT	IO控制保护寄存器
0x84	LVD_CFG	LVD控制寄存器
0x90	EXTRST_SEL	外部复位端口选择寄存器
0x94	STOPMODE_SEL	停止模式选择寄存器
0x98	REMAP_ADDR	REMAP寄存器
0x9C	VECTOR_OFFSET	中断向量地址重映射寄存器
0xA0	HRNG_CR	随机数控制寄存器
0xA4	HRNG_SEED	随机数种子寄存器
0xA8	HRNG_DATA	随机数数据寄存器
0xAC	BUZER_CR	蜂鸣器控制寄存器
0xB0	LVR_CFG	LVR控制寄存器
0xB4	VREF_CFG	VREF控制寄存器
0xB8	XTH_CFG	XTH控制寄存器
0xCC	VREF_STATUS	内部基准状态寄存器

Copyright © 2026 广芯微电子（广州）股份有限公司

5.6.1 系统控制寄存器 0/ SYSCTRL0（偏移：00h）

位	名称	属性	复位值	描述
31:30	RSV	-	-	保留
29:27	CLKOUT_SEL	RW	3’b000	PC2 作为时钟输出时，输出时钟选择: 000：HCLK_OUT（系统时钟） 001：XTH 晶振时钟 010：RCL 时钟 011：XTL 时钟 100：PCLK_OUT 101：RTC_1Hz 110：RCH_DIV
26:24	CLK16M_DIV	RW	3’b011	RTC 16.384M 时钟分频: 001: RCH 和 XTH 经过选择后的时钟二分频 010: RCH 和 XTH 经过选择后的时钟三分频 011: RCH 和 XTH 经过选择后的时钟四分频 注：此位不能写入 00
23	RSV	-	-	保留
22	LPTIMER_EXTIG_SEL	RW	1’b0	LPTIMER0 的 EXTIG（外部触发）信号来源选择信号: 0：EXTIG 来自于外部引脚 1：EXTIG 来自于 RTC 的 1Hz 时钟输出
21	LPTIMER_LPTIN_SEL	RW	1’b0	LPTIMER0 的 LPTIN（外部时钟输入）信号来源选择信号: 0：LPTIN 来自于外部引脚 1：LPTIN 来自于 RTC 的 1Hz 时钟输出
20	DMA_C7HS_G0GT_SEL	RW	1’b0	DMA 第七个握手信号选择: 0：选择 GTIMER 的 TIMER0 的中断信号作为启动 DMA 搬移的信号 1:选择 GPIO0 的中断信号作为启动 DMA 搬移的信号
19	DMA_C7HS_EN	RW	1’b0	DMA 第七个握手信号使能。当使能此位后，GPIO0 或 GTIMER 的中断信号可以启动 DMA 搬移: 0：不使能 1：使能

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
18:17	RCH_DIV	RW	2’b10	RCH 时钟源分频设置位: 01：二分频 10：三分频 11：四分频 注：此位不能写 00，写 00 硬件仍为二分频
16	SWD_WACK_EN	RW	1’b1	连接 ULINK 或者 JLINK 后，在 DEEPSLEEP 或者 STOP 模式下，唤醒系统的使能位: 0：在上述条件下，不唤醒系统 1：在上述条件下，使用 NMI 中断唤醒系统
15	Wakeup_byRCH	RW	1’b0	从 Deep Sleep 唤醒后，时钟源选择 0：不改变 system clock 来源 1：System clock 来源为 RCH，原时钟继续使能
14	CLK_SEL	RW	1’b0	系统时钟来源选择: 0：高速时钟 CLK_SEL_HF 1：低速时钟 CLK_SEL_LF
13	CLK_SEL_HF	RW	1’b0	0：高频时钟选择内部高速时钟 RCH 1：高频时钟选择外部高速时钟 XTH
12	CLK_SEL_LF	RW	1’b0	0：低频时钟选择内部低速时钟 RCL 1：低频时钟选择外部低速时钟 XTL
11	RSV	-	-	保留
10:9	PCLK_DIV	RW	2’b00	PCLK 分频选择: 00：HCLK 01：HCLK/2 10：HCLK/4 11：HCLK/8
8:6	HCLK_DIV	RW	3’b000	HCLK 分频选择: 000：SystemClk 001：SystemClk/2 010：SystemClk/4 011：SystemClk/8 100：SystemClk/16 101：SystemClk/32 110：SystemClk/64 111：SystemClk/128
5:4	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
3	XTL_EN	RW	1’b0	外部低速晶振 XTL 使能控制： 0：关闭 1：使能 此位寄存器只能由 POR 和外部管脚复位
2	RCL_EN	RW	1’b1	内部低速时钟 RCL 使能控制： 0：关闭 1：使能
1	XTH_EN	RW	1’b0	外部高速晶振 XTH 使能控制： 0：关闭 1：使能 注：当系统进入 DeepSleep，此高速时钟会自动关闭。此位寄存器只能由 POR 和外部管脚复位
0	RCH_EN	RW	1’b1	内部高速时钟 RCH 使能信号： 0：关闭 1：使能 注：当系统进入 DeepSleep，此高速时钟会自动关闭

5.6.2 系统控制寄存器 1/ SYSCTRL1（偏移：04h）

位	名称	属性	复位值	描述
31:10	RSV	-	-	保留
9:8	XTL_RTRM	RW	2’b01	XTL RTRM 信号配置。默认值是 2’b01，建议不要修改。 此位寄存器只能由 POR 和外部管脚复位。
7:2	RSV	-	-	保留
1	EXTL_EN	RW	1’b0	外部 XTL 时钟输入控制： 0：XTL 输出时钟由晶振产生 1：XTL 输出时钟从 PA0 输入 注：使用 PA0 输入时钟时，需设置 SYSCTRL0.XTL_EN 为 1 此位寄存器只能由 POR 和外部管脚复位

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
0	EXTH_EN	RW	1’b0	外部 XTH 输入控制: 0：XTH 输出时钟由晶振产生 1：XTH 输出时钟从 PC3 输入 注：使用 PC3 输入时钟时，需设置 SYSCTRL0.XTH_EN 为 1 此位寄存器只能由 POR 和外部管脚复位

5.6.3 系统控制保护寄存器/ SYSCTRL_PROTECT（偏移：08h）

位	名称	属性	复位值	描述
31:0	SYSCTRL_PROTECT	RW	32’h00000000	寄存器 SYSCTRL0 和 SYSCTRL1 写保护的控制寄存器。给此寄存器写 0xA5A5_5A5A，启动寄存器 SYSCTL0 和 SYSCTRL1 的写使能。给此寄存器写其他值，关闭它们的写使能。SYSCTRL0 或 SYSCTRL1 寄存器配置完后，它们的写使能会自动关闭。 读取此寄存器返回 SYSCTRL0 和 SYSCTRL1 寄存器的写使能状态。 0：写未使能 1：写已经使能

5.6.4 时钟控制寄存器/ OSC_CTRL（偏移：0x0Ch）

位	名称	属性	复位值	描述
31:29	RSV	-	-	保留
28:16	WAKP_delay	RW	13’h0138	系统从 DEEPSLEEP/STOP 模式唤醒，CLK 给出的时间延时。此寄存器的时间为系统时钟计数的时钟周期。
15	RSV	-	-	保留
14	XTH_stable	R	1’b0	外部高速时钟 XTH 稳定标志位: 0：XTH 未稳定，不可以被内部电路使用 1：XTH 已经稳定，可以被内部电路使用

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
13:12	XTH_startup	RW	2’b10	外部高速时钟 XTH 稳定时间选择: 00：4096 个周期 01：16384 个周期 10：32768 个周期 11：65535 个周期
11	RSV	-	-	保留
10	RCH_stable	R	1’b1	内部高速时钟 RCH 稳定标志位: 0：RCH 未稳定，不可以被内部电路使用 1：RCH 已经稳定，可以被内部电路使用
9:8	RCH_startup	RW	2’b00	内部高速时钟 RCH 稳定时间选择: 00：4 个周期 01：16 个周期 10：64 个周期 11：256 个周期
7	RSV	-	-	保留
6	XTL_stable	R	1’b0	外部低速时钟 XTL 稳定标志位: 0：XTL 未稳定，不可以被内部电路使用 1：XTL 已经稳定，可以被内部电路使用
5:4	XTL_startup	RW	2’b10	外部低速时钟 XTL 稳定时间选择: 00：1024 个周期 01：4096 个周期 10：16384 个周期 11：32767 个周期
3	RSV	-	-	保留
2	RCL_stable	R	1’b1	内部低速时钟 RCL 稳定标志位: 0：RCL 未稳定，不可以被内部电路使用 1：RCL 已经稳定，可以被内部电路使用
1:0	RCL_startup	RW	2’b00	内部低速时钟 RCL 稳定时间选择: 00：4 个周期 01：16 个周期 10：64 个周期 11：256 个周期

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

5.6.5 外围模块时钟寄存器/ PERI_CLKEN（偏移：10h）

位	名称	属性	复位值	描述
31:29	RSV	-	-	保留
28	GPIOE_CLKEN	RW	1'b0	GPIOE 模块时钟使能: 0：关闭 1：使能
27	RSV	-	-	保留
26	CACHE_CLKEN	RW	1'b0	CACHE 模块时钟使能: 0：关闭 1：使能
25	WWDT_CLKEN	RW	1'b0	WWDT 模块时钟使能: 0：关闭 1：使能
24	CAN_CLKEN	RW	1'b0	CAN 模块时钟使能: 0：关闭 1：使能
23	QSPI_CLKEN	RW	1'b0	QSPI 模块时钟使能: 0：关闭 1：使能
22	DMA_CLKEN	RW	1'b0	DMA 模块时钟使能: 0：关闭 1：使能
21	SPI1_CLKEN	RW	1'b0	SPI1 模块时钟使能: 0：关闭 1：使能
20	EFC_CLKEN	RW	1'b1	EFC 模块时钟使能: 0：关闭 1：使能
19	GPIOD_CLKEN	RW	1'b0	GPIOD 模块时钟使能: 0：关闭 1：使能
18	GPIOC_CLKEN	RW	1'b0	GPIOC 模块时钟使能: 0：关闭 1：使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
17	GPIOB_CLKEN	RW	1’b0	GPIOB 模块时钟使能: 0：关闭 1：使能
16	GPIOA_CLKEN	RW	1’b0	GPIOA 模块时钟使能: 0：关闭 1：使能
15	I2C_CLKEN	RW	1’b0	I2C 模块时钟使能: 0：关闭 1：使能
14	ADC_CLKEN	RW	1’b0	ADC 控制器模块时钟使能: 0：关闭 1：使能
13	RTC_CLKEN	RW	1’b1	RTC 模块时钟使能: 0：关闭 1：使能
12	WDT_CLKEN	RW	1’b0	WDT 模块时钟使能: 0：关闭 1：使能
11	CRC_CLKEN	RW	1’b0	CRC 模块时钟使能: 0：关闭 1：使能
10	UART1_CLKEN	RW	1’b0	UART1 模块时钟使能: 0：关闭 1：使能
9	GTIM0_CLKEN	RW	1’b0	GTimer0 模块时钟使能: 0：关闭 1：使能
8	LPTIM0_CLKEN	RW	1’b0	LPTimer0 模块时钟使能: 0：关闭 1：使能
7	RSV	-	-	保留
6	LPTIM2_CLKEN	RW	1’b0	LPTimer2 模块时钟使能: 0：关闭 1：使能
5	LPTIM1_CLKEN	RW	1’b0	LPTimer1 模块时钟使能: 0：关闭 1：使能

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
4	SPI0_CLKEN	RW	1'b0	SPI0 模块时钟使能: 0：关闭 1：使能
3	GTIM2_CLKEN	RW	1'b0	GTimer2 模块时钟使能: 0：关闭 1：使能
2	GTIM1_CLKEN	RW	1'b0	GTimer1 模块时钟使能: 0：关闭 1：使能
1	LPUART_CLKEN	RW	1'b0	LPUART 模块时钟使能: 0：关闭 1：使能
0	UART0_CLKEN	RW	1'b0	UART0 模块时钟使能: 0：关闭 1：使能

5.6.6 复位标识寄存器/ RESET_FLAG（偏移：20h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7	SYS_RESET_REQ_FLAG	RW	1'b0	CPU 复位状态，需要软件初始化和清除。 0：无复位发生 1：Cortex M0+ 系统复位发生 此位只能被 PORN 和外部 RESETN 复位，写 1 清 0
6	LOCKUP_RSTN_FLAG	RW	1'b0	CPU 死锁复位状态,需要软件初始化和清除。 0：无复位发生 1：Lockup 复位发生 此位只能被 PORN 和外部 RESETN 复位，写 1 清 0
5	LVD_RSTN_FLAG	RW	1'b0	低电压复位状态，需要软件初始化和清除。 0：无复位发生 1：LVD 复位发生 此位只能被 PORN 和外部 RESETN 复位，写 1 清 0

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
4	SOFT_RSTN_FLAG	RW	1’b0	软件复位状态，需要软件初始化和清除。 0：无复位发生 1：写 REMAP_ADDR 寄存器的 SOFT_RESETN 位复位发生 此位只能被 PORN 和外部 RESETN 复位，写 1 清 0
3	WDT_FLAG	RW	1’b0	看门狗复位状态，需要软件初始化和清除。 0：无复位发生 1：WDT 复位发生 此位只能被 PORN 和外部 RESETN 复位，写 1 清 0
2	RESETN_FLAG	RW	1’b0	外部复位状态，需要软件初始化和清除。 0：无复位发生 1：外部复位发生 此位只能被 PORN 复位，写 1 清 0
1:0	RSV	-	-	保留

注：这些寄存器只能被 PORN 复位。

5.6.7 外围模块复位控制寄存器/ PERI_RESET（偏移：24h）

位	名称	属性	复位值	描述
31:29	RSV	-	-	保留
28	GPIOE_RESET	RW	1’b0	GPIOE 模块复位使能： 0：模块处于复位状态 1：正常工作
27	RSV	-	-	保留
26	CACHE_RESET	RW	1’b1	CACHE 模块复位使能： 0：模块处于复位状态 1：正常工作
25	WWDT_RESET	RW	1’b0	WWDT 模块复位使能： 0：模块处于复位状态 1：正常工作
24	CAN_RESET	RW	1’b0	CAN 控制器模块复位使能： 0：模块处于复位状态 1：正常工作

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
23	QSPI_RESET	RW	1’b0	QSPI 控制器模块复位使能: 0：模块处于复位状态 1：正常工作
22	DMA_RESET	RW	1’b0	DMA 控制器模块复位使能: 0：模块处于复位状态 1：正常工作
21	SPI1_RESET	RW	1’b0	SPI1 控制器模块复位使能: 0：模块处于复位状态 1：正常工作
20	RSV	-	-	保留
19	GPIOD_RESET	RW	1’b0	GPIOD 模块复位使能: 0：模块处于复位状态 1：正常工作
18	GPIOC_RESET	RW	1’b0	GPIOC 模块复位使能: 0：模块处于复位状态 1：正常工作
17	GPIOB_RESET	RW	1’b0	GPIOB 模块复位使能: 0：模块处于复位状态 1：正常工作
16	GPIOA_RESET	RW	1’b0	GPIOA 模块复位使能: 0：模块处于复位状态 1：正常工作
15	I2C_RESET	RW	1’b0	I2C 模块复位使能: 0：模块处于复位状态 1：正常工作
14	ADC_RESET	RW	1’b0	ADC 控制器模块复位使能: 0：模块处于复位状态 1：正常工作
13	RTC_RESET	RW	1’b1	RTC 模块复位使能: 0：模块处于复位状态 1：正常工作
12	WDT_RESET	RW	1’b0	WDT 模块复位使能: 0：模块处于复位状态 1：正常工作
11	CRC_RESET	RW	1’b0	CRC 模块复位使能: 0：模块处于复位状态 1：正常工作

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
10	UART1_RESET	RW	1’b0	UART1 模块复位使能: 0：模块处于复位状态 1：正常工作
9	GTIM0_RESET	RW	1’b0	GTimer0 模块复位使能: 0：模块处于复位状态 1：正常工作
8	LPTIM0_RESET	RW	1’b0	LPTimer0 模块复位使能: 0：模块处于复位状态 1：正常工作
7	RSV	-	-	保留
6	LPTIM2_RESET	RW	1’b0	LPTimer2 模块复位使能: 0：模块处于复位状态 1：正常工作
5	LPTIM1_RESET	RW	1’b0	LPTimer1 模块复位使能: 0：模块处于复位状态 1：正常工作
4	SPI0_RESET	RW	1’b0	SPI0 控制器模块复位使能: 0：模块处于复位状态 1：正常工作
3	GTIM2_RESET	RW	1’b0	GTimer2 模块复位使能: 0：模块处于复位状态 1：正常工作
2	GTIM1_RESET	RW	1’b0	GTimer1 模块复位使能: 0：模块处于复位状态 1：正常工作
1	LPUART_RESET	RW	1’b0	LPUART 模块复位使能: 0：模块处于复位状态 1：正常工作
0	UART0_RESET	RW	1’b0	UART0 模块复位使能: 0：模块处于复位状态 1：正常工作

5.6.8 外部复位滤波控制寄存器/ EXT_RESET_CTRL（偏移：28h）

位	名称	属性	复位值	描述
31:1	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
0	EXT_FILTER_EN	RW	1’b0	外部复位滤波使能位: 0：外部复位滤波禁止 1：外部复位滤波使能

5.6.9 端口 PA 功能配置寄存器/ PA_SEL（偏移：30h）

位	名称	属性	复位值	描述
31:27	RSV	-	-	保留
26:24	PA6_SEL	RW	3’b000	端口 PA6 功能选择 3’b000：GPIO PA6 3’b001：GTIM2_CH 3’b010：UART1_TX 3’b011：SPI0_CSN0 3’b100：LPUART_TX 3’b101：RTC_FOUT 3’b110：COMP1_OUT 3’b111：RTC_TAMP1
23	RSV	-	-	保留
22:20	PA5_SEL	RW	3’b000	端口 PA5 功能选择 3’b000：GPIO PA5 3’b001：GTIM1_CH 3’b010：LPUART_TX 3’b011：UART1_RTS 3’b100：SPI0_SCK 3’b101：LPTIM1_IN 3’b110：SPI1_CSN1 3’b111：SPI1_MI1
19	RSV	-	-	保留
18:16	PA4_SEL	RW	3’b000	端口 PA4 功能选择 3’b000：GPIO PA4 3’b001：GTIM0_CH 3’b010：UART1_RX 3’b011：UART1_CTS 3’b100：COMP0_OUT 3’b101：RTC_TAMP0 3’b110：LPUART_RX 3’b111：LPTIM0_IN

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
15	RSV	-	-	保留
14:12	PA3_SEL	RW	3’b000	端口 PA3 功能选择 3’b000：GPIO PA3 3’b001：UART0_TX 3’b010：I2C_SDA 3’b011：SPI0_MI1 3’b100：LPTIM1_OUT 3’b101：QSPI_MOSI 3’b110：UART1_RX 3’b111：SPI1_CSN1
11	RSV	-	-	保留
10:8	PA2_SEL	RW	3’b000	端口 PA2 功能选择 3’b000：GPIO PA2 3’b001：NC 3’b010：UART1_RX 3’b011：UART0_RX 3’b100：LPUART_RX 3’b101：I2C_SCL 3’b110：I2C_SDA 3’b111：NC
7	RSV	-	-	保留
6:4	PA1_SEL	RW	3’b000	端口 PA1 功能选择 3’b000：GPIO PA1 3’b001：SPI1_MI1 3’b010：SPI0_MOSI 3’b011：LPTIM1_EXT 3’b100：UART0_RX 3’b101：GTIM1_CHN 3’b110：LPTIM2_OUT 3’b111：QSPI_CSN
3	RSV	-	-	保留

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2:0	PA0_SEL	RW	3’b000	端口 PA0 功能选择 3’b000：GPIO PA0 3’b001：GTIM2_CHN 3’b010：RTC_FOUT 3’b011：SPI0_CSN1 3’b101：LPTIM2_IN 3’b110：UART0_RX 3’b111：QSPI_SCK

5.6.10 端口 PB 功能配置寄存器/ PB_SEL（偏移：34h）

位	名称	属性	复位值	描述
31:27	RSV	-	-	保留
26:24	PB6_SEL	RW	3’b000	端口 PB6 功能选择 3’b000：GPIO PB6 3’b001：LPTIM0_IN 3’b010：SPI1_MOSI 3’b011：SPI0_CSN1 3’b100：GTIM0_CHN 3’b101：RTC_STAMP1 3’b111：QSPI_SCK
23	RSV	-	-	保留
22:20	PB5_SEL	RW	3’b000	端口 PB5 功能选择 3’b000：GPIO PB5 3’b001：GTIM2_CH 3’b010：SPI1_MISO/SPI1_TRI_MO 3’b011：SPI0_MI1 3’b100：UART1_RTS 3’b101：GTIM1_CH 3’b110：LPTIM1_OUT 3’b111：GTIM1_BK
19	RSV	-	-	保留
18:16	PB4_SEL	RW	3’b000	端口 PB4 功能选择 3’b000：GPIO PB4 3’b001：SPI0_MOSI 3’b010：COMP1_OUT 3’b011：UART1_CTS

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
				3’b100：SPI1_MOSI 3’b101：LPTIM0_OUT 3’b110：CAN_TX 3’b111：QSPI_MOSI
15	RSV	-	-	保留
14:12	PB3_SEL	RW	3’b000	端口 PB3 功能选择 3’b000：GPIO PB3 3’b001：SPI1_MISO/SPI1_TRI_MO 3’b010：COMP0_OUT 3’b011：LPTIM0_EXT 3’b100：CAN_RX 3’b101：RTC_STAMP1 3’b110：LPTIM2_IN 3’b111：GTIMER0_BK
11	RSV	-	-	保留
10:8	PB2_SEL	RW	3’b000	端口 PB2 功能选择 3’b000：GPIO PB2 3’b001：SPI1_SCK 3’b010：SPI0_CSN0 3’b011：GTIM0_CH 3’b100：SPI0_MOSI 3’b101：LPTIM1_IN 3’b110：GTIM2_CHN 3’b111：QSPI_HOLD
7	RSV	-	-	保留
6:4	PB1_SEL	RW	3’b000	端口 PB1 功能选择 3’b000：GPIO PB1 3’b001：SPI1_CSN0 3’b010：GTIM1_CHN 3’b011：LPTIM0_EXT 3’b100：LPTIM0_IN 3’b101：LPUART_TX 3’b110：I2C_SCL 3’b111：COMP1_OUT
3	RSV	-	-	保留

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2:0	PB0_SEL	RW	3’b000	端口 PB0 功能选择 3’b000：GPIO PB0 3’b001：GTIM0_CHN 3’b010：GTIM1_CH 3’b011：UART1_RX 3’b100：BUZZER_OUT 3’b101：SPI1_MOSI 3’b110：SPI0_MISO/SPI0_TRI_MO 3’b111：LPUART_RX

5.6.11 端口 PC 功能配置寄存器/ PC_SEL（偏移：38h）

位	名称	属性	复位值	描述
31:27	RSV	-	-	保留
26:24	PC6_SEL	RW	3’b001	端口 PC6 功能选择 3’b000：GPIO PC6 3’b001：SWCLK 3’b010：UART1_TX 3’b011：SPI1_MISO/SPI1_TRI_MO 3’b100：COMP1_OUT 3’b101：LPUART_TX 3’b110：LPTIM0_OUT 3’b111：NC
23	RSV	-	-	保留
22:20	PC5_SEL	RW	3’b001	端口 PC5 功能选择 3’b000：GPIO PC5 3’b001：SWIO 3’b010：SPI1_SCK 3’b011：LPTIM0_EXT 3’b100：I2C_SDA 3’b101：COMP0_OUT 3’b110：LPUART_RX 3’b111：NC
19	RSV	-	-	保留

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
18:16	PC4_SEL	RW	3’b000	端口 PC4 功能选择 3’b000：GPIO PC4 3’b001：UART1_RTS 3’b010：SPI1_MOSI 3’b011：UART0_RX 3’b100：SPI0_MI1 3’b101：COMP1_OUT 3’b110：LPTIM2_EXT 3’b111：QSPI_WP
15	RSV	-	-	保留
14:12	PC3_SEL	RW	3’b000	端口 PC3 功能选择 3’b000：GPIO PC3 3’b001：COMP0_OUT 3’b010：UART1_CTS 3’b011：BUZZER_OUT 3’b100：SPI1_MISO/SPI1_TRI_MO 3’b101：GTIM2_CH 3’b110：UART0_TX 3’b111：LPTIM0_OUT
11	RSV	-	-	保留
10:8	PC2_SEL	RW	3’b000	端口 PC2 功能选择 3’b000：GPIO PC2 3’b001：I2C_SDA 3’b010：UART1_RX 3’b011：COMP0_OUT 3’b100：SPI0_CSN1 3’b101：GTIM2_CH 3’b110：LPTIM1_IN 3’b111：CLKOUT
7	RSV	-	-	保留
6:4	PC1_SEL	RW	3’b000	端口 PC1 功能选择 3’b000：GPIO PC1 3’b001：I2C_SCL 3’b010：UART1_TX 3’b011：COMP0_OUT 3’b100：SPI0_MISO/SPI0_TRI_MO 3’b101：GTIM1_CH

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
				3’b110：LPTIM0_OUT 3’b111：CAN_RX
3:0	RSV	-	-	保留

5.6.12 端口 PD 功能配置寄存器/ PD_SEL（偏移：3Ch）

位	名称	属性	复位值	描述
31	RSV	-	-	保留
30:28	CS_SEL	RW	3’b000	端口 CS 功能选择 3’b000：GPIO
27	RSV	-	-	保留
26:24	MOSI_SEL	RW	3’b000	端口 MOSI 功能选择 3’b000：GPIO
23	RSV	-	-	保留
22:20	CLK_SEL	RW	3’b000	端口 CLK 功能选择 3’b000：GPIO
19	RSV	-	-	保留
18:16	PD4_SEL	RW	3’b000	端口 PD4 功能选择 3’b000：GPIO PD4 3’b001：UART1_TX 3’b010：I2C_SCL 3’b011：LPUART_TX 3’b100：SPI1_CSN1 3’b101：SPI0_SCK 3’b110：GTIM2_CH 3’b111：LPTIM0_EXT
15	RSV	-	-	保留
14:12	PD3_SEL	RW	3’b000	端口 PD3 功能选择 3’b000：GPIO PD3 3’b001：SPI1_MOSI 3’b010：LPTIM0_IN 3’b011：GTIM0_CH 3’b100：LPTIM2_EXT 3’b101；RTC_TAMP1 3’b110：SPI0_CSN1 3’b111：QSPI_CSN

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
11	RSV	-	-	保留
10:8	PD2_SEL	RW	3’b000	端口 PD2 功能选择 3’b000：GPIO PD2 3’b001：SPI1_MISO/SPI1_TRI_MO 3’b010：SPI0_MI1 3’b011：LPTIM2_IN 3’b100：SPI0_CSN0 3’b101：LPTIM2_OUT 3’b111：GTIMER1_BK
7	RSV	-	-	保留
6:4	PD1_SEL	RW	3’b000	端口 PD1 功能选择 3’b000：GPIO PD1 3’b001：SPI1_SCK 3’b010：GTIM1_CH 3’b011：LPTIM1_EXT 3’b100：SPI1_MI1 3’b101：QSPI_MISO 3’b110：I2C_SCL 3’b111：GTIMER2_BK
3	RSV	-	-	保留
2:0	PD0_SEL	RW	3’b000	端口 PD0 功能选择 3’b000：GPIO PD0 3’b001：SPI1_CSN0 3’b010：GTIM0_CH 3’b011：UART1_RX 3’b100：LPTIM1_IN 3’b101：RTC_TAMP0 3’b110：GTIM2_CHN 3’b111：QSPI_WP

5.6.13 端口 PE 功能配置寄存器/ PE_SEL（偏移：40h）

位	名称	属性	复位值	描述
31:23	RSV	-	-	保留

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
22:20	PE5_SEL	RW	3’b000	端口 PE5 功能选择 3’b000：GPIO PE5 3’b001：QSPI_HOLD 3’b010：SPI0_CSN1 3’b011：SPI1_CSN1 3’b100：UART1_RTS 3’b101：GTIM0_BK 3’b110：NC 3’b111：NC
19	RSV	-	-	保留
18:16	PE4_SEL	RW	3’b000	端口 PE4 功能选择 3’b000：GPIO PE4 3’b001：QSPI_SCK 3’b010：SPI0_MISO 3’b011：I2C_SCL 3’b100：SPI1_MISO 3’b101：GTIM2_BK 3’b110：NC 3’b111：NC
15	RSV	-	-	保留
14:12	PE3_SEL	RW	3’b000	端口 PE3 功能选择 3’b000：GPIO PE3 3’b001：QSPI_MOSI 3’b010：SPI0_MOSI 3’b011：I2C_SDA 3’b100：SPI1_CSN0 3’b101：GTIM1_BK 3’b110：NC 3’b111：NC
11	RSV	-	-	保留
10:8	PE2_SEL	RW	3’b000	端口 PE2 功能选择 3’b000：GPIO PE2 3’b001：QSPI_CSN 3’b010：SPI0_MI1 3’b011：SPI1_SCK 3’b100：UART1_CTS 3’b101：GTIM0_BK

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
				3’b110：NC 3’b111：NC
7	RSV	-	-	保留
6:4	PE1_SEL	RW	3’b000	端口 PE1 功能选择 3’b000：GPIO PE1 3’b001：QSPI_MISO 3’b010：I2C_SDA 3’b011：SPI0_SCK 3’b100：SPI1_MOSI 3’b101：UART1_TX 3’b110：GTIM2_BK 3’b111：NC
3	RSV	-	-	保留
2:0	PE0_SEL	RW	3’b000	端口 PE0 功能选择 3’b000：GPIO PE0 3’b001：QSPI_WP 3’b010：I2C_SCL 3’b011：SPI0_CSN0 3’b100：SPI1_MI1 3’b101：UART1_RX 3’b110：GTIM1_BK 3’b111：NC

5.6.14 端口数模配置寄存器/ PAD_ADS（偏移：44h）

位	名称	属性	复位值	描述
31	CS_ADS	RW	1’b0	端口 CS 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
30	MOSI_ADS	RW	1’b0	端口 MOSI 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
29	CLK_ADS	RW	1’b0	端口 CLK 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
28	PD4_ADS	RW	1’b0	端口 PD4 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
27	PD3_ADS	RW	1’b0	端口 PD3 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
26	PD2_ADS	RW	1’b0	端口 PD2 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
25	PD1_ADS	RW	1’b0	端口 PD1 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
24	PD0_ADS	RW	1’b0	端口 PD0 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
23:21	RSV	-	-	保留
20	PC4_ADS	RW	1’b0	端口 PC4 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
19	PC3_ADS	RW	1’b0	端口 PC3 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
18:15	RSV	-	-	保留
14	PB6_ADS	RW	1’b0	端口 PB6 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
13	PB5_ADS	RW	1’b0	端口 PB5 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
12	PB4_ADS	RW	1’b0	端口 PB4 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
11	PB3_ADS	RW	1’b0	端口 PB3 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
10	PB2_ADS	RW	1’b0	端口 PB2 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
9	PB1_ADS	RW	1’b0	端口 PB1 数模配置寄存器 0：配置为数字接口 1：配置为模拟接口
8	PB0_ADS	RW	1’b0	端口 PB0 数模配置寄存器 0：配置为数字接口 1：配置为模拟接口
7	RSV	-	-	保留
6	PA6_ADS	RW	1’b0	端口 PA6 数模配置寄存器 0：配置为数字接口 1：配置为模拟接口
5	PA5_ADS	RW	1’b0	端口 PA5 数模配置寄存器 0：配置为数字接口 1：配置为模拟接口
4	PA4_ADS	RW	1’b0	端口 PA4 数模配置寄存器 0：配置为数字接口 1：配置为模拟接口
3	PA3_ADS	RW	1’b0	端口 PA3 数模配置寄存器 0：配置为数字接口 1：配置为模拟接口
2	RSV	-	-	保留
1	PA1_ADS	RW	1’b0	端口 PA1 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口
0	PA0_ADS	RW	1’b0	端口 PA0 数模配置寄存器: 0：配置为数字接口 1：配置为模拟接口

5.6.15 端口驱动能力配置寄存器 0/ PAD_DR0（偏移：48h）

位	名称	属性	复位值	描述
31	CS_DR	RW	1’b0	端口 CS 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
30	MOSI_DR	RW	1'b0	端口 MOSI 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
29	CLK_DR	RW	1'b0	端口 CLK 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
28	PD4_DR	RW	1'b0	端口 PD4 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
27	PD3_DR	RW	1'b0	端口 PD3 驱动能力配置寄存器 0：高驱动能力 1：低驱动能力
26	PD2_DR	RW	1'b0	端口 PD2 驱动能力配置寄存器 0：高驱动能力 1：低驱动能力
25	PD1_DR	RW	1'b0	端口 PD1 驱动能力配置寄存器 0：高驱动能力 1：低驱动能力
24	PD0_DR	RW	1'b0	端口 PD0 驱动能力配置寄存器 0：高驱动能力 1：低驱动能力
23	RSV	-	-	保留
22	PC6_DR	RW	1'b0	端口 PC6 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
21	PC5_DR	RW	1'b0	端口 PC5 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
20	PC4_DR	RW	1'b0	端口 PC4 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
19	PC3_DR	RW	1'b0	端口 PC3 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
18	PC2_DR	RW	1'b0	端口 PC2 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
17	PC1_DR	RW	1'b0	端口 PC1 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
16:15	RSV	-	-	保留
14	PB6_DR	RW	1'b0	端口 PB6 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
13	PB5_DR	RW	1'b0	端口 PB5 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
12	PB4_DR	RW	1'b0	端口 PB4 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
11	PB3_DR	RW	1'b0	端口 PB3 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
10	PB2_DR	RW	1'b0	端口 PB2 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
9	PB1_DR	RW	1'b0	端口 PB1 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
8	PB0_DR	RW	1'b0	端口 PB0 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
7	RSV	-	-	保留
6	PA6_DR	RW	1'b0	端口 PA6 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
5	PA5_DR	RW	1'b0	端口 PA5 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
4	PA4_DR	RW	1'b0	端口 PA4 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
3	PA3_DR	RW	1’b0	端口 PA3 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
2	PA2_DR	RW	1’b0	端口 PA2 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
1	PA1_DR	RW	1’b0	端口 PA1 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
0	PA0_DR	RW	1’b0	端口 PA0 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力

5.6.16 端口驱动能力配置寄存器 1/ PAD_DR1（偏移：4Ch）

位	名称	属性	复位值	描述
31:6	RSV	-	-	保留
5	PE5_DR	RW	1’b0	端口 PE5 驱动能力配置寄存器 0：高驱动能力 1：低驱动能力
4	PE4_DR	RW	1’b0	端口 PE4 驱动能力配置寄存器 0：高驱动能力 1：低驱动能力
3	PE3_DR	RW	1’b0	端口 PE3 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
2	PE2_DR	RW	1’b0	端口 PE2 驱动能力配置寄存器 0：高驱动能力 1：低驱动能力
1	PE1_DR	RW	1’b0	端口 PE1 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力
0	PE0_DR	RW	1’b0	端口 PE0 驱动能力配置寄存器: 0：高驱动能力 1：低驱动能力

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

5.6.17 端口上拉配置寄存器 0/ PAD_PU0（偏移：50h）

位	名称	属性	复位值	描述
31	CS_PU	RW	1’b0	端口 CS 上拉配置寄存器: 0：禁止 1：使能
30	MOSI_PU	RW	1’b0	端口 MOSI 上拉配置寄存器: 0：禁止 1：使能
29	CLK_PU	RW	1’b0	端口 CLK 上拉配置寄存器: 0：禁止 1：使能
28	PD4_PU	RW	1’b0	端口 PD4 上拉配置寄存器: 0：禁止 1：使能
27	PD3_PU	RW	1’b0	端口 PD3 上拉配置寄存器 0：禁止 1：使能
26	PD2_PU	RW	1’b0	端口 PD2 上拉配置寄存器 0：禁止 1：使能
25	PD1_PU	RW	1’b0	端口 PD1 上拉配置寄存器 0：禁止 1：使能
24	PD0_PU	RW	1’b0	端口 PD0 上拉配置寄存器 0：禁止 1：使能
23	RSV	-	-	保留
22	PC6_PU	RW	1’b1	端口 PC6 上拉配置寄存器: 0：禁止 1：使能
21	PC5_PU	RW	1’b1	端口 PC5 上拉配置寄存器: 0：禁止 1：使能
20	PC4_PU	RW	1’b0	端口 PC4 上拉配置寄存器: 0：禁止 1：使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
19	PC3_PU	RW	1’b0	端口 PC3 上拉配置寄存器: 0：禁止 1：使能
18	PC2_PU	RW	1’b0	端口 PC2 上拉配置寄存器: 0：禁止 1：使能
17	PC1_PU	RW	1’b0	端口 PC1 上拉配置寄存器: 0：禁止 1：使能
16:15	RSV	-	-	保留
14	PB6_PU	RW	1’b0	端口 PB6 上拉配置寄存器: 0：禁止 1：使能
13	PB5_PU	RW	1’b0	端口 PB5 上拉配置寄存器: 0：禁止 1：使能
12	PB4_PU	RW	1’b0	端口 PB4 上拉配置寄存器: 0：禁止 1：使能
11	PB3_PU	RW	1’b0	端口 PB3 上拉配置寄存器: 0：禁止 1：使能
10	PB2_PU	RW	1’b0	端口 PB2 上拉配置寄存器: 0：禁止 1：使能
9	PB1_PU	RW	1’b0	端口 PB1 上拉配置寄存器 0：禁止 1：使能
8	PB0_PU	RW	1’b0	端口 PB0 上拉配置寄存器 0：禁止 1：使能
7	RSV	-	-	保留
6	PA6_PU	RW	1’b0	端口 PA6 上拉配置寄存器 0：禁止 1：使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
5	PA5_PU	RW	1’b0	端口 PA5 上拉配置寄存器 0：禁止 1：使能
4	PA4_PU	RW	1’b0	端口 PA4 上拉配置寄存器 0：禁止 1：使能
3	PA3_PU	RW	1’b0	端口 PA3 上拉配置寄存器: 0：禁止 1：使能
2	PA2_PU	RW	1’b1	端口 PA2 上拉配置寄存器: 0：禁止 1：使能
1	PA1_PU	RW	1’b0	端口 PA1 上拉配置寄存器: 0：禁止 1：使能
0	PA0_PU	RW	1’b0	端口 PA0 上拉配置寄存器: 0：禁止 1：使能

5.6.18 端口上拉配置寄存器 1/ PAD_PU1（偏移：54h）

位	名称	属性	复位值	描述
31:6	RSV	-	-	保留
5	PE5_PU	RW	1’b0	端口 PE5 上拉配置寄存器 0：禁止 1：使能
4	PE4_PU	RW	1’b0	端口 PE4 上拉配置寄存器 0：禁止 1：使能
3	PE3_PU	RW	1’b0	端口 PE3 上拉配置寄存器 0：禁止 1：使能
2	PE2_PU	RW	1’b0	端口 PE2 上拉配置寄存器 0：禁止 1：使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
1	PE1_PU	RW	1’b0	端口 PE1 上拉配置寄存器: 0：禁止 1：使能
0	PE0_PU	RW	1’b0	端口 PE0 上拉配置寄存器: 0：禁止 1：使能

5.6.19 端口下拉配置寄存器 0/ PAD_PD0（偏移：58h）

位	名称	属性	复位值	描述
31	CS_PD	RW	1’b0	端口 CS 下拉配置寄存器: 0：禁止 1：使能
30	MOSI_PD	RW	1’b0	端口 MOSI 下拉配置寄存器: 0：禁止 1：使能
29	CLK_PD	RW	1’b0	端口 CLK 下拉配置寄存器: 0：禁止 1：使能
28	PD4_PD	RW	1’b0	端口 PD4 下拉配置寄存器: 0：禁止 1：使能
27	PD3_PD	RW	1’b0	端口 PD3 下拉配置寄存器 0：禁止 1：使能
26	PD2_PD	RW	1’b0	端口 PD2 下拉配置寄存器 0：禁止 1：使能
25	PD1_PD	RW	1’b0	端口 PD1 下拉配置寄存器 0：禁止 1：使能
24	PD0_PD	RW	1’b0	端口 PD0 下拉配置寄存器 0：禁止 1：使能
23	RSV	-	-	保留

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
22	PC6_PD	RW	1’b0	端口 PC6 下拉配置寄存器: 0：禁止 1：使能
21	PC5_PD	RW	1’b0	端口 PC5 下拉配置寄存器: 0：禁止 1：使能
20	PC4_PD	RW	1’b0	端口 PC4 下拉配置寄存器: 0：禁止 1：使能
19	PC3_PD	RW	1’b0	端口 PC3 下拉配置寄存器: 0：禁止 1：使能
18	PC2_PD	RW	1’b0	端口 PC2 下拉配置寄存器: 0：禁止 1：使能
17	PC1_PD	RW	1’b0	端口 PC1 下拉配置寄存器: 0：禁止 1：使能
16:15	RSV	-	-	保留
14	PB6_PD	RW	1’b0	端口 PB6 下拉配置寄存器: 0：禁止 1：使能
13	PB5_PD	RW	1’b0	端口 PB5 下拉配置寄存器: 0：禁止 1：使能
12	PB4_PD	RW	1’b0	端口 PB4 下拉配置寄存器: 0：禁止 1：使能
11	PB3_PD	RW	1’b0	端口 PB3 下拉配置寄存器: 0：禁止 1：使能
10	PB2_PD	RW	1’b0	端口 PB2 下拉配置寄存器: 0：禁止 1：使能
9	PB1_PD	RW	1’b0	端口 PB1 下拉配置寄存器 0：禁止 1：使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
8	PB0_PD	RW	1’b0	端口 PB0 下拉配置寄存器 0：禁止 1：使能
7	RSV	-	-	保留
6	PA6_PD	RW	1’b0	端口 PA6 下拉配置寄存器 0：禁止 1：使能
5	PA5_PD	RW	1’b0	端口 PA5 下拉配置寄存器 0：禁止 1：使能
4	PA4_PD	RW	1’b0	端口 PA4 下拉配置寄存器 0：禁止 1：使能
3	PA3_PD	RW	1’b0	端口 PA3 下拉配置寄存器: 0：禁止 1：使能
2	PA2_PD	RW	1’b0	端口 PA2 下拉配置寄存器: 0：禁止 1：使能
1	PA1_PD	RW	1’b0	端口 PA1 下拉配置寄存器: 0：禁止 1：使能
0	PA0_PD	RW	1’b0	端口 PA0 下拉配置寄存器: 0：禁止 1：使能

5.6.20 端口下拉配置寄存器 1/ PAD_PD1（偏移：5Ch）

位	名称	属性	复位值	描述
31:6	RSV	-	-	保留
5	PE5_PD	RW	1’b0	端口 PE5 下拉配置寄存器 0：禁止 1：使能
4	PE4_PD	RW	1’b0	端口 PE4 下拉配置寄存器 0：禁止 1：使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
3	PE3_PD	RW	1’b0	端口 PE3 下拉配置寄存器 0：禁止 1：使能
2	PE2_PD	RW	1’b0	端口 PE2 下拉配置寄存器 0：禁止 1：使能
1	PE1_PD	RW	1’b0	端口 PE1 下拉配置寄存器: 0：禁止 1：使能
0	PE0_PD	RW	1’b0	端口 PE0 下拉配置寄存器: 0：禁止 1：使能

5.6.21 端口开漏输出配置寄存器 0/ PAD_OD0（偏移：60h）

位	名称	属性	复位值	描述
31	CS_OD	RW	1’b0	端口 CS 开漏输出配置寄存器: 0：禁止 1：使能
30	MOSI_OD	RW	1’b0	端口 MOSI 开漏输出配置寄存器: 0：禁止 1：使能
29	CLK_OD	RW	1’b0	端口 CLK 开漏输出配置寄存器: 0：禁止 1：使能
28	PD4_OD	RW	1’b0	端口 PD4 开漏输出配置寄存器: 0：禁止 1：使能
27	PD3_OD	RW	1’b0	端口 PD3 开漏输出配置寄存器 0：禁止 1：使能
26	PD2_OD	RW	1’b0	端口 PD2 开漏输出配置寄存器 0：禁止 1：使能

Unicmro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
25	PD1_OD	RW	1'b0	端口 PD1 开漏输出配置寄存器 0：禁止 1：使能
24	PD0_OD	RW	1'b0	端口 PD0 开漏输出配置寄存器 0：禁止 1：使能
23	RSV	-	-	保留
22	PC6_OD	RW	1'b0	端口 PC6 开漏输出配置寄存器: 0：禁止 1：使能
21	PC5_OD	RW	1'b0	端口 PC5 开漏输出配置寄存器: 0：禁止 1：使能
20	PC4_OD	RW	1'b0	端口 PC4 开漏输出配置寄存器: 0：禁止 1：使能
19	PC3_OD	RW	1'b0	端口 PC3 开漏输出配置寄存器: 0：禁止 1：使能
18	PC2_OD	RW	1'b0	端口 PC2 开漏输出配置寄存器: 0：禁止 1：使能
17	PC1_OD	RW	1'b0	端口 PC1 开漏输出配置寄存器: 0：禁止 1：使能
16:15	RSV	-	-	保留
14	PB6_OD	RW	1'b0	端口 PB6 开漏输出配置寄存器: 0：禁止 1：使能
13	PB5_OD	RW	1'b0	端口 PB5 开漏输出配置寄存器: 0：禁止 1：使能
12	PB4_OD	RW	1'b0	端口 PB4 开漏输出配置寄存器: 0：禁止 1：使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
11	PB3_OD	RW	1’b0	端口 PB3 开漏输出配置寄存器: 0：禁止 1：使能
10	PB2_OD	RW	1’b0	端口 PB2 开漏输出配置寄存器: 0：禁止 1：使能
9	PB1_OD	RW	1’b0	端口 PB1 开漏输出配置寄存器 0：禁止 1：使能
8	PB0_OD	RW	1’b0	端口 PB0 开漏输出配置寄存器 0：禁止 1：使能
7	RSV	-	-	保留
6	PA6_OD	RW	1’b0	端口 PA6 开漏输出配置寄存器 0：禁止 1：使能
5	PA5_OD	RW	1’b0	端口 PA5 开漏输出配置寄存器 0：禁止 1：使能
4	PA4_OD	RW	1’b0	端口 PA4 开漏输出配置寄存器 0：禁止 1：使能
3	PA3_OD	RW	1’b0	端口 PA3 开漏输出配置寄存器: 0：禁止 1：使能
2	PA2_OD	RW	1’b0	端口 PA2 开漏输出配置寄存器: 0：禁止 1：使能
1	PA1_OD	RW	1’b0	端口 PA1 开漏输出配置寄存器: 0：禁止 1：使能
0	PA0_OD	RW	1’b0	端口 PA0 开漏输出配置寄存器: 0：禁止 1：使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

5.6.22 端口开漏输出配置寄存器 1/ PAD_OD1（偏移：64h）

位	名称	属性	复位值	描述
31:4	RSV	-	-	保留
5	PE5_OD	RW	1'b0	端口 PE5 开漏输出配置寄存器 0：禁止 1：使能
4	PE4_OD	RW	1'b0	端口 PE4 开漏输出配置寄存器 0：禁止 1：使能
3	PE3_OD	RW	1'b0	端口 PE3 开漏输出配置寄存器 0：禁止 1：使能
2	PE2_OD	RW	1'b0	端口 PE2 开漏输出配置寄存器 0：禁止 1：使能
1	PE1_OD	RW	1'b0	端口 PE1 开漏输出配置寄存器: 0：禁止 1：使能
0	PE0_OD	RW	1'b0	端口 PE0 开漏输出配置寄存器: 0：禁止 1：使能

5.6.23 端口输入类型配置寄存器 0/ PAD_CS0（偏移：68h）

位	名称	属性	复位值	描述
31	CS_CS	RW	1'b1	端口 CS 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
30	MOSI_CS	RW	1'b1	端口 MOSI 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
29	CLK_CS	RW	1'b1	端口 CLK 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
28	PD4_CS	RW	1'b1	端口 PD4 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
27	PD3_CS	RW	1'b1	端口 PD3 输入类型配置寄存器 0：Schmitt input buffer 1：CMOS input buffer
26	PD2_CS	RW	1'b1	端口 PD2 输入类型配置寄存器 0：Schmitt input buffer 1：CMOS input buffer
25	PD1_CS	RW	1'b1	端口 PD1 输入类型配置寄存器 0：Schmitt input buffer 1：CMOS input buffer
24	PD0_CS	RW	1'b1	端口 PD0 输入类型配置寄存器 0：Schmitt input buffer 1：CMOS input buffer
23	RSV	-	-	保留
22	PC6_CS	RW	1'b1	端口 PC6 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
21	PC5_CS	RW	1'b1	端口 PC5 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
20	PC4_CS	RW	1'b1	端口 PC4 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
19	PC3_CS	RW	1'b1	端口 PC3 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
18	PC2_CS	RW	1'b1	端口 PC2 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
17	PC1_CS	RW	1'b1	端口 PC1 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
16:15	RSV	-	-	保留

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
14	PB6_CS	RW	1'b1	端口 PB6 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
13	PB5_CS	RW	1'b1	端口 PB5 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
12	PB4_CS	RW	1'b1	端口 PB4 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
11	PB3_CS	RW	1'b1	端口 PB3 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
10	PB2_CS	RW	1'b1	端口 PB2 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
9	PB1_CS	RW	1'b1	端口 PB1 输入类型配置寄存器 0：Schmitt input buffer 1：CMOS input buffer
8	PB0_CS	RW	1'b1	端口 PB0 输入类型配置寄存器 0：Schmitt input buffer 1：CMOS input buffer
7	RSV	-	-	保留
6	PA6_CS	RW	1'b1	端口 PA6 输入类型配置寄存器 0：Schmitt input buffer 1：CMOS input buffer
5	PA5_CS	RW	1'b1	端口 PA5 输入类型配置寄存器 0：Schmitt input buffer 1：CMOS input buffer
4	PA4_CS	RW	1'b1	端口 PA4 输入类型配置寄存器 0：Schmitt input buffer 1：CMOS input buffer
3	PA3_CS	RW	1'b1	端口 PA3 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
2	PA2_CS	RW	1'b1	端口 PA2 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
1	PA1_CS	RW	1’b1	端口 PA1 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
0	PA0_CS	RW	1’b1	端口 PA0 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer

5.6.24 端口输入类型配置寄存器 1/ PAD_CS1（偏移：6Ch）

位	名称	属性	复位值	描述
31:4	RSV	-	-	保留
5	PE5_CS	RW	1’b1	端口 PE5 输入类型配置寄存器 0：Schmitt input buffer 1：CMOS input buffer
4	PE4_CS	RW	1’b1	端口 PE4 输入类型配置寄存器 0：Schmitt input buffer 1：CMOS input buffer
3	PE3_CS	RW	1’b1	端口 PE3 输入类型配置寄存器 0：Schmitt input buffer 1：CMOS input buffer
2	PE2_CS	RW	1’b1	端口 PE2 输入类型配置寄存器 0：Schmitt input buffer 1：CMOS input buffer
1	PE1_CS	RW	1’b1	端口 PE1 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer
0	PE0_CS	RW	1’b1	端口 PE0 输入类型配置寄存器: 0：Schmitt input buffer 1：CMOS input buffer

5.6.25 端口输入配置寄存器 0/ PAD_IE0（偏移：70h）

位	名称	属性	复位值	描述
31	CS_IE	RW	1’b0	端口 CS 输入配置寄存器: 0：输入禁止 1：输入使能

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
30	MOSI_IE	RW	1’b0	端口 MOSI 输入配置寄存器: 0：输入禁止 1：输入使能
29	CLK_IE	RW	1’b0	端口 CLK 输入配置寄存器: 0：输入禁止 1：输入使能
28	PD4_IE	RW	1’b0	端口 PD4 输入配置寄存器: 0：输入禁止 1：输入使能
27	PD3_IE	RW	1’b0	端口 PD3 输入配置寄存器 0：输入禁止 1：输入使能
26	PD2_IE	RW	1’b0	端口 PD2 输入配置寄存器 0：输入禁止 1：输入使能
25	PD1_IE	RW	1’b0	端口 PD1 输入配置寄存器 0：输入禁止 1：输入使能
24	PD0_IE	RW	1’b0	端口 PD0 输入配置寄存器 0：输入禁止 1：输入使能
23	RSV	-	-	保留
22	PC6_IE	RW	1’b1	端口 PC6 输入配置寄存器: 0：输入禁止 1：输入使能
21	PC5_IE	RW	1’b1	端口 PC5 输入配置寄存器: 0：输入禁止 1：输入使能
20	PC4_IE	RW	1’b0	端口 PC4 输入配置寄存器: 0：输入禁止 1：输入使能
19	PC3_IE	RW	1’b0	端口 PC3 输入配置寄存器: 0：输入禁止 1：输入使能
18	PC2_IE	RW	1’b0	端口 PC2 输入配置寄存器: 0：输入禁止 1：输入使能

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
17	PC1_IE	RW	1'b0	端口 PC1 输入配置寄存器: 0：输入禁止 1：输入使能
16:15	RSV	-	-	保留
14	PB6_IE	RW	1'b0	端口 PB6 输入配置寄存器: 0：输入禁止 1：输入使能
13	PB5_IE	RW	1'b0	端口 PB5 输入配置寄存器: 0：输入禁止 1：输入使能
12	PB4_IE	RW	1'b0	端口 PB4 输入配置寄存器: 0：输入禁止 1：输入使能
11	PB3_IE	RW	1'b0	端口 PB3 输入配置寄存器: 0：输入禁止 1：输入使能
10	PB2_IE	RW	1'b0	端口 PB2 输入配置寄存器: 0：输入禁止 1：输入使能
9	PB1_IE	RW	1'b0	端口 PB1 输入配置寄存器 0：输入禁止 1：输入使能
8	PB0_IE	RW	1'b0	端口 PB0 输入配置寄存器 0：输入禁止 1：输入使能
7	RSV	-	-	保留
6	PA6_IE	RW	1'b0	端口 PA6 输入配置寄存器 0：输入禁止 1：输入使能
5	PA5_IE	RW	1'b0	端口 PA5 输入配置寄存器 0：输入禁止 1：输入使能
4	PA4_IE	RW	1'b0	端口 PA4 输入配置寄存器 0：输入禁止 1：输入使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
3	PA3_IE	RW	1’b0	端口 PA3 输入配置寄存器: 0：输入禁止 1：输入使能
2	PA2_IE	RW	1’b1	端口 PA2 输入配置寄存器: 0：输入禁止 1：输入使能
1	PA1_IE	RW	1’b0	端口 PA1 输入配置寄存器: 0：输入禁止 1：输入使能
0	PA0_IE	RW	1’b0	端口 PA0 输入配置寄存器: 0：输入禁止 1：输入使能

5.6.26 端口输入配置寄存器 1/ PAD_IE1（偏移：74h）

位	名称	属性	复位值	描述
31:6	RSV	-	-	保留
5	PE5_IE	RW	1’b0	端口 PE5 输入配置寄存器 0：输入禁止 1：输入使能
4	PE4_IE	RW	1’b0	端口 PE4 输入配置寄存器 0：输入禁止 1：输入使能
3	PE3_IE	RW	1’b0	端口 PE3 输入配置寄存器 0：输入禁止 1：输入使能
2	PE2_IE	RW	1’b0	端口 PE2 输入配置寄存器 0：输入禁止 1：输入使能
1	PE1_IE	RW	1’b0	端口 PE1 输入配置寄存器: 0：输入禁止 1：输入使能
0	PE0_IE	RW	1’b0	端口 PE0 输入配置寄存器: 0：输入禁止 1：输入使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

5.6.27 端口速度配置寄存器 0/ PAD_SR0（偏移：78h）

位	名称	属性	复位值	描述
31	CS_SR	RW	1’b1	端口 CS 速度配置寄存器: 0：高速 1：低速
30	MOSI_SR	RW	1’b1	端口 MOSI 速度配置寄存器: 0：高速 1：低速
29	CLK_SR	RW	1’b1	端口 CLK 速度配置寄存器: 0：高速 1：低速
28	PD4_SR	RW	1’b1	端口 PD4 速度配置寄存器: 0：高速 1：低速
27	PD3_SR	RW	1’b1	端口 PD3 速度配置寄存器 0：高速 1：低速
26	PD2_SR	RW	1’b1	端口 PD2 速度配置寄存器 0：高速 1：低速
25	PD1_SR	RW	1’b1	端口 PD1 速度配置寄存器 0：高速 1：低速
24	PD0_SR	RW	1’b1	端口 PD0 速度配置寄存器 0：高速 1：低速
23	RSV	-	-	保留
22	PC6_SR	RW	1’b1	端口 PC6 速度配置寄存器: 0：高速 1：低速
21	PC5_SR	RW	1’b1	端口 PC5 速度配置寄存器: 0：高速 1：低速
20	PC4_SR	RW	1’b1	端口 PC4 速度配置寄存器: 0：高速 1：低速

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
19	PC3_SR	RW	1’b1	端口 PC3 速度配置寄存器: 0：高速 1：低速
18	PC2_SR	RW	1’b1	端口 PC2 速度配置寄存器: 0：高速 1：低速
17	PC1_SR	RW	1’b1	端口 PC1 速度配置寄存器: 0：高速 1：低速
16:15	RSV	-	-	保留
14	PB6_SR	RW	1’b1	端口 PB6 速度配置寄存器: 0：高速 1：低速
13	PB5_SR	RW	1’b1	端口 PB5 速度配置寄存器: 0：高速 1：低速
12	PB4_SR	RW	1’b1	端口 PB4 速度配置寄存器: 0：高速 1：低速
11	PB3_SR	RW	1’b1	端口 PB3 速度配置寄存器: 0：高速 1：低速
10	PB2_SR	RW	1’b1	端口 PB2 速度配置寄存器: 0：高速 1：低速
9	PB1_SR	RW	1’b1	端口 PB1 速度配置寄存器 0：高速 1：低速
8	PB0_SR	RW	1’b1	端口 PB0 速度配置寄存器 0：高速 1：低速
7	RSV	-	-	保留
6	PA6_SR	RW	1’b1	端口 PA6 速度配置寄存器 0：高速 1：低速

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
5	PA5_SR	RW	1’b1	端口 PA5 速度配置寄存器 0：高速 1：低速
4	PA4_SR	RW	1’b1	端口 PA4 速度配置寄存器 0：高速 1：低速
3	PA3_SR	RW	1’b1	端口 PA3 速度配置寄存器: 0：高速 1：低速
2	PA2_SR	RW	1’b1	端口 PA2 速度配置寄存器: 0：高速 1：低速
1	PA1_SR	RW	1’b1	端口 PA1 速度配置寄存器: 0：高速 1：低速
0	PA0_SR	RW	1’b1	端口 PA0 速度配置寄存器: 0：高速 1：低速

5.6.28 端口速度配置寄存器 1/ PAD_SR1（偏移：7Ch）

位	名称	属性	复位值	描述
31:6	RSV	-	-	保留
5	PE5_SR	RW	1’b1	端口 PE5 速度配置寄存器 0：高速 1：低速
4	PE4_SR	RW	1’b1	端口 PE4 速度配置寄存器 0：高速 1：低速
3	PE3_SR	RW	1’b1	端口 PE3 速度配置寄存器 0：高速 1：低速
2	PE2_SR	RW	1’b1	端口 PE2 速度配置寄存器 0：高速 1：低速

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
1	PE1_SR	RW	1’b1	端口 PE1 速度配置寄存器: 0：高速 1：低速
0	PE0_SR	RW	1’b1	端口 PE0 速度配置寄存器: 0：高速 1：低速

5.6.29 IO 控制保护寄存器/ IOCTRL_PROTECT（偏移：80h）

位	名称	属性	复位值	描述
31:0	IOCTRL_PROTECT	RW	32’h00000000	IO 寄存器 PA_SEL/PB_SEL/PC_SEL/PD_SEL/ PE_SEL/PAD_ADS/PAD_DR0/PAD_DR1 /PAD_PU0/PAD_PU1/PAD_PD0/PAD_P D1/PAD_OD0/PAD_OD1/PAD_CS0/PA D_CS1/PAD_IE0/PAD_IE1/PAD_SR0/PA D_SR1 保护的控制寄存器。给此寄存器 写 0xA5A5_5A5A，启动这些 IO 寄存器 的写使能。配置完 IO 寄存器后，它们的 写使能不会自动关闭。可以给此寄存器 写其他值来关闭 IO 寄存器的写使能 读取此寄存器返回 IO 寄存器的写使能 状态: 0：写未使能 1：写已经使能

5.6.30 LVD 配置寄存器/ LVD_CFG（偏移：84h）

位	名称	属性	复位值	描述
31:25	RSV	-	-	保留
24	LVD_LVEN	RW	1’b1	LVD 滤波使能位

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
23:16	LVD_FILTER	RW	8’h20	LVD 滤波配置位: 0: 对LVD滤除 1 个 32K系统低速时钟的毛刺 1: 对LVD滤除 2 个 32K系统低速时钟的毛刺 … 65535：对 LVD 滤除 65536 个 32K 系统低速时钟毛刺
15:10	RSV	-	-	保留
9	LVD_INTR_EN	RW	1’b0	LVD 中断使能控制位: 0：不使能 LVD 中断 1：使能 LVD 中断
8	LVD_RESET_EN	RW	1’b0	LVD 复位使能控制位: 0：不使能 LVD 复位 1：使能 LVD 复位
7:4	LVDS	RW	4’h00	LVD 检测点电压设置: 0000：1.65V 0001：1.75V 0010：1.85V 0011：1.95V 0100：2.05V 0101：2.15V 0110：2.25V 0111：2.35V 1000：2.45V 1001：2.55V 1010：2.65V 1011：2.75V 1100：2.85V 1101：2.95V 1110：3.05V 1111：3.15V
3	RSV	-	-	保留
2	LVD_FLAG	R	1’b0	LVD 当前状态: 0：当前 LVD 未检测到电压过低的事件 1：当前 LVD 检测到电压过低的事件

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
1	LVD_INTR	RW	1'b0	LVD 中断状态标志: 0：未发生过 LVD 中断 1：发生过 LVD 中断 写 1 清 0
0	LVD_EN	RW	1'b0	LVD 模块使能寄存器: 0：禁止 1：使能

5.6.31 外部复位端口选择寄存器/ EXTRST_SEL（偏移：90h）

位	名称	属性	复位值	描述
31:1	RSV	-	-	保留
0	RESETN_SEL	RW	1'b0	外部复位端口选择寄存器：只有该寄存器的【31:16】的高 16 位写 0xA5A5 时才能写这个 bit。 0：外部复位信号有效 1: 外部复位信号无效; 该管脚可以作为GPIO使用

5.6.32 停止模式选择寄存器/ STOPMODE_SEL（偏移：94h）

位	名称	属性	复位值	描述
31:1	RSV	-	-	保留
0	STOPMODE_SEL	RW	1'b0	停止模式选择寄存器：只有该寄存器的【31:16】的高 16 位写 0xA5A5 时才能写这个 bit。 0：STOP mode 停止模式无效 1：STOP mode 停止模式有效

5.6.33 REMAP 寄存器/ REMAP_ADDR（偏移：98h）

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2	REMAP	R	1’b0	EFlash 地址 remap 标志位: 0：EFlash 地址没有重映射，Bootloader 启动 1：EFlash 地址进行重映射，Main 区启动
1	REMAP_IM	W	1’b1	立即进行 REMAP 操作，但是系统不发生复位。 0：立即进行 eflash 地址重映射 1：eflash 地址不进行重映射
0	SOFT_RESETN	W	1’b1	软复位，当此位写 0 时，会产生一次软件复位,复位 CPU 及 AHB/APB 总线上的所有 IP;并且，eflash 地址重新映射（remap 为 1）。 0：系统进行软复位 1：系统不进行软复位

注：寄存器 REMAP 位复位信号为 SYSTEM_RESETN，不会随 PRESETn 复位而复位。

5.6.34 中断向量地址重映射寄存器/ VECTOR_OFFSET（偏移：9Ch）

位	名称	属性	复位值	描述
31:10	VECTOROFFSET	RW	22’h000000	中断向量重映射功能使能后，中断向量的基地址是本寄存器中的值
9:1	RSV	-	-	保留
0	VECTOROFFSET_EN	RW	1’b0	中断向量重映射功能使能: 0：不使能中断向量重映射功能 1：使能中断向量重映射功能

5.6.35 随机数控制寄存器/ HRNG_CR（偏移：A0h）

位	名称	属性	复位值	描述
31:1	RSV	-	-	保留
0	HRNG_EN	RW	1’b0	0：随机数禁止 1：随机数使能

Copyright © 2026 广芯微电子（广州）股份有限公司

5.6.36 随机数种子寄存器/ HRNG_SEED（偏移：A4h）

位	名称	属性	复位值	描述
31:0	HRNG_SEED	RW	32’h00000000	随机数种子寄存器

5.6.37 随机数数据寄存器/ HRNG_DATA（偏移：A8h）

位	名称	属性	复位值	描述
31:0	HRNG_DATA	R	32’h00FF00FF	随机数寄存器。读取此寄存器，读出随机数值。

5.6.38 蜂鸣器控制寄存器/ BUZZER_CR（偏移：ACh）

位	名称	属性	复位值	描述
31:18	RSV	-	-	保留
17	BUZZER_EN	RW	1’b1	蜂鸣器时钟输出使能: 0：不使能，信号为 BUZZER_POL 1：使能
16	BUZZER_POL	RW	1’b0	蜂鸣器时钟极性选择: 0：原极性（停止时为 0） 1：反极性（停止时为 1）
15:0	BUZZER_DIV	RW	16’h003B	蜂鸣器时钟分频值：分频数为寄存器值+1

5.6.39 LVR 控制寄存器/ LVR_CFG（偏移：B0h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:4	LVRS	RW	4’h00	LVR 检测点电压设置: 0000：1.65V 0001：1.75V 0010：1.85V 0011：1.95V 0100：2.05V 0101：2.15V 0110：2.25V 0111：2.35V

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
				1000：2.45V 1001：2.55V 1010：2.65V 1011：2.75V 1100：2.85V 1101：2.95V 1110：3.05V 1111：3.15V
3:1	RSV	-	-	保留
0	LVR_EN	RW	1’b1	LVR 使能信号

5.6.40 VREF 控制寄存器/ VREF_CFG（偏移：B4h）

位	名称	属性	复位值	描述
31:22	RSV	-	-	保留
21	VREF_LVEN	RW	1’b0	VREF 滤波使能： 0：禁止 VREF 滤波 1：使能 VREF 滤波
20:19	VREF_LVSET	RW	2’b00	VREF 滤波时间设置： 00：VREF 过温电路输出滤波 2 个 32K 时钟 01：VREF 过温电路输出滤波 4 个 32K 时钟 10：VREF 过温电路输出滤波 8 个 32K 时钟 11：VREF过温电路输出滤波 16 个 32K时钟
18	VREF_DIV_EN	RW	1’b0	VREF 时钟使能位： 0：不使能 VREF 时钟 1：使能 VREF 时钟
17:13	VREF_DIV_VAL	RW	5’h00	VREF 时钟分频值，VREF 工作需要 3M 左右的时钟，从系统时钟分频得到。
12:11	VREF_VREFOUT_SEL	RW	2’b00	选择 VREFOUT 的输出电压： 00：VREFOUT = 1.25V（AVDD > 1.8V） 01：VREFOUT = 2V（AVDD > 2.3V） 10：VREFOUT = 2.5V（AVDD > 2.8V）
10	VREF_EN_TEST	RW	1’b0	控制内部 VREF 的测试模式： 0：禁用 VREF 测试模式 1：使能 VREF 测试模式，输出 buffer 设置为单位缓冲区，VREFOUT=VREF

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
9	VREF_EN_TS	RW	1’b0	控制温度传感器： 0：关闭温度传感器 1：使能温度传感器
8	VREF_EN_OP_CHOP	RW	1’b0	控制内部 OPA 的斩波： 0：禁止 OPA 的斩波功能 1：使能 OPA 的斩波功能
7	VREF_EN_LOAD	RW	1’b0	控制 VREFOUT 的虚拟负载： 0：禁用虚拟加载 1：使能虚拟加载
6	VREF_EN_DEM	RW	1’b0	控制动态元素匹配（DEM）： 0：禁用 DEM 1：启用 DEM
5	VREF_EN_BJT_CHOP	RW	1’b0	控制 BJT 的斩波功能 0：禁止 BJT 斩波 1：使能 BJT 斩波
4	VREF_EN	RW	1’b0	控制 VREFOUT 输出： 0：禁止 VREFOUT 输出 1：使能 VREFOUT 输出
3:1	VREF_CHOP_OP_SEL	RW	3’b000	设置内部 OPA 斩波时钟的频率： 000：8 分频 001：16 分频 010：32 分频 011：64 分频 10x：128 分频 11x：256 分频
0	VREF_CHOP_BJT_SEL	RW	1’b0	设置 BJT 的频率，建议保持为默认值 0

5.6.41 XTH 控制寄存器/ XTH_CFG（偏移：B8h）

位	名称	属性	复位值	描述
31:5	RSV	-	-	保留
4:2	XTH_GSEL	RW	3’b101	XTH 频段设置位，详见下面表格
1:0	XTH_RESL	RW	2’b11	XTH 频段设置位，详见下面表格

Copyright © 2026 广芯微电子（广州）股份有限公司

表 5-6：XTH 频段设置位

Crystal Frequency	XTH_GSEL[2:0]	XTH_RSEL[1:0]
F≤1MHz	000	00
1MHz<F ≤6MHz	001	01
6MHz< F ≤12MHz	010	10
12MHz< F ≤16MHz	011	10
16MHz< F ≤20MHz	101	11
20MHz< F ≤24MHz	110	11

5.6.42 内部基准状态寄存器/ VREF_STATUS（偏移：CCh）

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留
2	VREF_INTEN	RW	1'b0	VREF 过温保护中断使能: 0：当前温度低于设定温度 1：当前温度超过设定温度
1	VREF_CST	R	1'b0	VREF 实时状态寄存器: 0：当前 VREF 没有过温保护事件发生 1：当前 VREF 有过温保护事件发生
0	VREF_INTR	RW	1'b0	VREF 过温保护中断状态: 0：VREF 未发生过温保护中断 1：VREF 发生过温保护中断 写 1 清 0

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6 RF

6.1 概述

RF 工作于 200MHz ~ 1050MHz 范围内的低功耗、高性能、单片集成的(G)FSK/OOK 无线收发机。内部集成完整的射频接收机、射频发射机、频率综合器、调制解调器，只需配备简单、低成本的外围器件就可以获得良好的收发性能。支持多种数据包格式及编解码方式，可以灵活满足各种应用需求。

RF 支持独立的 64-byte TX/RX FIFO、丰富的 GPIO 及中断配置、信道侦听、高精度 RSSI、低电压检测、全局关断、手动快速跳频、静噪输出等功能; 支持空中唤醒(WOR)和超低功耗接收(SLP)，满足低功耗应用。

6.2 主要特性

- 频率范围：200MHz ~ 1050MHz
- 调制方式：(G)FSK、OOK
- 数据率：0.5kbps ~ 300kbps @ (G)FSK，0.5kbps ~ 40kbps @ OOK
- 支持 NRZ、曼彻斯特、数据白化、FEC
- 支持 RSSI 检测、AGC、自动应答/自动重传
- 可配置包处理机及 TX/RX 各 64-Byte FIFO
- 支持空中唤醒（WOR）和超低功耗接收（SLP）
- 支持 4 通道自动轮询发射和接收
- 发射功率：-20dBm ~ +20dBm

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3 寄存器描述

6.3.1 Reg00（地址：0x00 复位值：0x5B）

位	名称	属性	复位值	描述
7:0	ch_freq[7:0]	RW	8'h5B	信道频率分频比设置 ch_freq[7:0]， ch_freq[29:0]={reg03[5:0],reg02,reg01,reg00}，低 22 位为小数，高 8 位为整数。 ch_freq=rf_freq/ref_freq * (2^22)，rf_freq 为信道频率值，ref_freq 为晶振频率值，单位为 MHz。

6.3.2 Reg01（地址：0x01 复位值：0x1C）

位	名称	属性	复位值	描述
7:0	ch_freq[15:8]	RW	8'h1C	信道频率分频比设置 ch_freq[15:8]

6.3.3 Reg02（地址：0x02 复位值：0x2C）

位	名称	属性	复位值	描述
7:0	ch_freq[23:16]	RW	8'h2C	信道频率分频比设置 ch_freq[23:16]

6.3.4 Reg03（地址：0x03 复位值：0x44）

位	名称	属性	复位值	描述
7:6	lo_div[1:0]	RW	2'b01	频段选择: 00：800MHz ~ 1050MHz 01：400MHz ~ 525MHz 10：267MHz ~ 350MHz 11：200MHz ~ 262MHz
5:0	ch_freq[29:24]	RW	6'h04	信道频率分频比设置 ch_freq[29:24]

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.5 Reg04（地址：0x04 复位值：0xFC）

位	名称	属性	复位值	描述
7:0	ch_step[7:0]	RW	8’hFC	信道步进 ch_step[7:0]， ch_step[9:0]=step_freq/ref_freq * (2^16)， step_freq 为步进频率值，ref_freq 为晶振频率值，单位为 MHz。

6.3.6 Reg05（地址：0x05 复位值：0x00）

位	名称	属性	复位值	描述
7	ch_index_en	RW	1’b0	信道频率计算方式选择: 0：信道频率由 ch_freq 设置 1：信道频率由 ch_freq+step*ch_index 计算
6	wor_hop_en	RW	1’b0	WOR 唤醒后自动跳频使能: 0：禁止 1：使能
5:4	wor_hop_max	RW	2’b00	WOR 唤醒后自动跳频通道数量，最大 4 个信道，信道频率 ch_f=ch_freq+step*index 信道号index分别由寄存器ch_index、ch1_freq_num、ch2_freq_num、ch3_freq_num设置
3:2	reserved	-	-	-
1:0	ch_step[9:8]	RW	2’b00	信道 ch_step[9:8]

6.3.7 Reg06（地址：0x06 复位值：0x00）

位	名称	属性	复位值	描述
7:0	ch_index[7:0]	RW	8’h00	信道序号

6.3.8 Reg07（地址：0x07 复位值：0xB5）

位	名称	属性	复位值	描述
7	vco_cal_err_repeat	RW	1’b1	VCO 校准错误时，选择重复校准 3 次: 0：禁止 1：使能

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
6	vco_fb_divsel	RW	1’b0	VCO 校准时钟分频选择（基于 fvco/2）: 0：8 分频 1：16 分频
5	auto_cal_vco	RW	1’b1	VCO 校准选择: 0：选择寄存器 VCO_FB 1：选择 VCO 自动校准值
4	trx_vco_cal_en	RW	1’b1	发射或接收前校准 VCO: 0：禁止 1：使能
3:2	vco_cal_t2[1:0]	RW	2’b01	校准改变配置后的等待时间, 包括 VCO 校准和 RCBPF 校准: 00：0.6μs 01：1.2μs 10：2.4μs 11：4.8μs
1:0	vco_cal_t3[1:0]	RW	2’b01	VCO 校准窗口时间: 00：2.4μs 01：4.8μs 10：9.6μs 11：19.2μs

6.3.9 Reg08（地址：0x08 复位值：0x40）

位	名称	属性	复位值	描述
7	vco_hgain	RW	1’b0	VCO 调谐高增益模式使能
6:0	vco_fb[6:0]	RW	7’h40	寄存器直接配置 VCO band

6.3.10 Reg09（地址：0x09 复位值：0xA6）

位	名称	属性	复位值	描述
7	vco_plat	RW	1’b1	VCO 偏置电流选择: 0：CTAT 电流 1：PTAT 电流
6	vcolpf_en	RW	1’b0	VCO 电流偏置滤波器使能: 0：禁止 1：使能

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
5:4	reserved	-	-	-
3:0	vco_gain[3:0]	RW	4'h06	VCO 偏置电流设置: 0000：min … 1111：max

6.3.11 Reg0A（地址：0x0A 复位值：0x38）

位	名称	属性	复位值	描述
7	reserved	-	-	-
6:4	fcal_vset[2:0]	RW	3'b011	VCO 校准期间 VT 电压设置: 000：0.4V 001：0.45V 010：0.5V … 111：0.75V
3:0	vco_fset[3:0]	RW	4'h08	VCO 中心频率调整: 0000：min … 1111：max

6.3.12 Reg14（地址：0x14 复位值：0x08）

位	名称	属性	复位值	描述
7	pw_fifo_en	RW	1'b0	使能 FIFO 数据在 Sleep 状态下保存: 0：Sleep 状态下，FIFO 数据不保存 1：Sleep 状态下，FIFO 数据保存
6	fifo_share_en	RW	1'b0	FIFO 使用方式: 0：RX_FIFO 和 TX_FIFO 独立使用，分别为 64 个字节 1: RX_FIFO 和 TX_FIFO 联接使用, 在 RX 状态或 TX 状态作为 128 字节 FIFO 使用
5:0	fifo_empt_thres	RW	6'h08	读 FIFO 时，FIFO 剩余的数据低于 fifo_empt_thres 时产生 fifo_flag 中断

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.13 Reg15（地址：0x15 复位值：0x08）

位	名称	属性	复位值	描述
7:6	reserved	-	-	-
5:0	fifo_full_thres	RW	6'h08	写 FIFO 时，FIFO 剩余的数据空间低于 fifo_full_thres 时产生 fifo_flag 中断

6.3.14 Reg16（地址：0x16 复位值：0x50）

位	名称	属性	复位值	描述
7:6	synth_lock_dly	RW	2'b01	VCO 校准完成后，等待频综锁定时间: 00：10μs 01：20μs 10：30μs 11：40μs
5:3	synth_on_dly	RW	3'b010	开启频综电源后延时: 000：10μs 001：20μs 010：30μs … 111：80μs
2	crc_err_rxrst	RW	1'b0	收到 CRC 错误时，状态机选择: 0：正常接收，置 CRC_ERR 标志 1：丢弃该包数据，重新进入接收
1	cont_rx_en	RW	1'b0	连续接收状态使能: 0: 收到一包完整数据后, 状态机退回到 IDLE 状态 1: 收到一包完整数据并发出中断后，状态机重新进入 RX 状态
0	fsm_clk_sel	RW	1'b0	fsm 模块时钟选择: 0：ref_clk/16 1：ref_clk/32

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.15 Reg17（地址：0x17 复位值：0x00）

位	名称	属性	复位值	描述
7:4	pre_rx_pkt_dly[3:0]	RW	4'h00	频综校准后数字解调器延时: 0000：0μs 0001：20μs 0010：40μs … 1111：300μs
3:0	rx_pkt_dly[3:0]	RW	4'h00	接收数据包完成后，状态机延时: 0000：0μs 0001：5μs 0010：10μs … 1111：75μs

6.3.16 Reg18（地址：0x18 复位值：0x33）

位	名称	属性	复位值	描述
7	pre_txcw_en	RW	1'b0	在 PA 开启后到正式发射数据前的选择 0：发射数据 1 1：发射 CW 波
6:4	tx_pa_on_dly	RW	3'b011	PA 使能等待时间，如果 PA RAMP 使能则由 RAMP 时间配置决定，如果 RAMP 关闭由该寄存器设置。 000：0μs 001：5μs 010：10μs … 111：35μs
3:0	tx_cw_dly[3:0]	RW	4'h03	PA RAMP 稳定后发射一段 CW 时间: 0000：0μs 0001：5μs 0010：10μs … 1111：75μs

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.17 Reg19（地址：0x19 复位值：0x11）

位	名称	属性	复位值	描述
7:4	tx_pa_latcy_dly[3:0]	RW	4'h01	主状态机收到发射包完成后等待时间: 0000：0μs 0001：5μs 0010：10μs … 1111：75μs
3:0	tx_pa_off_dly[3:0]	RW	4'h01	PA 关闭时 RAMP 时间，PA RAMP 使能时由 RAMP 时间配置决定，PA RAMP 不使能由该寄存器配置。 0000：0μs 0001：5μs 0010：10μs … 1111：75μs

6.3.18 Reg1A（地址：0x1A 复位值：0x80）

位	名称	属性	复位值	描述
7:4	auto_det_wait_time	RW	4'h08	发射前最大信道状态检测次数
3	auto_det_tx_chl	RW	1'b0	发射数据包前检测信道: 0：禁止 1：使能
2	auto_det_chl_mode	RW	1'b0	发射数据包前检测信道模式: 0：检测次数超过限制时退出发射状态 1：检测次数超过限制时强制发射数据
1:0	tx_done_dly[1:0]	RW	2'b00	发射包状态机在发射完数据包后，延时给出发射完成信号: 00：2 bits 01：4 bits 10：6 bits 11：8 bits

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.19 Reg1B（地址：0x1B 复位值：0x80）

位	名称	属性	复位值	描述
7:0	auto_det_rssi_dly	RW	8’h80	检测信道忙后等待下一次检测时间(auto_det_rssi_dly+1)*step，每个 step 为 1.25ms

6.3.20 Reg1C（地址：0x1C 复位值：0xC0）

位	名称	属性	复位值	描述
7:0	auto_det_busy_ref	RW	8’hC0	发射前自动检测信道状态的 RSSI 门限值

6.3.21 Reg1D（地址：0x1D 复位值：0x04）

位	名称	属性	复位值	描述
7	txoff_fsm_sel	RW	1’b0	在 TX 期间收到 IDLE 指令后选择 0：马上关闭 PA，然后进入 IDLE 状态 1: 等待 PA RAMP DOWN 完成后进入 IDLE 状态
6:4	reserved	-	-	-
3:0	auto_det_rssi_rd_time[3:0]	RW	4’h00	进入检测状态后等待读 RSSI 的时间，每个 step 为 640μs 0000：640μs 0001：1280μs … 1111：10240μs

6.3.22 Reg1E（地址：0x1E 复位值：0x00）

位	名称	属性	复位值	描述
7:0	tx_pkt_num	RW	8’h00	每个发射命令重复发射数据包数量，发射多包数据时 postamble_en 需有效，如配置为 00 时，一共发射 1 个数据包，配置为 1 时，发射 2 个数据包

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.23 Reg1F（地址：0x1F 复位值：0x03）

位	名称	属性	复位值	描述
7:6	reserved	-	-	-
5	ack_payload_en	RW	1'b1	返回 ACK 包选择: 0：preamble + syncword 1：preamble + syncword + payload
4	auto_ack	RW	1'b1	AUTO ACK 使能: 0：禁止 1：使能
3:0	retx_times[3:0]	RW	4'h00	自动重发次数

6.3.24 Reg20（地址：0x20 复位值：0x80）

位	名称	属性	复位值	描述
7:0	auto_ack_rx_time	RW	8'h80	Auto ACK 功能开启时，发射端发完数据包后等待 ACK 数据的时间（auto_ack_rx_time+1）*step，超时会重新发射数据，每个 step 为 1.25ms

6.3.25 Reg21（地址：0x21 复位值：0x82）

位	名称	属性	复位值	描述
7	payload_bit_order	RW	1'b1	Payload bit 顺序: 0：LSB 低位在前 1：MSB 高位在前
6:5	direct_datain_rglich	RW	2'b00	直通输入时，滤除脉宽配置，建议配置 11
4:3	direct_datain_sel	RW	2'b00	直通数据引脚选择，注意要将相应引脚方向设置为输入: 00：nIRQ 01：GPIO0 1x：无效
2	direct_mode	RW	1'b0	直通模式使能，发射数据从 GPIO 口直接输入: 0：禁止 1：使能

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
1:0	packet_mode	RW	2’b10	数据帧控制模式： 00：模式 0，循环发射 TX FIFO 中的数据，需要 MCU 写命令退出接收或发射状态 01：模式 1，由寄存器控制数据包长度 10：模式 2，TX FIFO 中的第 1 个或前 2 个字节作为包长度 11：模式 3，含有 length、地址、seqnum 等多种数据域的模式

6.3.26 Reg22（地址：0x22 复位值：0x00）

位	名称	属性	复位值	描述
7	length_2byte_sel	RW	1’b0	选择 1 个或 2 个字节作为包长度控制域： 0：1 字节 1：2 字节
6	length_byte_swap	RW	1’b0	包长度控制域为两个字节时，高低字节顺序交换： 0：低字节在前 1：高字节在前
5	mancst_dif_en	RW	1’b0	差分曼切斯特编码使能： 0：禁止 1：使能
4	mancst_inv	RW	1’b0	曼彻斯特编码反向： 0：上升沿为编码 1，下降沿为编码 0 1：下降沿为编码 1，上升沿为编码 0
3:2	pkt_enc_type	RW	2’b00	Payload 数据包编码： 00：NRZ 无编码 01：曼彻斯特编码 10：无效 11：交织编码
1:0	fec_type	RW	2’b00	Payload 数据包 FEC 类型： 00：NO FEC 01：1/3 FEC 10：2/3 FEC

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.27 Reg23（地址：0x23 复位值：0xFF）

位	名称	属性	复位值	描述
7:0	scramble_seed[7:0]	RW	8’hFF	扰码种子初始值

6.3.28 Reg24（地址：0x24 复位值：0x09）

位	名称	属性	复位值	描述
7	scramble_en	RW	1’b0	伪随机扰码使能: 0：禁止 1：使能
6	scramble_len	RW	1’b0	伪随机数产生器长度: 0：PN9 1：PN7
5	scramble_msb	RW	1’b0	选择首先输出的移位寄存器: 0：D0 1：D8 或 D6，reg24[6]为 1 时选择 D6，否则选择 D8
4	scramble_type	RW	1’b0	伪随机数产生器类型，插入还是抽出: 0：抽出做异或 1：插入做异或
3:1	scramble_poly	RW	3’b100	反馈抽头位置选择
0	scramble_seed[8]	RW	1’b1	扰码种子初始值

6.3.29 Reg25（地址：0x25 复位值：0x11）

位	名称	属性	复位值	描述
7	crc_en	RW	1’b0	CRC 使能: 0：禁止 1：使能
6	reserved	-	-	-
5	crc_rx_infifo_en	RW	1’b0	接收的 CRC 值是否需要写入 RX FIFO: 0：禁止 1：使能

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
4	crc_bit_order	RW	1’b1	CRC bit 顺序: 0：LSB 1：MSB
3	crc_inv	RW	1’b0	CRC bit 取反: 0：禁止 1：使能
2	crc_byte_swap	RW	1’b0	CRC 字节交换使能: 0：禁止 1：使能
1:0	crc_len	RW	2’b01	CRC 长度: 00：8 位 01：16 位 10：24 位 11：32 位

6.3.30 Reg26（地址：0x26 复位值：0x21）

位	名称	属性	复位值	描述
7:0	crc_poly[7:0]	RW	8’h21	crc_poly 多项式配置

6.3.31 Reg27（地址：0x27 复位值：0x10）

位	名称	属性	复位值	描述
7:0	crc_poly[15:8]	RW	8’h10	crc_poly 多项式配置

6.3.32 Reg28（地址：0x28 复位值：0x00）

位	名称	属性	复位值	描述
7:0	crc_poly[23:16]	RW	8’h00	crc_poly 多项式配置

6.3.33 Reg29（地址：0x29 复位值：0x00）

位	名称	属性	复位值	描述
7:0	crc_poly[31:24]	RW	8’h00	crc_poly 多项式配置

UniMicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.34 Reg2A（地址：0x2A 复位值：0xFF）

位	名称	属性	复位值	描述
7:0	crc_init_data[7:0]	RW	8'hFF	crc_init_data 初始值配置

6.3.35 Reg2B（地址：0x2B 复位值：0xFF）

位	名称	属性	复位值	描述
7:0	crc_init_data[15:8]	RW	8'hFF	crc_init_data 初始值配置

6.3.36 Reg2C（地址：0x2C 复位值：0xFF）

位	名称	属性	复位值	描述
7:0	crc_init_data[23:16]	RW	8'hFF	crc_init_data 初始值配置

6.3.37 Reg2D（地址：0x2D 复位值：0xFF）

位	名称	属性	复位值	描述
7:0	crc_init_data[31:24]	RW	8'hFF	crc_init_data 初始值配置

6.3.38 Reg2E（地址：0x2E 复位值：0x01）

位	名称	属性	复位值	描述
7	rx_data_inverse	RW	1'b0	解调数据取反使能: 0：禁止 1：使能
6	tx_data_inverse	RW	1'b0	发射数据取反使能: 0：禁止 1：使能
5:4	tx_test_data	RW	2'b00	发射测试数据: 00：正常数据包 01：全 0 10：全 1 11：全 preamble

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
3	difmancst_1st_sel	RW	1’b0	第一个 bit 编码输出选择: 0：第一个 bit 为 0 时，编码为上升沿，第一个 bit 为 1 时，编码为下降沿 1：根据上一个 bit 数据确定
2	reserved	-	-	-
1	tx_preamble_unit	RW	1’b0	发射 preamble 数量单位: 0：byte 1：bit
0	tx_preamble_en	RW	1’b1	发射 preamble 使能: 0：禁止 1：使能

6.3.39 Reg2F（地址：0x2F 复位值：0x10）

位	名称	属性	复位值	描述
7:0	tx_preamble_len[7:0]	RW	8’h10	发射 preamble 长度低字节

6.3.40 Reg30（地址：0x30 复位值：0x00）

位	名称	属性	复位值	描述
7:0	tx_preamble_len[15:8]	RW	8’h00	发射 preamble 长度高字节

6.3.41 Reg31（地址：0x31 复位值：0x55）

位	名称	属性	复位值	描述
7:0	tx_preamble_set	RW	8’h55	preamble 设定值，按该值进行发射

6.3.42 Reg32（地址：0x32 复位值：0x03）

位	名称	属性	复位值	描述
7:4	sync_thres	RW	4’h00	同步字检测允许的错误位数
3	sync_mancst_en	RW	1’b0	同步字曼切斯特编码使能: 0：禁止 1：使能

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2	sync_byte_swap	RW	1'b0	同步字字节交换使能: 0：reg0x33 为 sync_id[7:0]，reg0x3a 为 sync_id[63:56] 1：reg0x33 为 sync_id[63:56]，reg0x3a 为 sync_id[7:0]
1	sync_bit_order	RW	1'b1	同步字 bit 顺序: 0：sync_id 的 LSB 1：sync_id 的 MSB
0	syncword_en	RW	1'b1	同步字使能: 0：禁止 1：使能

6.3.43 Reg33（地址：0x33 复位值：0xD4）

位	名称	属性	复位值	描述
7:0	sync_id[7:0]	RW	8'hD4	同步字配置 sync_id[7:0]，同步字长度由 syncword_len 设置，如 synword_len 为 0x1f，则使用的同步字为 32 比特，具体数据由 sync_id[31:0]设置。 例如 sync_id[63:0]=0x12345678，syncword_len=0x23（syncword 长度为 36bits），sync_bit_order=1，则先发射 0x45678 的最高位；如 sync_bit_order=0，则先发射 0x45678 的最低位。

6.3.44 Reg34（地址：0x34 复位值：0x2D）

位	名称	属性	复位值	描述
7:0	sync_id[15:8]	RW	8'h2D	同步字配置 sync_id[15:8]

6.3.45 Reg35（地址：0x35 复位值：0xD4）

位	名称	属性	复位值	描述
7:0	sync_id[23:16]	RW	8'hD4	同步字配置 sync_id[23:16]

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.46 Reg36（地址：0x36 复位值：0x2D）

位	名称	属性	复位值	描述
7:0	sync_id[31:24]	RW	8'h2D	同步字配置 sync_id[31:24]

6.3.47 Reg37（地址：0x37 复位值：0x2D）

位	名称	属性	复位值	描述
7:0	sync_id[39:32]	RW	8'h2D	同步字配置 sync_id[39:32]

6.3.48 Reg38（地址：0x38 复位值：0xD4）

位	名称	属性	复位值	描述
7:0	sync_id[47:40]	RW	8'hD4	同步字配置 sync_id[47:40]

6.3.49 Reg39（地址：0x39 复位值：0x2D）

位	名称	属性	复位值	描述
7:0	sync_id[55:48]	RW	8'h2D	同步字配置 sync_id[55:48]

6.3.50 Reg3A（地址：0x3A 复位值：0xD4）

位	名称	属性	复位值	描述
7:0	sync_id[63:56]	RW	8'hD4	同步字配置 sync_id[63:56]

6.3.51 Reg3B（地址：0x3B 复位值：0x1F）

位	名称	属性	复位值	描述
7	sync_rssi_match	RW	1'b0	为"1"时，syncword 匹配时同时要 RSSI 满足 rssi 门限条件
6	sync_preamb_match	RW	1'b0	为"1"时，syncword 匹配时同时要满足 preamble 已经匹配
5:0	syncword_len	RW	6'h1F	同步字比较比特长度，最长 64 比特，长度为 syncword_len+1

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.52 Reg3C（地址：0x3C 复位值：0x10）

位	名称	属性	复位值	描述
7:0	payload_length[7:0]	RW	8’h10	Payload 字节长度

6.3.53 Reg3D（地址：0x3D 复位值：0x00）

位	名称	属性	复位值	描述
7:0	payload_length[15:8]	RW	8’h00	Payload 字节长度

6.3.54 Reg3E（地址：0x3E 复位值：0x26）

位	名称	属性	复位值	描述
7:6	reserved	-	-	-
5	m3_length_en	RW	1’b1	数据包模式 3 时，数据长度域控制： 0：禁止 1：使能
4	m3_crc_sel	RW	1’b0	数据包模式 3 时，CRC 计算数据区域选择： 0：整个 payload 域做 CRC 计算 1：只对 data 域做 CRC 计算
3:0	m3_ack_node_ctrl	RW	4’h06	数据包模式 3 且 AUTO_ACK 功能开启，返回的 ACK 包控制： [3]：为“1”时使能返回接收到的数据长度 [2]：为“1”时使能返回接收到的地址 [1]：为“1”时使能返回接收到的 seqnum [0]：为“1”时使能返回接收到的 FCS2 数据

6.3.55 Reg3F（地址：0x3F 复位值：0x31）

位	名称	属性	复位值	描述
7:6	reserved	-	-	-
5:4	m3_addr_size	RW	2’b11	数据包模式 3 时，地址长度为 m3_addr_size + 1
3	m3_addr_err_mask	RW	1’b0	数据包模式 3 时，地址错误 mask

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2	m3_addr_split_mode	RW	1'b0	数据包模式 3 时，将地址分为源地址和目的地址，在返回 ACK 时，将收到的源地址和目的地址位置互换: 0：不互换 1：互换
1	m3_addr_pos_sel	RW	1'b0	数据包模式 3 时，地址位置选择: 0：address 放在 length 之后 1：address 放在 length 之前
0	m3_addr_en	RW	1'b1	数据包模式 3 时，地址域控制: 0：禁止 1：使能

6.3.56 Reg40（地址：0x40 复位值：0xA4）

位	名称	属性	复位值	描述
7:0	m3_addr_value[7:0]	RW	8'hA4	数据包模式 3 时，地址数据

6.3.57 Reg41（地址：0x41 复位值：0xA3）

位	名称	属性	复位值	描述
7:0	m3_addr_value[15:8]	RW	8'hA3	数据包模式 3 时，地址数据

6.3.58 Reg42（地址：0x42 复位值：0xA2）

位	名称	属性	复位值	描述
7:0	m3_addr_value[23:16]	RW	8'hA2	数据包模式 3 时，地址数据

6.3.59 Reg43（地址：0x43 复位值：0xA1）

位	名称	属性	复位值	描述
7:0	m3_addr_value[31:24]	RW	8'hA1	数据包模式 3 时，地址数据

Unisemicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.60 Reg44（地址：0x44 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_addr_bitmask[7:0]	RW	8'h00	数据包模式 3 时，接收地址比较 mask，mask 为“1”时对应地址位不作比较

6.3.61 Reg45（地址：0x45 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_addr_bitmask[15:8]	RW	8'h00	数据包模式 3 时，接收地址比较 mask，mask 为“1”时对应地址位不作比较

6.3.62 Reg46（地址：0x46 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_addr_bitmask[23:16]	RW	8'h00	数据包模式 3 时，接收地址比较 mask，mask 为“1”时对应地址位不作比较

6.3.63 Reg47（地址：0x47 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_addr_bitmask[31:24]	RW	8'h00	数据包模式 3 时，接收地址比较 mask，mask 为“1”时对应地址位不作比较

6.3.64 Reg48（地址：0x48 复位值：0xF1）

位	名称	属性	复位值	描述
7	m3_fcs2_en	RW	1'b1	数据包模式 3 时，FCS2 数据域使能： 0：禁止 1：使能
6:4	m3_fcs2_bit_size	RW	3'b111	数据包模式 3 时，FCS2 域 bit 长度 000：1bit 001：2bit … 111：8bit
3	reserved	-	-	-

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2	m3_seqnum_bit_size	RW	1'b0	数据包模式 3 时，Seqnum 数据长度: 0：8 位 1：16 位
1	m3_seqnum_auto_inc	RW	1'b0	数据包模式 3 时，Seqnum 选择: 0：Seqnum 数据由{reg49,reg4a}配置 1: 由内部 Seqnum 计数器配置, Seqnum 数据自动加 1
0	m3_seqnum_en	RW	1'b1	数据包模式 3 时，Seqnum 数据使能: 0：禁止 1：使能

6.3.65 Reg49（地址：0x49 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_seqnum_reg[7:0]	RW	8'h00	数据包模式 3 时，Seqnum 域配置值

6.3.66 Reg4A（地址：0x4A 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_seqnum_reg[15:8]	RW	8'h00	数据包模式 3 时，Seqnum 域配置值

6.3.67 Reg4B（地址：0x4B 复位值：0x80）

位	名称	属性	复位值	描述
7:0	m3_fcs2_value	RW	8'h80	数据包模式 3 时，FCS2 数据，最高位表示 ACK request，其他位保留

6.3.68 Reg4C（地址：0x4C 复位值：0x00）

位	名称	属性	复位值	描述
7:0	postamble_value	RW	8'h00	包发送结束后，发送的后导码的值，使能后按字节循环发送

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.69 Reg4D（地址：0x4D 复位值：0x03）

位	名称	属性	复位值	描述
7:0	postamble_len	RW	8’h03	后导码的字节长度

6.3.70 Reg4E（地址：0x4E 复位值：0x00）

位	名称	属性	复位值	描述
7	postamble_en	RW	1’b0	后导码发射使能，发射多包时，该位需要使能: 0：禁止 1：使能
6:0	reserved	-	-	-

6.3.71 Reg4F（地址：0x4F 复位值：0x00）

位	名称	属性	复位值	描述
7	preamble_len_sel	RW	1’b0	在非 WOR 多通道模式时，可以选择加长 preamble_match_len 的配置: 0：preamble_match_len[3:0] 1：reg0x50[7:0]
6	preamb_match_ctrl	RW	1’b0	Preamble 匹配条件选择: 0：preamble 长度匹配 1: rssi_valid 信号有效后再进入 preamble 匹配
5:4	rxdata_mask_sel	RW	2’b00	解调数据输出屏蔽: 00：不屏蔽 01：preamble 有效后再输出 10：rssi_pjd_valid 有效后再输出 11：premable和rssi_pjd_valid都有效再输出
3	nocdr_inp_mode	RW	1’b0	解调数据占空比调整方向: 0：高电平缩小 1：高电平增加

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2:0	nocdr_inp_range	RW	3’b000	解调数据占空比调整: 000：不调整 001：1/16 010：2/16 011：3/16 100：4/16 101：5/16 110：7/16 111：8/16

6.3.72 Reg50（地址：0x50 复位值：0x88）

位	名称	属性	复位值	描述
7:4	ch1_prea_match_len	RW	4’h08	WOR 多通道模式时，通道 1 的匹配 preamble 长度设置
3:0	preamble_match_len	RW	4’h08	接收 preamble 匹配长度，单位为 bit 在 WOR 多通道时 pramble_match_len[3:0] 为 ch0 的 preamble_len 配置, 在非 WOR 多通道时，由 preamble_len_sel 选择加长 preamble_match_len 的配置

6.3.73 Reg51（地址：0x51 复位值：0x88）

位	名称	属性	复位值	描述
7:4	ch3_prea_match_len	RW	4’h08	WOR 多通道模式时，通道 3 的匹配 preamble 长度设置
3:0	ch2_prea_match_len	RW	4’h08	WOR 多通道模式时，通道 2 的匹配 preamble 长度设置

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.74 Reg52（地址：0x52 复位值：0x00）

位	名称	属性	复位值	描述
7	gpio_miso_en	RW	1’b0	SPI 接口为 3 线时，使能该位，允许 miso 作为普通 GPIO 口输出，输出信号由 gpio_miso_o_sel 选择 0：MISO 1：GPIO
6:4	brclk_sel	RW	3’b000	GPIO 口时钟输出选择: 000：rx_clk 001：xtal_core 010：fcal_clk 011：clk_fsm 100：synth_clk 101：clk_tx1 110：clk_rcl 111：adc_wclk
3	gpio_nirq_dir	-	1’b0	nIRQ 方向控制 0：输出 1：输入
2:1	reserved	-	-	-
0	gpio0_dir	RW	1’b0	GPIO0 方向控制: 0：输出 1：输入

6.3.75 Reg53（地址：0x53 复位值：0x56）

位	名称	属性	复位值	描述
7:4	reserved	-	-	-
3:0	gpio0_o_sel	RW	4’h06	GPIO0 输出信号选择: 0000：NIRQ，由 reg0x56 设置的中断使能选择，可多个使能同时有效（rx_pkt_int | tx_pkt_int | preamble_int | syncword_int | fifo_int | vco_lock_int | rssi_pjd_int | lbd_warn_int） 0001：rx_pkt_flag 0010：preamble_flag

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
				0011：syncword_flag 0100：fifo_flag 0101：clko_sel 0110：rxdata 0111：vco_lock_flag 1000：crc_error 1001：rssi_pjd_flag 1010：lbd_warn 1011：tr_sw 1100：~tr_sw 1101：rx_fifo_wrbyte 1110：1 1111：0

6.3.76 Reg55（地址：0x55 复位值：0x60）

位	名称	属性	复位值	描述
7:4	gpio_miso_o_sel	RW	4'h06	MISO 作为普通 GPIO 使用时输出信号选择，同 GPIO0 输出信号选择
3:0	gpio_nirq_o_sel	RW	4'h00	nIRQ 输出信号选择，同 GPIO0 输出信号选择

6.3.77 Reg56（地址：0x56 复位值：0x18）

位	名称	属性	复位值	描述
7	lbd_warn_int_en	RW	1'b0	LBD 报警中断使能： 0：禁止 1：使能
6	vco_lock_int_en	RW	1'b0	VCO 错误中断使能： 0：禁止 1：使能
5	fifo_int_en	RW	1'b0	FIFO 中断使能： 0：禁止 1：使能

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
4	tx_pkt_int_en	RW	1’b1	发射包完成中断使能: 0：禁止 1：使能
3	rx_pkt_int_en	RW	1’b1	接收包完成中断使能: 0：禁止 1：使能
2	sync_int_en	RW	1’b0	Syncword 中断使能: 0：禁止 1：使能
1	preamble_int_en	RW	1’b0	Preamble 中断使能: 0：禁止 1：使能
0	rssi_pjd_int_en	RW	1’b0	RSSI 有效中断使能，且 RSSI 有效可选组合输出，由 rssi_pjd_int_sel 选择: 0：禁止 1：使能

6.3.78 Reg57（地址：0x57 复位值：0x00）

位	名称	属性	复位值	描述
7:6	wor_event_gpio_sel	RW	2’b00	选择一个 GPIO 输出 wor_event 信号: 01：GPIO0 11：nIRQ 其他：不输出
5:4	spi_read_sel	RW	2’b00	SPI 线制选择: 10：四线制 11：三线制，spi_mosi 作为双向数据口
3	int_level_sel	RW	1’b0	中断信号取反: 0：上升沿中断 1：下降沿中断
2	reserved	-	-	-
1:0	rssi_pjd_int_sel	RW	2’b00	RSSI&PJD 中断选择 00：rx_rssi_valid 01：rssi_pjd_valid 10：rssi_pjd_valid&preamble_match 11：rssi_pjd_valid&sync_match

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.79 Reg58（地址：0x58 复位值：0x00）

位	名称	属性	复位值	描述
7:5	reserved	-	-	保留
4	lbd_en	RW	1'b0	LBD 使能: 0：禁止 1：使能
3:0	lbd_volt	RW	4'h00	LBD 电压设置: 0000：2.0V 0001：2.1V 0010：2.2V … 1011：3.1V（Max）

6.3.80 Reg60（地址：0x60 复位值：0x00）

位	名称	属性	复位值	描述
7	idle_cmd	R	1'b0	IDLE 空闲
6	txon_cmd	R	1'b0	TXON 发送使能
5	rxon_cmd	R	1'b0	RXON 接收使能
4	tx_fson_cmd	R	1'b0	TXFSON 发送帧同步开启
3	rx_fson_cmd	R	1'b0	RXFSON 接收帧同步开启
2:1	reserved	R	-	-
0	srcc_cmd	R	1'b0	RCCAL

6.3.81 Reg61（地址：0x61 复位值：0x00）

位	名称	属性	复位值	描述
7	syncword_int	R	1'b0	1：Syncword 中断
6	preamble_int	R	1'b0	1：Preamble 中断
5	crc_error	R	1'b0	1：CRC error
4	rx_pkt_flag	R	1'b0	1：接收包或发射包完成中断
3	fifo_flag	R	1'b0	1：FIFO 空或满中断
2	rssi_pjd_valid	R	1'b0	1：RSSI_PJD 有效中断
1	vco_lock_int	R	1'b0	1：VCO 校准失效标志
0	tx_pkt_flag	R	1'b0	1：包发射完成标志

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.82 Reg62（地址：0x62 复位值：0x00）

位	名称	属性	复位值	描述
7	rx_rssi_valid	R	1’b0	RSSI 有效中断
6	preamble_match	R	1’b0	preamble 实时匹配状态
5:0	fsm_st	R	6’h00	状态机

6.3.83 Reg63（地址：0x63 复位值：0x00）

位	名称	属性	复位值	描述
7:5	rx_pkt_st	R	3’b000	RX 接收状态 000：rx_idle 001：rx_preamble 011：rx_id 010：rx_data 110：rx_crc 110：rx_done
4	gpio_nIRQ	R	1’b0	nIRQ 输入状态
3:1	reserved	-	-	-
0	gpio_0	R	1’b0	GPIO0 输入状态

6.3.84 Reg64（地址：0x64 复位值：0x00）

位	名称	属性	复位值	描述
7:0	rssi	R	8’h00	RSSI 值，需要转换 RSSI_VALUE = -(reg0x64/2)

6.3.85 Reg66（地址：0x66 复位值：0x00）

位	名称	属性	复位值	描述
7	rcl_cal_done	R	1’b0	RCL 校准完成标志
6:0	rcl_ftrim	R	7’h00	RCL 校准值

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.86 Reg68（地址：0x68 复位值：0x00）

位	名称	属性	复位值	描述
7:6	reserved	-	-	-
5:3	tx_pkt_st	R	3'b000	TX 发射状态 000：tx_idle 001：tx_id 011：tx_data 010：tx_crc 110：tx_ptab 111：tx_done
2:0	reserved	-	-	-

6.3.87 Reg69（地址：0x69 复位值：0x00）

位	名称	属性	复位值	描述
7	reserved	-	-	-
6:0	vco_cal_value	R	7'h00	校准值

6.3.88 Reg6A（地址：0x6A 复位值：0x00）

位	名称	属性	复位值	描述
7:4	lbd_data	R	4'h00	电压检测值
3	lbd_warn	R	1'b0	低电压报警状态
2	reserved	-	-	-
1	m3_seqnum_ok	R	1'b0	1：包模式 3，接收 Seqnum 正确
0	m3_addr_comp_ok	R	1'b0	1：包模式 3，接收地址匹配正确

6.3.89 Reg6B（地址：0x6B 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_rx_fcs2_value	R	8'h00	包模式 3，接收 FCS2 域值

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.90 Reg6C（地址：0x6C 复位值：0x00）

位	名称	属性	复位值	描述
7:0	rx_fifo_byte	R	8'h00	接收 Payload 的单字节数据

6.3.91 Reg6D（地址：0x6D 复位值：0x00）

位	名称	属性	复位值	描述
7:0	wor_ch	R	8'h00	WOR 多通道模式时，当前通道指示

6.3.92 Reg6E（地址：0x6E 复位值：0x11）

位	名称	属性	复位值	描述
7:0	Ver	R	8'h11	版本号

6.3.93 Reg6F（地址：0x6F 复位值：0x20）

位	名称	属性	复位值	描述
7:0	Ver	R	8'h20	版本号

6.3.94 Reg74（地址：0x74 复位值：0x00）

位	名称	属性	复位值	描述
7	clr_rssi_lock_value	RW	1'b0	写 1 清除锁定的 RSSI 值
6	lbd_volt_scan	RW	1'b0	写 1 启动扫描 LBD 电压值
5	reserved	-	-	-
4	wor_go_on	RW	1'b0	写 1 继续 WOR 模式，当 wor_ext_mode 为 0,即 WOR 进入 T3 模式后一直保持在 T3 状态，这时如果需要重新进入 WOR 循环，可以对该位写 1，继续启动 WOR
3	clr_pjd_valid	RW	1'b0	写 1 清除 pjd_valid 信号
2	clr_syncword_int	RW	1'b0	写 1 清除 syncword 中断
1	clr_preamble_int	RW	1'b0	写 1 清除 preamble 中断
0	clr_pkt_flag_int	RW	1'b0	写 1 清除包完成中断

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.95 Reg75（地址：0x75 复位值：0x00）

位	名称	属性	复位值	描述
7:0	tx_fifo_rd_ptr	RW	8'h00	读该寄存器时为 TXFIFO 读指针，写 bit 7 为 1 时清除 TXFIFO 读指针到 0

6.3.96 Reg76（地址：0x76 复位值：0x00）

位	名称	属性	复位值	描述
7:0	tx_fifo_wr_ptr	RW	8'h00	读该寄存器时为 TXFIFO 写指针，写 bit 7 为 1 时清除 TXFIFO 写指针到 0，写 bit 6 为 1 时清除 TXFIFO 数据

6.3.97 Reg77（地址：0x77 复位值：0x00）

位	名称	属性	复位值	描述
7:0	tx_fifo_addr	RW	8'h00	TXFIFO 入口地址

6.3.98 Reg78（地址：0x78 复位值：0x00）

位	名称	属性	复位值	描述
7:0	rx_fifo_rd_ptr	RW	8'h00	读该寄存器时为 RXFIFO 读指针，写 bit 7 为 1 时清除 RXFIFO 读指针到 0

6.3.99 Reg79（地址：0x79 复位值：0x00）

位	名称	属性	复位值	描述
7:0	rx_fifo_wr_ptr	RW	8'h00	读该寄存器时为 RXFIFO 写指针，写 bit7 为 1 时清除 RXFIFO 写指针到 0，写 bit6 为 1 时清除 RXFIFO 数据。

6.3.100 Reg7A（地址：0x7A 复位值：0x00）

位	名称	属性	复位值	描述
7:0	rx_fifo_addr	RW	8'h00	RXFIFO 入口地址

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.101 Reg7C（地址：0x7C 复位值：0x00）

位	名称	属性	复位值	描述
7:0	command	RW	8'h00	模式切换命令 0x00：SLEEP，SLEEP 命令 0x80：IDLE，IDLE 命令 0xC0：TXON，发射命令 0xA0：RXON，接收命令 0xB0：RXFSON，接收频综打开命令 0xD0：TXFSON，发射频综打开命令 0x81：RCCAL，RCBPF 校准命令，只有在 IDLE 或 SLEEP 状态可进入，完成校准后进入 IDLE 状态 0x84：RCL_CAL，RCL 校准命令，只有在 IDLE 状态可进入，且 rcl_en 和 rcl_cal_en 寄存器都为 1。 0x88：WOR，WOR 功能开启命令，rcl_en 寄存器需为 1。 0x8F：RST，复位命令，复位 RF 所有数字部分，pw_srst_en 需为 1。

6.3.102 Reg7D（地址：0x7D 复位值：0x00）

位	名称	属性	复位值	描述
7:3	reserved	-	-	-
2	pw_digcore_rst	RW	1'b0	除 SPI 接口、寄存器组、FIFO、RC 定时器以外的 digcore 数字模块复位： 0：正常工作 1：复位
1	pw_srst_en	RW	1'b0	srst 复位命令和 pw_digcore_rst 复位控制使能 0：禁止 1：使能
0	reserved	-	-	-

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.103 Reg7F（地址：0x7F 复位值：0x00）

位	名称	属性	复位值	描述
7:2	reserved	-	-	-
1:0	page_sel	RW	2'b00	寄存器页地址选择。其中 0x70 ~ 0x7F 为公共地址，不受 page_sel 控制。 00：PAGE0，0x00 ~ 0x6F 01：PAGE1，0x80 ~ 0xEF

6.3.104 Reg80（地址：0x80 复位值：0x27）

位	名称	属性	复位值	描述
7:0	dev_set[7:0]	RW	8'h27	发射调制频偏设置

6.3.105 Reg81（地址：0x81 复位值：0x03）

位	名称	属性	复位值	描述
7:0	dev_set[15:8]	RW	8'h03	发射调制频偏设置

6.3.106 Reg82（地址：0x82 复位值：0x43）

位	名称	属性	复位值	描述
7:0	tx_fd_limit[7:0]	RW	8'h43	发射数据率设置

6.3.107 Reg83（地址：0x83 复位值：0x01）

位	名称	属性	复位值	描述
7:0	tx_fd_limit[15:8]	RW	8'h01	发射数据率设置

6.3.108 Reg84（地址：0x84 复位值：0x02）

位	名称	属性	复位值	描述
7:0	tx_fd_freq[7:0]	RW	8'h02	发射数据率设置

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.109 Reg85（地址：0x85 复位值：0x54）

位	名称	属性	复位值	描述
7	ook_en	RW	1’b0	调制方式选择 0：FSK 1：OOK
6	reserved	-	-	-
5:4	gauss_bt_sel[1:0]	RW	2’b01	发射高斯滤波器系数： 00：bt=0.3 01：bt=0.5 10：bt=0.8 11：bt=1
3	tx_cw_mode	RW	1’b0	发射载波模式： 0：禁止 1：使能
2	tx_sel_gau_o	RW	1’b1	发射高斯波器使能： 0：禁止 1：使能
1:0	tx_fd_freq[9:8]	RW	2’b00	发射数据率设置

6.3.110 Reg94（地址：0x94 复位值：0x01）

位	名称	属性	复位值	描述
7:6	afc_start_sel	RW	2’b00	AFC 功能生效选择： 00：always on 01：rx_rssi_valid 10：rssi_pjd_valid 11：preamble_match
5:1	reserved	-	-	-
0	afc_en	RW	1’b1	AFC 功能使能： 0：禁止 1：使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.111 Reg95（地址：0x95 复位值：0x88）

位	名称	属性	复位值	描述
7:6	afc_freeze_sel[1:0]	RW	2'b10	AFC 补偿值冻结选择: 00：不冻结 01：preamble_match 10：syncword_match 11：直接冻结
5:0	reserved	-	-	-

6.3.112 RegAB（地址：0xAB 复位值：0x05）

位	名称	属性	复位值	描述
7:6	pjd_rssi_sel	RW	2'b00	rssi_pjd_valid 信号选择: 00：pjd_valid 01：rx_rssi_valid 10/11：rx_rssi_valid&pjd_valid
5:0	pjd_auto_mode	RW	1'b0	PJD 速率模式选择 0：由寄存器配置数据率 1：自动计算数据率
4	pjd_en	RW	1'b0	PJD 检测模块使能: 0：禁止 1：使能
3:0	pjd_len	RW	4'h05	pjd_valid 长度

6.3.113 RegAC（地址：0xAC 复位值：0x38）

位	名称	属性	复位值	描述
7:1	reserved	-	-	-
0	auto_cdr_std	RW	1'b0	数据率模式: 0：由寄存器 cdr_std 配置 1：自适应数据率，通过计算 preamble 获取数据率

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.114 RegBC（地址：0xBC 复位值：0x15）

位	名称	属性	复位值	描述
7:6	reserved	-	-	-
5	agc_en	RW	1'b0	AGC 使能: 0：禁止 1：使能
4:0	reserved	-	-	-

6.3.115 RegBD（地址：0xBD 复位值：0xC0）

位	名称	属性	复位值	描述
7:0	rx_rssi_thr[7:0]	RW	8'hC0	rx_rssi_valid 信号阈值设置，如要设置-90dBm，则该寄存器设置 90*2=180

6.3.116 RegBE（地址：0xBE 复位值：0x14）

位	名称	属性	复位值	描述
7:6	rssi_lock_sel	RW	2'b00	RSSI 锁定选择: 00：不锁定，实时更新 01：preamble_match 锁定 10：syncword_match 锁定 11：查找 RSSI MAX 值
5:0	reserved	-	-	-

6.3.117 RegC0（地址：0xC0 复位值：0x05）

位	名称	属性	复位值	描述
7	rcl_en	RW	1'b0	RCLK 电路使能: 0：禁止 1：使能
6	rcl_cal_en	RW	1'b0	RCL 校准使能: 0：禁止 1：使能
5:0	reserved	-	-	-

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.118 RegC1（地址：0xC1 复位值：0xCA）

位	名称	属性	复位值	描述
7:0	rcl_std	RW	8'hCA	rcl 校准目标值

6.3.119 RegC3（地址：0xC3 复位值：0x02）

位	名称	属性	复位值	描述
7:4	wor_rtx_gap[3:0]	RW	4'h00	wor_rtx_cont为1时，等待一段时间重新进入发射和接收状态，时间为wor_rtx_gap*40μs
3:0	wor_clk_sel[3:0]	RW	4'h00	WOR 功能计算器时钟分频选择: 0000：1 分频 0001：2 分频 0010：4 分频 … 1111：32768 分频

6.3.120 RegC4（地址：0xC4 复位值：0x20）

位	名称	属性	复位值	描述
7	reserved	-	-	-
6:5	wor_rtx_sel	RW	2'b01	WOR 唤醒后工作命令: 00/11：IDLE 01：RX 10：TX
4	wor_t3_ext_mode	RW	1'b0	T3 期间工作模式，在 T3 时写 wor_go_on 寄存器为"1"立即进入 Sleep: 0：T3 时间计数满自动进入 Sleep 1：保持在 T3
3:2	wor_t2_ext_sel[1:0]	RW	2'b00	非 0 时，使能 T2 时间计数: 00：T2 扩展不打开，无 T2 时间 01：rssi_pjd_valid 10：preamble_match 11：syncword_match

Unisemicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
1:0	wor_ext_sel[1:0]	RW	2’b00	T1 期间扩展信号选择: 00：不扩展 01：rx_rssi_valid 10：rssi_pjd_valid 11：preamble_match

6.3.121 RegC5（地址：0xC5 复位值：0xFF）

位	名称	属性	复位值	描述
7:0	wor_sleep_time[7:0]	RW	8’hFF	WOR Sleep 时间: (1/rcl)*(2^wor_clk_sel)*wor_sleep_time

6.3.122 RegC6（地址：0xC6 复位值：0x00）

位	名称	属性	复位值	描述
7:0	wor_sleep_time[15:8]	RW	8’h00	WOR Sleep 时间

6.3.123 RegC7（地址：0xC7 复位值：0xFF）

位	名称	属性	复位值	描述
7:0	wor_t1_time[7:0]	RW	8’hFF	WOR T1 时间: (1/rcl)*(2^wor_clk_sel)*wor_t1_time

6.3.124 RegC8（地址：0xC8 复位值：0x00）

位	名称	属性	复位值	描述
7:0	wor_t1_time[15:8]	RW	8’h00	WOR T1 时间

6.3.125 RegC9（地址：0xC9 复位值：0xFF）

位	名称	属性	复位值	描述
7:0	wor_t2_time[7:0]	RW	8’hFF	WOR T2 时间: (1/rcl)*(2^wor_clk_sel)*wor_t2_time

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.126 RegCA（地址：0xCA 复位值：0x00）

位	名称	属性	复位值	描述
7:0	wor_t2_time[15:8]	RW	8'h00	WOR T2 时间

6.3.127 RegCB（地址：0xCB 复位值：0xFF）

位	名称	属性	复位值	描述
7:0	wor_t3_time[7:0]	RW	8'hFF	WOR T3 时间: (1/rcl)*(2^wor_clk_sel)*wor_t3_time

6.3.128 RegCC（地址：0xCC 复位值：0x00）

位	名称	属性	复位值	描述
7:0	wor_t3_time[15:8]	RW	8'h00	WOR T3 时间

6.3.129 RegD1（地址：0xD1 复位值：0x00）

位	名称	属性	复位值	描述
7:0	ch1_freq_num	RW	4'h00	通道 1 的信道序号

6.3.130 RegD2（地址：0xD2 复位值：0x00）

位	名称	属性	复位值	描述
7:0	ch2_freq_num	RW	8'h00	通道 2 的信道序号

6.3.131 RegD3（地址：0xD3 复位值：0x00）

位	名称	属性	复位值	描述
7:0	ch3_freq_num	RW	8'h00	通道 3 的信道序号

6.3.132 RegD9（地址：0xD9 复位值：0x04）

位	名称	属性	复位值	描述
7:5	reserved	-	-	-

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
4:0	pa_gain[4:0]	RW	5'h04	PA 功率调节: 00000：MIN … 11111: MAX, 可与 pacell_sel、pa_maxgain 搭配调节功率

6.3.133 RegDB（地址：0xDB 复位值：0xEA）

位	名称	属性	复位值	描述
7	padrv_ramp_en	RW	1'b1	PA DRIVER 是否参与 RAMP 过程: 0：不参与 1：参与
6	pa_ramp_en	RW	1'b1	pa_ramp 使能: 0：禁止 1：使能
5:0	reserved	-	-	-

6.3.134 RegE0（地址：0xE0 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_rx_seqnum_value[7:0]	R	8'h00	包模式 3 时，接收 Seqnum 值

6.3.135 RegE1（地址：0xE1 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_rx_seqnum_value[15:8]	R	8'h00	包模式 3 时，接收 Seqnum 值

6.3.136 RegE2（地址：0xE2 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_rx_addr_value[7:0]	R	8'h00	包模式 3 时，接收 Address 值

Copyright © 2026 广芯微电子（广州）股份有限公司

6.3.137 RegE3（地址：0xE3 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_rx_addr_value[15:8]	R	8'h00	包模式 3 时，接收 Address 值

6.3.138 RegE4（地址：0xE4 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_rx_addr_value[23:16]	R	8'h00	包模式 3 时，接收 Address 值

6.3.139 RegE5（地址：0xE5 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_rx_addr_value[31:24]	R	8'h00	包模式 3 时，接收 Address 值

6.3.140 RegE6（地址：0xE6 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_seqnum_cnt[7:0]	R	8'h00	包模式 3 时，本地 Seqnum 计数器值

6.3.141 RegE7（地址：0xE7 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_seqnum_cnt[15:8]	R	8'h00	包模式 3 时，本地 Seqnum 计数器值

6.3.142 RegE8（地址：0xE8 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_rx_length_value[7:0]	R	8'h00	包模式 3，接收包长度域低字节

6.3.143 RegE9（地址：0xE9 复位值：0x00）

位	名称	属性	复位值	描述
7:0	m3_rx_length_value[15:8]	R	8'h00	包模式 3，接收包长度域高字节

Copyright © 2026 广芯微电子（广州）股份有限公司

6.4 功能描述

RF 高集成度的 sub-1GHz 无线收发机。支持 OOK、2-(G)FSK 调制解调方式，支持 Direct 和 Packet 数据处理模式，支持三线 SPI 接口、多功能 GPIO、超低功耗接收和全局关断功能。

6.4.1 接收机

RF 集成了低功耗、高性能的低中频架构接收机。天线接收到的射频信号经过低噪声放大器放大之后，由正交混频器下变频至中频。I/Q 两路中频信号进一步通过复数带通滤波器（BPF）、可编程放大器（PGA）放大到合适的幅度，然后由 RF 的内部 ADC 转换到数字域。RF 在数字域完成镜像抑制、中频滤波、基带滤波和 OOK/(G)FSK 解调等功能。解调后的数据在直通模式下可以通过 GPIO 管脚直接输出，也可以在包模式下通过 SPI 从内部 FIFO 中读取。

6.4.2 发射机

RF 发射机采用基于频率综合器的单点调制电路结构。内部的高效率 class-E 功率放大器可以输出最高 20dBm 的功率，输出功率可以在-20dBm 至+20dBm 范围内调节，调节精度为 1dB。在 GFSK 模式下，发射数据经过高斯滤波之后再送入频率综合器进行调制，使得发射频谱更为集中。为了降低 PA 开关过程中引起的频谱杂散和毛刺，并削弱对 VCO 的牵引，PA 的输出功率引入了缓慢升降机制（PA Ramp）。当 PA Ramp 打开时，PA 输出功率可以在设置好的速率下缓慢上升至所需的幅度，以降低不需要的频谱成份。

发射机支持包模式和直通模式。包模式下，数据先填入内部的 FIFO，RF 会自动按照配置完成相应的包处理然后由发射机发射出去。直通模式下，发射数据可以通过 GPIO 直接输入并发射出去。

6.4.3 系统复位

RF 内部集成了上电复位（POR）和软件复位。上电复位在 RF 上电时产生复位信号来复位整个系统；软件复位是通过写命令的方式对 RF 进行软复位操作，软复位有两种方式，一种复位整个数字

Copyright © 2026 广芯微电子（广州）股份有限公司

系统（通信接口、寄存器、FIFO 和数字内核都进行复位），另一种只复位数字内核（通信接口、寄存器和 FIFO 不进行复位）。

6.4.3.1 POR 复位

重新上电或者退出全局关断模式（SDN 拉低）后，RF 会触发上电复位（POR），复位之后 RF 默认处于休眠（Sleep）状态。上电稳定或 SDN 拉低后，至少等待 0.5ms 的时间（建议 1ms 以上）再进行操作。

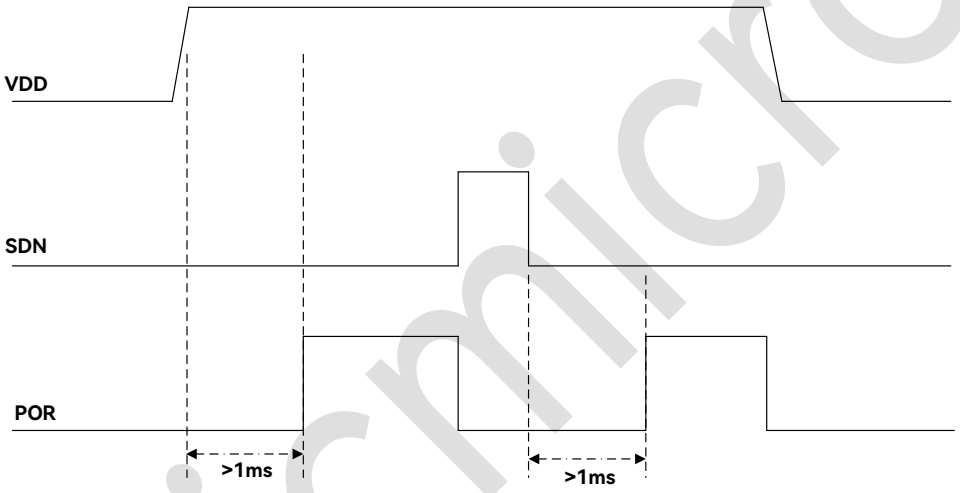


图 6-1：POR 复位时序图

6.4.3.2 软件复位

软件复位是通过写命令的方式对 RF 进行软复位操作，RF 除了在 Power Off 状态外的所有状态，都可以通过写指令进行软复位操作。

1. 复位整个数字系统（通信接口、寄存器、FIFO 和数字内核都进行复位）

   复位 RF 系统是写入复位指令复位整个 RF 系统，RF 复位后回到 Sleep 状态，所有寄存器丢失，需要重新初始化系统，复位系统流程如下：

   A. 写指令：Reg7D=0x02，使能复位。

   B. 写指令：Reg7C=0x8F，写复位命令进行复位。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

2. 复位数字内核（通信接口、寄存器和 FIFO 不进行复位）

复位 RF 数字内核是写入复位可掉电的数字部分，如 RF 工作在 Power off 和 Sleep 状态外的其他状态时，写入 RF 数字内核复位指令，复位完成后 RF 工作在 IDLE 状态，寄存器和 FIFO 的数据都不丢失，复位内核流程如下：

A. 写指令：Reg7D=0x02，使能复位。

B. 写指令：Reg7D=0x06，使能数字复位。

C. 写指令：Reg7D=0x00，数字部分正常工作。

表 6-1：软件复位相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x7C	7:0	RW	command	0x8F：RST，复位命令，复位 RF 所有数字部分，pw_srst_en 需为 1
0x7D	2	RW	pw_digcore_rst	除通信接口、寄存器组、FIFO、RC36K 定时器以外的 digcore 数字模块复位： 0：正常工作 1：复位
	1	RW	pw_srst_en	srst 复位命令和 pw_digcore_rst 复位控制使能

6.4.4 频率综合器及快速跳频

RF 内部集成了高精度的 Sigma Delta 小数分频频率综合器，在 200MHz ~ 1050MHz 范围内产生精准的载波频率。载波频率可以通过两种方式进行设置：

- 寄存器直接设置，信道频率由 ch_freq 寄存器决定
- 查表方式，信道频率由 ch_freq + ch_step * ch_index 计算决定

通过查表方式，可以通过改写 ch_index 一个寄存器的值来完成频点切换，实现快速跳频功能。信道切换时间主要由 VCO 校准和稳定时间决定，约为 160μs。

注：单次校准之后，如果芯片的工作温度发生大幅度变化，VCO 需要重新校准（重新进入 RX 或 TX 即可）。

Copyright © 2026 广芯微电子（广州）股份有限公司

表 6-2：频率综合器及快速跳频相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x00	7:0	RW	ch_freq[7:0]	信道频率分频比设置 ch_freq[7:0]， ch_freq[29:0]={reg03[5:0],reg02,reg01,reg00}， 低 22 位为小数，高 8 位为整数。 Ch_freq=rf_freq/ref_freq * (2^22)，rf_freq 为信道频率值，ref_freq 为晶振频率值。
0x01	7:0	RW	ch_freq[15:8]	信道频率分频比设置 ch_freq[15:8]
0x02	7:0	RW	ch_freq[23:16]	信道频率分频比设置 ch_freq[23:16]
0x03	7:6	RW	lo_div[1:0]	频段选择: 00：800MHz ~ 1050MHz 01：400MHz ~ 525MHz 10：267MHz ~ 350MHz 11：200MHz ~ 262MHz
	5:0	RW	ch_freq[29:24]	信道频率分频比设置 ch_freq[29:24]
0x04	7:0	RW	ch_step[7:0]	信道 ch_step[7:0]， Ch_step[9:0]=step_freq/ref_freq * (2^16)， step_freq 为信道 step 频率值，单位为 MHz。
0x05	7	RW	ch_index_en	信道频率计算方式选择: 0：信道频率由 ch_freq 设置 1：信道频率由 ch_freq+step*ch_index 计算
	1:0	RW	ch_step[9:8]	信道 ch_step[9:8]
0x06	7:0	RW	ch_index[7:0]	信道序号

6.4.5 晶体振荡器

晶体振荡器用于为锁相环提供基准时钟，为数字模块提供系统时钟。负载电容取决于晶体指定 C_L 参数。XI 与 XO 之间的总的负载电容应该等于 CL，以使晶体准确振荡在参考值范围内。

$$C_L = \frac{1}{\frac{1}{C1}+\frac{1}{C2}} + C_{PCB} + C_{IC}$$

C1 和 C2 分别为晶体两端挂的负载匹配电容，C_{PCB} 为 PCB 寄生引入的等效电容（约 0.5pF）。C_{IC} 为芯片 XI 和 XO 管脚引入的等效电容（约 2.5pF）。晶体的等效串联电阻应在指定规格之内，以保证晶体能可靠起振。也可以用一个外部信号源连接至 XI 管脚来取代传统的晶体。外部时钟信号的峰峰值在 300mV 到 700mV 之间，并通过隔直电容耦合到 XI 管脚。晶体的精度越高，接收性能越

Copyright © 2026 广芯微电子（广州）股份有限公司

好。RF 推荐使用负载电容（CL）为 15pF，精度为 10ppm 的 26MHz 晶体，板级外挂的负载匹配电容 C1 和 C2 的容值约 24pF。

6.4.6 睡眠定时器（RC36kHz）

RF 内部集成了一个由 RCL 低功耗振荡器(LPOSC)驱动的睡眠定时器，RCL 默认校准到 36kHz，配合相应的信号检测机制可以实现 Duty Cycle 工作模式和空中唤醒（WOR）功能。睡眠时间可以从 0.0278 ms ~ 59,651,413 ms 范围内配置。

校准后，校准温度点 RCL 振荡器的频率精度控制在±2%左右。但校准后的频率会随着温度和电压的改变而漂移，因此，实际工作中如果温度或电源电压发生大幅变动，建议重新进行频率校准。

RC36K 校准流程如下：

1. 写指令：RegC1=0xB4，校准 RCL 为 36kHz。
2. 写指令：Reg7C=0x80，使 RF 进入 IDLE 状态。
3. 写指令：RegC0=0xC0，使能 RCL 模块和校准命令。
4. 写指令：Reg7C=0x84，启动 RCL 校准。
5. 等待校准完成，默认配置大概在 4ms 左右，也可以通过读取 Reg66[7]校准完成标志来判断。

表 6-3：睡眠定时器相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x66	7	R	rcl_cal_done	RCL 校准完成标志
	6:0	R	rcl_ftrim	RCL 校准值
0x7C	7:0	RW	command	0x80：IDLE 命令 0x84：RCL_CAL，RCL 校准命令，只有在 IDLE 状态可进
0xC0	7	RW	rcl_en	RCL 电路使能: 0：禁止 1：使能
	6	RW	rcl_cal_en	RCL 校准使能: 0：禁止 1：使能
0xC1	7:0	RW	rcl_std	Rcl 校准目标值

Copyright © 2026 广芯微电子（广州）股份有限公司

寄存器地址	位数	RW	比特名	功能说明
0xC3	3:0	RW	Wor_clk_sel	WOR 功能计算器时钟分频选择: 0000：1 分频 0001：2 分频 0010：4 分频 … 1111：32768 分频

6.4.7 低电压检测（LBD）

RF 内部集成了低电压检测（LBD）功能，当 LBD 功能开启后，可以产生低压报警中断，也可通过命令扫描 LBD 功能获取电源电压值，检测电压值可以通过 LBD_VALUE 寄存器读取。

使能 LBD 模块并设定好电压报警门限，如果电源电压低于电压门限，则会产生报警状态，报警状态可通过寄存器读取或直接输出到 GPIO。在开启 LBD 功能后，如果要得到电源电压值，需要写命令进行电压扫描，等待 50μs 后可通过寄存器读取电压检测值。LBD 电压检测不是持续检测，写一次电压扫描指令，RF 会启动一次电压检测。

表 6-4：低电压检测相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x56	7	RW	lbd_warn_int_en	LBD 报警中断使能: 0：禁止 1：使能
0x58	4	RW	lbd_en	LBD 使能: 0：禁止 1：使能
	3:0	RW	lbd_volt	LBD 电压设置: 0000：2.0V 0001：2.1V 0010：2.2V … 1011：3.1V（Max.）
0x6A	7:4	R	lbd_data	电压检测值
	3	R	lbd_warn	低电压报警状态
0x74	6	RW	lbd_volt_scan	写 1 启动扫描 LBD 电压值

Copyright © 2026 广芯微电子（广州）股份有限公司

6.4.8 接收信号强度指示（RSSI）

RF 内部集成了接收信号强度指示功能（RSSI），RSSI 提供调谐信道内的接收信号的强度指示，可实现精确的信号功率测量，用于信道评估和载波检测。信号强度通过对输入信号的幅度计算和 dBm 值转换，再经过 RSSI 滤波器得到较为平滑的 RSSI 值。滤波器的系数可以由寄存器设定。滤波之后用户可以通过读取寄存器获得相应的 RSSI 值。用户可以选择实时输出 RSSI 值，或在接收数据包的各个阶段锁存 RSSI 值。

RF 允许设置 RSSI 门限值 RSSI_THR，与检测到的 RSSI 值进行对比，如果检测到信号强度大于门限就输出 1，否则输出 0。对比的结果可以输出到 RX_RSSI_VALID 中断，也可以用于辅助内部超低功耗（SLP）模式的运作。

另外，RF 在 WOR 模式使用 RX_RSSI_VALID 信号时，可以开启 RSSI 门限自适应算法，根据在不同的环境，自动调节 RSSI 门限值，使误唤醒率始终保持在目标水平。

表 6-5：RSSI 相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x62	7	R	rx_rssi_valid	RSSI 有效中断
0x64	7:0	R	rssi	RSSI 值，需要转换 RSSI_VALUE=-(reg0x64/2)
0x74	7	RW	clr_rssi_lock_value	写 1 清除锁定的 RSSI 值
0xBD	7:0	RW	rx_rssi_thr[7:0]	rx_rssi_valid 信号阈值设置，如要设置-90dBm，则该寄存器设置 90*2=180
0xBE	7:6	RW	rssi_lock_sel	RSSI 锁定选择: 00：不锁定，实时更新 01：preamble_match 锁定 10：syncword_match 锁定 11：查找 RSSI MAX 值

6.4.9 相位跳变检测（PJD）

PJD 是指 Phase Jump Detector，即相位跳变检测器，类似于 preamble match 检测器，比 preamble 匹配快，preamble match 采用的是经过 CDR（时钟数据恢复）同步之后的信号进行匹配，而 PJD 模块是对原始解调信号进行检测。

Copyright © 2026 广芯微电子（广州）股份有限公司

RF 解调 FSK 信号时，PJD 可用于通过观察接收 preamble 信号的跳变特性，来识别是否为有效的 preamble 信号。检测信号连续相位跳变，且符合数据率预期同时满足 deviation 即可认为是有效的跳变信号，检测有效信号名为 pjd_valid。

设置的 PJD 跳变检测次数越多，检测就越可靠。如果接收到的信号满足 PJD 检测条件，那么 pjd_valid 就会输出 1，如果是噪声或者干扰信号，就会输出 0。pjd_valid 的状态可以通过配置独立输出，或者与 rx_rssi_valid 信号进行组合之后输出 rssi_pjd_valid，pjd_valid 或 rssi_pjd_valid 可以辅助超低功耗（SLP）接收模式的实现。

在直通模式下，通过将 rxdata_mask_sel 寄存器配置成相应的值，可以利用 PJD 来实现 FSK 解调的输出静音功能。

表 6-6：PJD 相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x61	2	R	rssi_pjd_valid	RSSI_PJD 有效中断
0x74	3	RW	clr_pjd_valid	写 1 清除 pjd_valid 信号
0xAB	7:6	RW	pjd_rssi_sel	rssi_pjd_valid 信号选择: 00：pjd_valid 01：rx_rssi_valid 10/11：rx_rssi_valid&pjd_valid
	5	RW	pjd_auto_mode	1：自动计算数据率 0：由 cdr_std 配置数据率
	4	RW	pjd_en	PJD 检测模块使能: 0：禁止 1：使能
	3:0	RW	pjd_len	pjd_valid 长度

6.4.10 自动频率控制（AFC）

RF 在接收模式下，自动频率控制（AFC）可有效补偿晶体偏差导致的载波频率失配问题。集成频率补偿方案主要分为两类：调制解调器频率补偿与锁相环频率补偿。当 AFC 功能启用后，接收信号将被精准校准至中频滤波器的通带范围内，从而在更宽泛的频率偏移区间内实现灵敏度与选择性的最优平衡。值得注意的是，AFC 的正常工作依赖于足够长度的前导码（preamble）——通常需额外增加一定长度（推荐 4 个字节）的前导码序列，以确保 AFC 完成频率校准。

Copyright © 2026 广芯微电子（广州）股份有限公司

TX 和 RX 之间的频率差异通常是由两者所用晶体的频率偏差导致的，RF 可通过上位机软件配置 TX 和 RX 使用晶体的容差值，并根据这个容差值自动计算 AFC 的探测范围，保证接收机使用尽可能窄的带宽。

表 6-7：AFC 相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x94	7:6	RW	afc_start_sel	AFC 功能生效选择: 00：always on 01：rx_rssi_valid 10：rssi_pjd_valid 11：preamble_match
	0	RW	afc_en	AFC 功能使能: 0：禁止 1：使能
0x95	7:6	RW	afc_freeze_sel[1:0]	AFC 补偿值冻结选择: 00：不冻结 01：preamble_match 10：syncword_match 11：直接冻结

6.4.11 数据时钟恢复（CDR）

CDR 系统的基本任务是对接收的数据进行判别，找到最佳采样点恢复出数据，同时恢复出与数据率同步的时钟信号，既可以在 RF 内部用于解码，也可以输出到 GPIO 给用户用于采样数据。

RF 接收机包含三种 CDR 系统和自动跟踪（TRACING）系统，分别支持不同的应用需求:

- AUTO_CDR 系统：这个系统是针对数据率不确定，或数据率偏差 15%以上的，且信号中有 4 个字节以上 preamble 信号，接收端可以使用 AUTO_CDR 系统模式恢复数据，不需要配置准确数据率，只需要配置足够的滤波器带宽即可完成数据时钟恢复和解码
- COUNTING 系统：这个系统是针对数据率比较准的情况设计的，接收端只需要进行计数采样就可以恢复出数据和时钟
- 标准 CDR 系统：这个系统需要配置数据率，然后根据接收信号边沿自动同步，在 TRACING 系统关闭的情况下，即可进行稳定的数据解码和时钟恢复，且允许的数据率偏差可达±3%，RF 默认为标准 CDR 模式

Copyright © 2026 广芯微电子（广州）股份有限公司

- TRACING 系统：这个系统是针对数据率偏差比较大的情况设计的自动追踪功能，可以自动探测出 TX 发射过来的数据率，并同时快速地调整 RX 本地的数据率，尽量减小两者之间的误差。这个系统可以承受的范围可以大至±15%。TRACING 系统独立于前面三种 CDR 系统，在每种 CDR 情况下都可以选择开启或关闭 TRACING 系统

6.5 RF 运行

6.5.1 FIFO

RF 默认提供两个独立的 64 字节的 FIFO，分别给 RX 和 TX 使用。RX FIFO 在 RX 模式中存储接收数据，TX FIFO 用于 TX 模式中存储即将发射的数据。用户也可以将两个 FIFO 合成一个 128 字节的 FIFO，在 TX 或 RX 下使用。

FIFO 可以通过写命令访问，并为 RX FIFO 和 TX FIFO 分别提供 FIFO 入口地址，方便直接操作。用户可以读写 RX FIFO 和 TX FIFO 的指针获取数据。如果想要重复发射上一次填入的 TX FIFO 的数据，只要不写 TX FIFO 清除指令，无需要任何操作就可以重复发射数据。通过写命令可以清空 FIFO 数据，也可以恢复 FIFO 指针到零。

TX 时，TX FIFO 读指针在每次启动发射时自动清零；RX 时，RX FIFO 写指针在启动接收时自动清零。

RF 提供了 FIFO 相关的中断源，作为 RF 高效的运作的辅助手段，为 TX FIFO 提供了 FIFO_EMPTY_INT，为 RX FIFO 提供了 FIFO_FULL_INT。同时需要设置 FIFO_EMPTY_THR 寄存器和 FIFO_FULL_THR 寄存器。在接收时，当 RX FIFO 空余的字节数低于 FIFO_FULL_THR 时产生 FIFO 中断；在发射时，当 TX FIFO 中未发射的数据字节数低于 FIFO_EMPTH_THR 时产生 FIFO 中断。

表 6-8：FIFO 相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x14	7	RW	pw_fifo_en	使能 FIFO 数据在 Sleep 状态下保存: 0：Sleep 状态下，FIFO 数据不保存 1：Sleep 状态下，FIFO 数据保存

Copyright © 2026 广芯微电子（广州）股份有限公司

寄存器地址	位数	RW	比特名	功能说明
	6	RW	fifo_share_en	FIFO 使用方式: 0：RX_FIFO 和 TX_FIFO 独立使用，分别为 64 个字节 1：RX_FIFO 和 TX_FIFO 联接使用，在 RX 状态或 TX 状态作为 128 字节 FIFO 使用
	5:0	RW	fifo_empt_thres	TX 时，TX_FIFO 剩余的数据低于 fifo_empt_thres 时产生 fifo_flag 中断
0x15	5:0	RW	fifo_full_thres	RX 时，RX_FIFO 数据空间低于 fifo_full_thres 时产生 fifo_flag 中断
0x56	5	RW	fifo_int_en	FIFO 中断使能: 0：禁止 1：使能
0x61	3	R	fifo_flag	FIFO 空或满中断
0x75	7:0	RW	tx_fifo_rd_ptr	读该寄存器时为 TXFIFO 读指针，写 bit 7 为 1 时清除 TXFIFO 读指针到 0。
0x76	7:0	RW	tx_fifo_wr_ptr	读该寄存器时为 TXFIFO 写指针，写 bit 7 为 1 时清除 TXFIFO 写指针到 0，写 bit 6 为 1 时清除 TXFIFO 数据。
0x77	7:0	RW	tx_fifo_addr	TXFIFO 入口地址
0x78	7:0	RW	rx_fifo_rd_ptr	读该寄存器时为 RXFIFO 读指针，写 bit 7 为 1 时清除 RXFIFO 读指针到 0。
0x79	7:0	RW	rx_fifo_wr_ptr	读该寄存器时为 RXFIFO 写指针，写 bit 7 为 1 时清除 RXFIFO 写指针到 0，写 bit 6 为 1 时清除 RXFIFO 数据。
0x7A	7:0	RW	rx_fifo_addr	RXFIFO 入口地址

6.5.2 启动时序与状态机

RF 在上电稳定或退出全局关断模式（SDN 拉低）后，至少需要 0.5ms 的时间，POR 才会释放。POR 释放之后，RF 默认停留在 SLEEP 状态，这时 RF 可响应任意指令，如果没有写命令会保持在 SLEEP 状态。如果写入 IDLE 指令，RF 开始启动相关电源和晶体，启动稳定时间约为 0.35ms（和晶体的特性相关），稳定之后 RF 停留在 IDLE 状态，这时可以写命令进入任何状态或校正操作。SLEEP 状态下，如果写入 TXON、RXON、RXFSON、TXFSON 命令，除了等待晶体稳定的 0.35ms 时间之外，还需要增加 200μs 左右的 VCO 校准时间和 RX/TX 稳定时间。

Copyright © 2026 广芯微电子（广州）股份有限公司

RF 一共有 7 种工作状态，POWER_OFF、IDLE、SLEEP、RXFSON、TXFSON、RX 和 TX，状态转换图如图 6-2 所示：

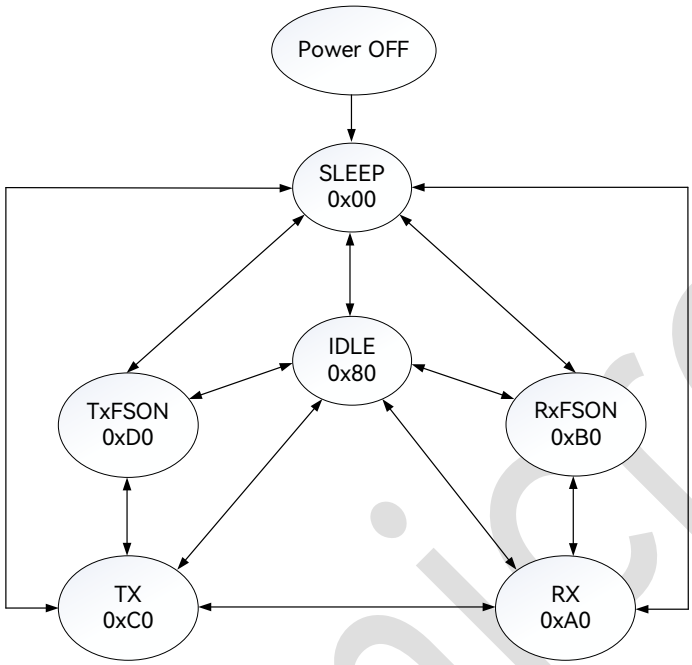


图 6-2：状态转换图

1. Power OFF 状态

下电或上电状态下 SDN 拉高，RF 处于关断状态。

2. SLEEP 状态

RF 上电默认停留在 SLEEP 状态，其他状态下，RF 写入 SLEEP 命令（0x00）也可以进入 SLEEP 状态。在此状态下，通信接口开启、寄存器的数据保持且可以访问。FIFO 数据也可以设置为保持（默认不保持），但是不能操作 FIFO。

3. IDLE 状态

RF 写入 IDLE 命令（0x80）进入 IDLE 状态，在此状态下，晶振电路、数字电源开启，寄存器和 FIFO 都可以被读写。由于晶体已经开启，从 IDLE 切换到发射或者接收所需要的时间都会比较短，而从 SLEEP 切换到 IDLE 需要等待晶体开启和稳定后才能完成。

Copyright © 2026 广芯微电子（广州）股份有限公司

4. RXFSON 状态

RF 写入 RXFSON 命令（0xB0）进入 RXFSON 状态，RXFSON 是切换到 RX 前的一个过渡状态，接收链路关闭、频综开启，PLL 锁定在 RX 的频点。RXFSON 不能直接切换到 TX，如果在 RXFSON 状态仍然收到 TX 命令，RF 会自动关闭 RXFSON 回到 IDLE 状态，然后再切换到 TX。从 IDLE 切换到 RXFSON 需要 160μs（PLL 校正和稳定时间），从 SLEEP 切换到 RXFSON 需要加上晶体启动和稳定的时间。

5. TXFSON 状态

RF 写入 TXFSON 命令（0xD0）进入 TXFSON 状态，TXFSON 是切换到 TX 前的一个过渡状态，发射链路关闭、频综开启，PLL 锁定在 TX 的频点。TXFSON 不能直接切换到 RX。如果在 TXFSON 状态仍然收到 RX 命令，RF 会自动关闭 TXFSON 回到 IDLE 状态，然后再切换到 RX。从 IDLE 切换到 TXFSON 需要 160μs（PLL 校正、稳定时间），从 SLEEP 切换到 TXFSON 需要加上晶体启动和稳定的时间。

6. RX 状态

RF写入RX命令（0xA0）进入RX状态，在RX状态下接收机的所有模块都会打开。在RXFSON状态收到RX命令会很快切换到RX（40μs RX稳定时间）。从IDLE切换到RX需要 200μs（PLL校正、稳定和RX稳定的时间）。从SLEEP切换到RX还需要加上晶体启动和稳定时间。在TX状态收到RX命令直接切换到RX，需要等待 200μs（PLL重新校正、稳定和RX稳定的时间）才能切换成功。

7. TX 状态

RF写入TX命令（0xC0）进入TX状态，在TX状态下发射机的所有模块都会打开。在TXFSON状态收到TX会很快切换到TX（40μs RX稳定时间）。从IDLE切换到TX需要 200μs（PLL校正、稳定和TX稳定的时间）。从SLEEP切换到TX还需要加上晶体启动和稳定的时间。在RX状态收到TX命令可直接切换到TX，需要等待 200μs（PLL重新校正、稳定和TX稳定的时间）才能切换成功。

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

表 6-9：状态机相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x7C	7:0	RW	command	0x00：SLEEP，SLEEP 命令 0x80：IDLE，IDLE 命令 0xC0：TXON，发射命令 0xA0：RXON，接收命令 0xB0：RXFSON，接收频综打开命令 0xD0：TXFSON，发射频综打开命令 0x81：RCCAL，RCBPF 校准命令，只有在 IDLE 或 SLEEP 状态可进入，完成校准后进入 IDLE 状态 0x84：RCL_CAL，RCL 校准命令，只有在 IDLE 状态可进

6.5.3 GPIO 和中断

RF 有 2 个 GPIO，GPIO 引脚功能都可以配置成不同的输入或者输出，能产生 2 种中断类型，分别为 PKT 和 FIFO 中断。PKT 中断包括了发射完成中断、接收完成中断、Preamble 匹配中断、SyncWord 匹配中断、RSSI 和 PJD 匹配中断；FIFO 中断包括快满中断和快空中断。GPIO 还可配置为直通数据的输入输出和各种时钟输出。

表 6-10：GPIO 和中断相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x52	7	RW	gpio_miso_en	SPI 接口为 3 线时，使能该位，允许 miso 作为普通 GPIO 口输出，输出信号由 gpio_miso_o_sel 选择 0：MISO 1：GPIO
	6:4	RW	brclk_sel	GPIO 口时钟输出选择： 000：rx_clk 001：xtal_core 010：fcal_clk 011：clk_fsm 100：synth_clk 101：clk_tx 110：clk_rcl 111：adc_wclk

Copyright © 2026 广芯微电子（广州）股份有限公司

寄存器地址	位数	RW	比特名	功能说明
	3	RW	gpio_nirq_dir	nIRQ 方向控制 0：输出 1：输入
	0	RW	gpio0_dir	GPIO0 方向控制： 0：输出 1：输入
0x53	3:0	RW	gpio0_o_sel	GPIO0 输出信号选择： 0000：NIRQ，由 reg0x56 设置的中断使能选择，可多个使能同时有效。（rx_pkt_int | tx_pkt_int | preamble_int | syncword_int | fifo_int | vco_lock_int | rssi_pjd_int | lbd_warn_int) 0001：rx_pkt_flag 0010：preamble_flag 0011：syncword_flag 0100：fifo_flag 0101：clko_sel 0110：rxdata 0111：vco_lock_flag 1000：crc_error 1001：rssi_pjd_flag 1010：lbd_warn 1011：tr_sw 1100：～tr_sw 1101：rx_fifo_wrbyte 1110：1 1111：0
0x55	7:4	RW	gpio_miso_o_sel	MISO 作为普通 GPIO 使用时输出信号选择，同 GPIO0 输出信号选择
	3:0	RW	gpio_nirq_o_sel	nIRQ 输出信号选择，同 GPIO0 输出信号选择
0x56	7	RW	lbd_warn_int_en	LBD 报警中断使能： 0：禁止 1：使能
	6	RW	vco_lock_int_en	VCO 错误中断使能： 0：禁止 1：使能

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

寄存器地址	位数	RW	比特名	功能说明
	5	RW	fifo_int_en	FIFO 中断使能: 0：禁止 1：使能
	4	RW	tx_pkt_int_en	发射包完成中断使能: 0：禁止 1：使能
	3	RW	rx_pkt_int_en	接收包完成中断使能: 0：禁止 1：使能
	2	RW	sync_int_en	Syncword 中断使能: 0：禁止 1：使能
	1	RW	preamble_int_en	Preamble 中断使能: 0：禁止 1：使能
	0	RW	rssi_pjd_int_en	RSSI 有效中断使能，且 RSSI 有效可选组合输出，由 rssi_pjd_int_sel 选择: 0：禁止 1：使能
0x57	1:0	RW	rssi_pjd_int_sel	RSSI&PJD 中断选择 00：rx_rssi_valid 01：rssi_pjd_valid 10：rssi_pjd_valid&preamble_match 11：rssi_pjd_valid&sync_match

6.6 数据包及包处理机制

RF 数据模式分为 2 种模式，分别为数据直通模式和数据包模式:

- 数据直通（Direct）模式：在 TX 模式下，发射的数据通过 GPIO 串行输入 RF 进行发射，在 RX 模式下，RF 接收到的数据通过 GPIO 输出
- 数据包（Packet）模式：在数据包模式下，所有的数据通过 FIFO 读取，且支持各种数据包模式的控制，数据包模式分为 4 种

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

6.6.1 直通模式

数据直通模式下，在 TX 模式下，仅支持对 GPIO 输入的数据进行透传；在 RX 模式下，数据解调器数据直接从 GPIO 输出，CDR 模块 bypass，可选择 preamble 或 syncword 匹配后再输出，但需要同时开启 CDR 模块。

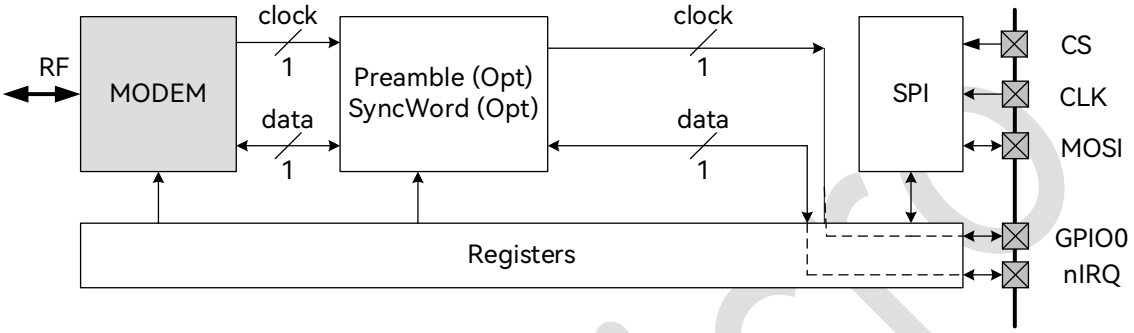


图 6-3：直通模式的数据通路

6.6.1.1 直通操作流程

6.6.1.1.1 RX直通接收

在直通模式中，数据从解调器的输出直接通过GPIO0输出。典型的直通模式RX工作顺序如下：

A. 寄存器配置 GPIO0 输出状态。

B. 寄存器配置接收直通模式并配置模式为 Mode0。

C. 发送 RXON 命令进入接收状态。

D. 接收到数据解调后从 GPIO0 输出。

E. 发送 Sleep / IDLE 来完成接收，节省功耗。

6.6.1.1.2 TX直通发射

直通模式下，待发射的数据直接 GPIO0 送入 RF，数据率只要在 RF 使用规范内都能支持发射，典型的直通模式的 TX 工作顺序如下：

Copyright © 2026 广芯微电子（广州）股份有限公司

A. 设置寄存器使能 GPIO0 的直通数据功能。

B. 设置发射直通模式并设置模式为 Mode0。

C. 配置发送 TXON 命令，同时将发射数据送入直通数据端口，数据会立即发送出去。

D. 发送 Sleep / IDLE 来完成发射，节省功耗。

表 6-11：直通模式相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x21	4:3	RW	direct_datain_sel	直通数据引脚选择，注意要将相应引脚方向设置为输入： 00：nIRQ 01：GPIO0 1x：无效
	2	RW	direct_mode	直通模式使能，发射数据从 GPIO 口直接输入： 0：禁止 1：使能
	1:0	RW	packet_mode	数据帧控制模式： 00：模式 0，循环发射 TX FIFO 中的数据，需要 MCU 写命令退出接收或发射状态 01：模式 1，由寄存器控制数据包长度 10：模式 2，TX FIFO 中的第 1 个或前 2 个字节作为包长度 11：模式 3，含有 length、address、seqnum 等多种数据域的模式
0x52	3	RW	gpio_nirq_dir	nIRQ 方向控制： 0：输出 1：输入
	0	RW	gpio0_dir	GPIO0 方向控制： 0：输出 1：输入

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

6.6.2 数据包模式

RF 支持 4 种数据包模式：Mode0 ~ Mode3。

6.6.2.1 数据包模式介绍

6.6.2.1.1 Mode 0

Mode 0 为 FIFO 循环模式，帧格式有 Preamble、SyncWord、Payload 域，Payload 的数据来自 FIFO 中，且不受 RF 本身控制。在 TX 模式下，启动 TX 命令后，RF 按照协议格式先发射 Preamble 和 SyncWord 后，RF 会一直循环发射 TX FIFO 中的数据，直到收到其他命令退出 TX 模式。在 RX 模式下，RF 检测到 Preamble 和 SyncWord 后，RF 会将接收到的数据循环写入 RX FIFO 中。

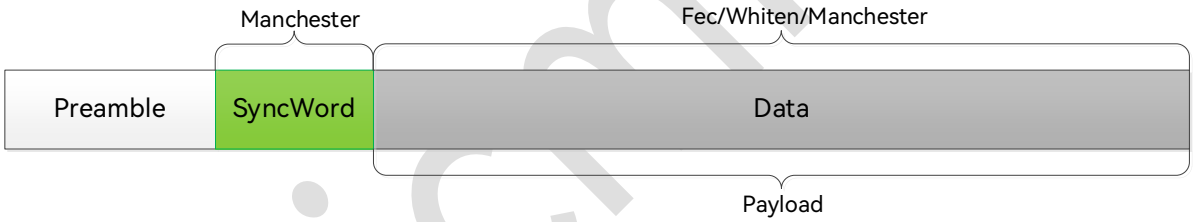


图 6-4：Mode 0 帧格式

6.6.2.1.2 Mode 1

Mode 1 帧格式包括 Preamble、SyncWord、Payload、CRC 域，Payload 域中的 Data 的长度由寄存器控制。

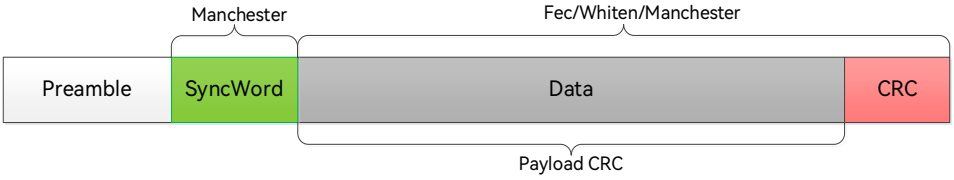


图 6-5：Mode 1 帧格式

Copyright © 2026 广芯微电子（广州）股份有限公司

6.6.2.1.3 Mode 2

Mode 2 帧格式包含 Preamble、SyncWord、Payload、CRC 域，其中 Payload 域由 Length 和 Data 组成，Length 在 FIFO 前 1 字节或前 2 个字节，Data 的长度由 Length 控制。

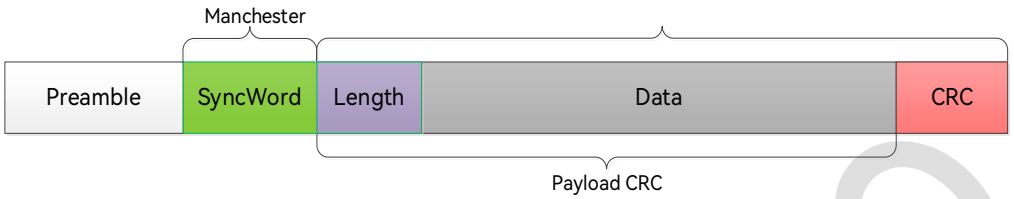


图 6-6：Mode 2 帧格式

6.6.2.1.4 Mode 3

Mode 3 帧格式包含 Preamble、SyncWord、Payload、CRC 域，其中 Payload 域由 Length、Address、Seqnum、FCS2、Data 组成，Length、Address、Seqnum、FCS2 都由寄存器控制且可以单独控制使能，Data 来自 FIFO，由 Length 控制数据长度。如果 Length 没有使能，发射数据帧格式中不包含 Length，Data 的长度由寄存器直接控制。

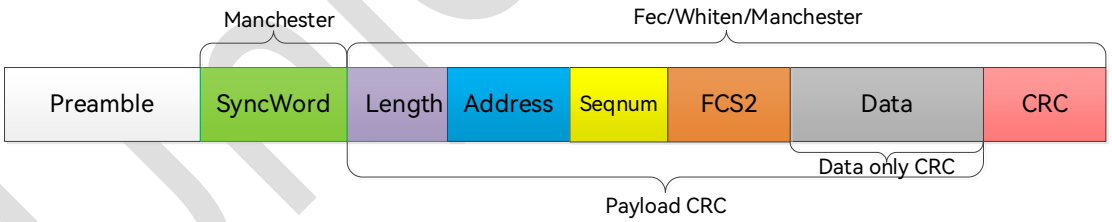


图 6-7：Mode 3 帧格式

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.6.2.2 数据包操作流程

6.6.2.2.1 RX数据包接收

在包模式中，从解调器输出的数据会先被移送至包处理机中进行解码，然后填入 FIFO。包处理机提供多种解码引擎和判断数据有效性的选项，这些可以减轻用户的操作。典型的包模式的 RX 工作顺序如下:

1. 初始化寄存器。
2. 配置对应的接收模式。
3. 发送RXON命令进入接收状态。
4. 根据相关的中断状态读取RX FIFO。
5. 自动进入IDLE状态以节省功耗。
6. 清除接收中断状态。

6.6.2.2.2 TX数据包发射

在包模式中，可以提前将数据在 IDLE 状态和 FSON 的状态下填入 FIFO 中，或者在 RF 发送数据的同时写入 FIFO，或者以上两种方法的结合。典型的包模式的 TX 工作顺序如下:

1. 初始化寄存器。
2. 发送IDLE状态命令，并将数据填入TX FIFO。
3. 寄存器设置发送中断。
4. 配置TXON命令进入发送状态。
5. 在相应的中断状态中将数据写入TX FIFO。
6. 完成N个数据包发送后，会自动退出到IDLE状态，无需发送命令。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

6.6.2.3 数据包字段

6.6.2.3.1 Preamble

Preamble 是发射数据包最前端固定的引导码，主要是用于接收端的信号检测和同步。而 Preamble 的长短直接影响链路建立速度、稳定性和能效，合理的 Preamble 长度可显著提升通信的质量，特别是在复杂环境下。对 TX 来说，Preamble 支持独立使能并可控发射长度。对于接收来说，RF 按 Preamble 匹配长度检测 Preamble Match 成功后会可产生中断通过 GPIO 输出。

表 6-12：Preamble 相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x2E	1	RW	tx_preamble_unit	发射 preamble 数量单位: 0：字节 1：位
	0	RW	tx_preamble_en	发射 preamble 使能: 0：禁止 1：使能
0x2F	7:0	RW	tx_preamble_len[7:0]	发射 preamble 长度低字节，发射长度为 tx_preamble_len + 1
0x30	7:0	RW	tx_preamble_len[15:8]	发射 preamble 长度高字节
0x31	7:0	RW	tx_preamble_set	preamble 设定值，按该值进行发射
0x4F	7	RW	preamble_len_sel	在非 WOR 多通道模式时，可以选择加长 preamble_match_len 的配置: 0：preamble_match_len[3:0] 1：reg0x50[7:0]
0x50	7:4	RW	ch1_prea_match_len	WOR 多通道模式时，通道 1 的匹配 preamble 长度设置
	3:0	RW	preamb_match_len	接收 preamble 匹配长度，单位为 bit 在 WOR 多通道时 pramble_match_len [3:0]为 ch0 的 preamble_len 配置，在非 WOR 多通道时，由 preamble_len_sel 选择加长 preamble_match_len 的配置
0x56	1	RW	preamble_int_en	Preamble 中断使能: 0：禁止 1：使能
0x61	6	R	preamble_int	Preamble 中断

Copyright © 2026 广芯微电子（广州）股份有限公司

寄存器地址	位数	RW	比特名	功能说明
0x74	1	RW	clr_preamble_int	写 1 清除 preamble 中断

6.6.2.3.2 SyncWord

SyncWord 是数据包通信位于 Preamble 和 Payload 之间的关键标识，直接影响通信的可靠性和安全性，RF 提供灵活的同步字配置选项，可根据应用场景在识别成功率、抗干扰能力和功耗之间取得平衡。RF 支持 SyncWord 的独立使能，并支持自由长度设置，曼彻斯特使能，支持 bit 顺序交换、高低位交换，同步字中断。

表 6-13：SyncWord 相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x32	7:4	RW	sync_thres	同步字检测允许的错误位数
	3	RW	sync_mancst_en	同步字曼切斯特编码使能: 0：禁止 1：使能
	2	RW	sync_byte_swap	同步字字节交换使能: 0：reg0x33 为 sync_id[7:0]，reg0x3a 为 sync_id[63:56] 1：reg0x33 为 sync_id[63:56]，reg0x3a 为 sync_id[7:0]
	1	RW	sync_bit_order	同步字 bit 顺序: 0：sync_id 的 LSB 1：sync_id 的 MSB
	0	RW	syncword_en	同步字使能: 0：禁止 1：使能
0x33	7:0	RW	sync_id[7:0]	同步字配置 sync_id[7:0]，同步字长度由 syncword_len 设置，如 synword_len 为 0x1f，则使用的同步字为 32 bits，具体数据由 sync_id[31:0]设置。 例如 sync_id[63:0]=0x12345678，syncword_len=0x23（syncword 长度为 36bits），sync_bit_order=1，则先发射 0x45678 的最高位；如 sync_bit_order=0，则先发射 0x45678 的最低位。
0x34	7:0	RW	sync_id[15:8]	同步字配置 sync_id[15:8]

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

寄存器地址	位数	RW	比特名	功能说明
0x35	7:0	RW	sync_id[23:16]	同步字配置 sync_id[23:16]
0x36	7:0	RW	sync_id[31:24]	同步字配置 sync_id[31:24]
0x37	7:0	RW	sync_id[39:32]	同步字配置 sync_id[39:32]
0x38	7:0	RW	sync_id[47:40]	同步字配置 sync_id[47:40]
0x39	7:0	RW	sync_id[55:48]	同步字配置 sync_id[55:48]
0x3A	7:0	RW	sync_id[63:56]	同步字配置 sync_id[63:56]
0x3B	5:0	RW	syncword_len	同步字 bit 长度，最长 64bits，长度为 syncword_len+1
0x56	2	RW	sync_int_en	Syncword 中断使能: 0：禁止 1：使能
0x61	7	R	syncword_int	Syncword 中断
0x74	2	RW	clr_syncword_int	写 1 清除 syncword 中断

6.6.2.3.3 Payload

Payload 是数据包通信中真正承载用户信息的核心部分，RF 支持灵活配置 Payload Data 编码，支持 NRZ、曼彻斯特、差分曼彻斯特、数据白化、FEC 等编码，并支持高低位互换。

在不同模式下，Payload Data 长度设置方式不一样，以下为各个模式设置。

1. Mode 0：Payload Data的长度是由FIFO长度决定，当FIFO独立使用时，Payload Data的长度为64bytes，当FIFO共享使用时，Payload Data的长度为128bytes。
2. Mode 1：Payload Data的长度由寄存器payload_length决定。
3. Mode 2：Payload Data的长度由FIFO第一个字节或者前2个字节决定。
4. Mode 3：当Length长度使能时，Data域长度由Length域决定。当Length不使能时，Data域长度由寄存器payload_length决定。

表 6-14：Payload 相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x21	7	RW	payload_bit_order	Payload bit 顺序: 0：LSB 低位在前 1：MSB 高位在前
0x22	7	RW	length_2byte_sel	选择 1 个或 2 个字节作为包长度控制域: 0：1 字节

Copyright © 2026 广芯微电子（广州）股份有限公司

寄存器地址	位数	RW	比特名	功能说明
				1：2 字节
	6	RW	length_byte_swap	包长度控制域为两个字节时，高低字节顺序交换： 0：低字节在前 1：高字节在前
	5	RW	mancst_dif_en	差分曼切斯特编码使能： 0：禁止 1：使能
	4	RW	mancst_inv	曼彻斯特编码反向： 0：上升沿为编码 1，下降沿为编码 0 1：下降沿为编码 1，上升沿为编码 0
	3:2	RW	pkt_enc_type	Payload 数据包编码： 00：NRZ 无编码 01：曼彻斯特编码 10：无效 11：交织编码
	1:0	RW	fec_type	Payload 数据包 FEC 类型： 00：NO FEC 01：1/3 FEC 10：2/3 FEC
0x3C	7:0	RW	payload_length[7:0]	Payload 字节长度
0x3D	7:0	RW	payload_length[15:8]	Payload 字节长度

6.6.2.3.4 Length

Length 域仅在 Mode 3 下支持，Length 域支持独立使能，并支持灵活设置。当 Length 使能时，Length 域决定 Mode 3 的 Data 域长度。当 Length 域不使能时，Mode 3 的 Data 域长度由寄存器 payload_length 决定。

表 6-15：Length 相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x22	7	RW	length_2byte_sel	选择 1 或 2 个字节作为包长度控制域： 0：1 字节 1：2 字节

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

寄存器地址	位数	RW	比特名	功能说明
	6	RW	length_byte_swap	包长度控制域为两个字节时，高低字节顺序交换： 0：低字节在前 1：高字节在前
0x3C	7:0	RW	payload_length[7:0]	Payload 字节长度
0x3D	7:0	RW	payload_length[15:8]	Payload 字节长度
0x3E	5	RW	m3_length_en	数据包模式 3 时，数据长度域控制： 0：禁止 1：使能
0xE8	7:0	R	m3_rx_length_value[7:0]	包模式 3，接收包长度域低字节
0xE9	7:0	R	m3_rx_length_value[15:8]	包模式 3，接收包长度域高字节

6.6.2.3.5 Address

Address 域仅在 Mode 3 下支持，Address 域支持独立使能，并支持灵活设置、地址过滤等。

表 6-16：Address 相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x3F	5:4	RW	m3_addr_size	数据包模式 3 时，地址长度为 m3_addr_size + 1
	3	RW	m3_addr_err_mask	数据包模式 3 时，地址错误 mask
	2	RW	m3_addr_split_mode	数据包模式 3 时，将地址分为源地址和目的地址，在返回 ACK 时，将收到的源地址和目的地址位置互换： 0：不互换 1：互换
	1	RW	m3_addr_pos_sel	数据包模式 3 时，地址位置选择： 0：address 放在 length 之后 1：address 放在 length 之前
	0	RW	m3_addr_en	数据包模式 3 时，地址域控制： 0：禁止 1：使能
0x40	7:0	RW	m3_addr_value[7:0]	数据包模式 3 时，地址数据
0x41	7:0	RW	m3_addr_value[15:8]	数据包模式 3 时，地址数据
0x42	7:0	RW	m3_addr_value[23:16]	数据包模式 3 时，地址数据
0x43	7:0	RW	m3_addr_value[31:24]	数据包模式 3 时，地址数据

Copyright © 2026 广芯微电子（广州）股份有限公司

寄存器地址	位数	RW	比特名	功能说明
0x44	7:0	RW	m3_addr_bitmask[7:0]	数据包模式 3 时,接收地址比较 mask,mask 为“1”时对应地址位不作比较
0x45	7:0	RW	m3_addr_bitmask[15:8]	数据包模式 3 时,接收地址比较 mask,mask 为“1”时对应地址位不作比较
0x46	7:0	RW	m3_addr_bitmask[23:16]	数据包模式 3 时,接收地址比较 mask,mask 为“1”时对应地址位不作比较
0x47	7:0	RW	m3_addr_bitmask[31:24]	数据包模式 3 时,接收地址比较 mask,mask 为“1”对应地址位不作比较
0x6A	0	R	m3_addr_comp_ok	1：包模式 3，接收地址匹配正确
0xE2	7:0	R	m3_rx_addr_value[7:0]	包模式 3 时，接收 Address 值
0xE3	7:0	R	m3_rx_addr_value[15:8]	包模式 3 时，接收 Address 值
0xE4	7:0	R	m3_rx_addr_value[23:16]	包模式 3 时，接收 Address 值
0xE5	7:0	R	m3_rx_addr_value[31:24]	包模式 3 时，接收 Address 值

6.6.2.3.6 Seqnum

Seqnum 域仅在 Mode 3 下支持，支持独立使能，Seqnum 的数据来源可来自寄存器或者内部计数器。在 TX 模式，Seqnum 作为数据包结构一并发出。在接收中，Seqnum 中自动填入到映射的寄存器，可以直接读取寄存器值。

表 6-17：Seqnum 相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x48	2	RW	m3_seqnum_bit_size	数据包模式 3 时，Seqnum 数据长度: 0：8 bits 1：16 bits
	1	RW	m3_seqnum_auto_inc	数据包模式 3 时，Seqnum 选择: 0: Seqnum 数据由{reg49,reg4a}配置 1：由内部 Seqnum 计数器配置，Seqnum 数据自动加 1
	0	RW	m3_seqnum_en	数据包模式 3 时，Seqnum 数据使能: 0：禁止 1：使能
0x49	7:0	RW	m3_seqnum_reg[7:0]	数据包模式 3 时，Seqnum 域配置值
0x50	7:0	RW	m3_seqnum_reg[15:8]	数据包模式 3 时，Seqnum 域配置值
0x61	1	R	m3_seqnum_ok	1：包模式 3，接收 Seqnum 正确
0xE0	7:0	R	m3_rx_seqnum_value[7:0]	包模式 3 时，接收 Seqnum 值

Copyright © 2026 广芯微电子（广州）股份有限公司

寄存器地址	位数	RW	比特名	功能说明
0xE1	7:0	R	m3_rx_seqnum_value[15:8]	包模式 3 时，接收 Seqnum 值
0xE6	7:0	R	m3_seqnum_cnt[7:0]	包模式 3 时，本地 Seqnum 计数器值
0xE7	7:0	R	m3_seqnum_cnt[15:8]	包模式 3 时，本地 Seqnum 计数器值

6.6.2.3.7 FCS2

FCS2 域仅在 Mode 3 下支持，FCS2 支持独立使能、灵活配置。

表 6-18：FCS2 相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x48	7	RW	m3_fcs2_en	数据包模式 3 时，FCS2 数据域使能： 0：禁止 1：使能
	6:4	RW	m3_fcs2_bit_size	数据包模式 3 时，FCS2 域 bit 长度
0x4B	7:0	RW	m3_fcs2_value	数据包模式 3 时，FCS2 数据，最高位表示 ACK request，其他位保留
0x6B	7:0	R	m3_rx_fcs2_value	包模式 3，接收 FCS2 域值

6.6.2.3.8 CRC

CRC 域在 Mode 1/2/3 下支持，CRC 域作为数据校验，确保数据完整性、可靠性的关键技术，RF 的 CRC 域支持独立使能，灵活配置，支持常用的标准多项式。

表 6-19：CRC 相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x16	2	RW	crc_err_rxrst	收到 CRC 错误时，状态机选择： 0：正常接收，置 CRC_ERR 标志 1：丢弃该包数据，重新进入接收
0x25	7	RW	crc_en	CRC 使能： 0：禁止 1：使能
	5	RW	crc_rx_infifo_en	接收的 CRC 值是否需要写入 RX FIFO： 0：禁止 1：使能
	4	RW	crc_bit_order	CRC bit 顺序： 0：LSB 1：MSB

Copyright © 2026 广芯微电子（广州）股份有限公司

寄存器地址	位数	RW	比特名	功能说明
	3	RW	crc_inv	CRC bit 取反: 0：禁止 1：使能
	2	RW	crc_byte_swap	CRC 字节交换使能: 0：禁止 1：使能
	1:0	RW	crc_len	CRC 长度: 00：8 位 01：16 位 10：24 位 11：32 位
0x26	7:0	RW	crc_poly[7:0]	crc_poly 多项式配置，见常用多项式
0x27	7:0	RW	crc_poly[15:8]	crc_poly 多项式配置，见常用多项式
0x28	7:0	RW	crc_poly[23:16]	crc_poly 多项式配置，见常用多项式
0x29	7:0	RW	crc_poly[31:24]	crc_poly 多项式配置，见常用多项式
0x2A	7:0	RW	crc_init_data[7:0]	crc_init_data 初始值配置
0x2B	7:0	RW	crc_init_data[15:8]	crc_init_data 初始值配置
0x2C	7:0	RW	crc_init_data[23:16]	crc_init_data 初始值配置
0x2D	7:0	RW	crc_init_data[31:24]	crc_init_data 初始值配置
0x3E	4	RW	m3_crc_sel	数据包模式 3 时，CRC 计算数据区域选择: 0：整个 payload 域做 CRC 计算 1：只对 data 域做 CRC 计算
0x61	5	R	crc_error	1：CRC error

表 6-20：常用多项式表

名称	生成多项式	简记式
CRC-4	$X^4 + X + 1$	0x03
CRC-8	$X^8 + X^2 + Xs + 1$	0x07
CRC-8/MAXIM	$X^8 + X^5 + X^4 + 1$	0x31
CRC-8/SAE-J1850	$X^8 + X^4 + X^3 + X^2 + 1$	0x1D
CRC-12	$X^{12} + X^{11} + X^3 + X^2 + X + 1$	0x80F
CRC-16	$X^{16} + X^{15} + X^2$	0x8005
CRC-CCITT	$X^{16} + X^{12} + X^5 + 1$	0x1021
CRC-32	$X^{32} + X^{26} + X^{23} + ... + X^2 + X + 1$	0x04C11DB7
CRC-32C	$X^{32} + X^{28} + X^{27} + ... + X^8 + X^6 + 1$	0x1EDC6F41

Copyright © 2026 广芯微电子（广州）股份有限公司

6.7 低功耗收发功能（SLP）

RF可通过配置相关寄存器使RF的TX和RX工作于Duty Cycle运行模式以节省芯片功耗，并提供了一系列的选项，能够帮助用户在不同的应用需求下实现超低功耗（SLP：Super Low Power）的发射和接收。同时WOR模式支持最多4个通道的跳频发射和接收，并且在接收模式下，每个通道的载波频率、数据率和滤波器带宽都可以单独配置。

使能 WOR 命令后，RF 在工作状态和 SLEEP 状态之间自动定时切换，WOR 唤醒周期由唤醒计数器 wor_timer 控制，该计数器的时钟源为 RCL 或 RCL 的分频时钟，其工作流程图如图 6-8 所示：

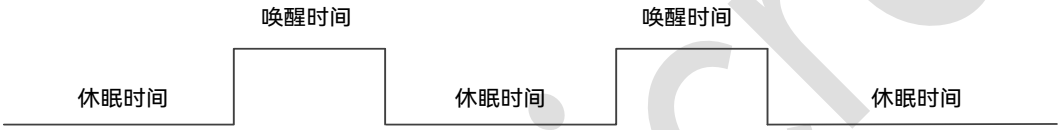


图 6-8：WOR 工作流程图

在发射和 IDLE 模式下，唤醒时间是由 t_1 时间段组成。在接收模式下，唤醒时间是由 t_1、t_2、t_3 时间段组成，其中 t_1 和 t_2 的扩展延长条件分别由寄存器 wor_ext_sel 和 wor_t2_ext_sel 配置。

时间参数计算公式如下：

t = N * 2^div/rcl

其中：N 为寄存器设置值，div 为分频系数，RCL 为低速睡眠时钟，如 RCL=36kHz，div=1，时间 t_1 设置 N=0x000A，时间：t_1 = 0x000A*2^1/36kHz = 0.555ms

注：在 WOR 运行模式，建议不要修改与 WOR 相关的寄存器，如需修改，退出 WOR 模式进入 IDLE 或 Sleep 状态后修改。

表 6-21：WOR 相关寄存器

寄存器地址	位数	RW	比特名	功能说明
0x05	6	RW	wor_hop_en	WOR 唤醒后自动跳频使能: 0：禁止 1：使能

Copyright © 2026 广芯微电子（广州）股份有限公司

寄存器地址	位数	RW	比特名	功能说明
	5:4	RW	wor_hop_max	WOR 唤醒后自动跳频通道数量，最大 4 个信道，信道频率 ch_f=ch_freq+step*index 信道号 index 分别由寄存器：ch_index、ch1_freq_num、ch2_freq_num、ch3_freq_num 设置。
0x50	7:4	RW	ch1_prea_match_len	WOR 多通道模式时，通道 1 的匹配 preamble 长度设置
	3:0	RW	preamble_match_len	接收 preamble 匹配长度，单位为 bit 在 WOR 多通道时 pramble_match_len [3:0]为 ch0 的 preamble_len 配置，在非 WOR 多通道时，由 preamble_len_sel 选择加长 preamble_match_len 的配置
0x51	7:4	RW	ch3_prea_match_len	WOR 多通道模式时，通道 3 的匹配 preamble 长度设置
	3:0	RW	ch2_prea_match_len	WOR 多通道模式时，通道 2 的匹配 preamble 长度设置
0x57	7:6	RW	wor_event_gpio_sel	选择一个 GPIO 输出 wor_event 信号： 00：nIRQ 01：GPIO0
0x6D	7:0	R	wor_ch	WOR 多通道模式时，当前通道指示
0x74	4	RW	wor_go_on	写 1 继续 WOR 模式，当 wor_ext_mode 为 0，即 WOR 进入 t_3 模式后一直保持在 T3 状态，这时如果需要重新进入 WOR 循环，可以对该位写 1，继续启动 WOR
0x7C	7:0	RW	command	0x88：WOR，WOR 功能开启命令，rcl_en 寄存器需为 1。
0xC3	7:4	RW	wor_rtx_gap[3:0]	wor_rtx_cont 为 1 时，等待一段时间重新进入发射和接收状态，时间为 wor_rtx_gap*40μs
	3:0	RW	wor_clk_sel[3:0]	WOR 功能计算器时钟分频选择： 0000：1 分频 0001：2 分频 0010：4 分频 … 1111：32768 分频

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

寄存器地址	位数	RW	比特名	功能说明
0xC4	6:5	RW	wor_rtx_sel	WOR 唤醒后工作命令: 00/11：IDLE 01：RX 10：TX
	4	RW	wor_t3_ext_mode	t_3 期间工作模式，在 t_3 时写 wor_go_on 寄存器为“1”立即进入 sleep: 0：t_3 时间计数满自动进入 sleep 1：保持在 t_3
	3:2	RW	wor_t2_ext_sel[1:0]	非 0 时，使能 t_2 时间计数: 00：t_2 扩展不打开，无 t_2 时间 01：rssi_pjd_valid 10：preamble_match 11：syncword_match
	1:0	RW	wor_ext_sel[1:0]	t_1 期间扩展信号选择: 00：不扩展 01：rx_rssi_valid 10：rssi_pjd_valid 11：preamble_match
0xC5	7:0	RW	wor_sleep_time[7:0]	WOR Sleep 时间: (1/rcl)*(2^wor_clk_sel)*wor_sleep_time
0xC6	7:0	RW	wor_sleep_time[15:8]	WOR Sleep 时间
0xC7	7:0	RW	wor_t1_time[7:0]	WOR t_1 时间: (1/rcl)*(2^wor_clk_sel)*wor_t1_time
0xC8	7:0	RW	wor_t1_time[15:8]	WOR t_1 时间
0xC9	7:0	RW	wor_t2_time[7:0]	WOR t_2 时间: (1/rcl)*(2^wor_clk_sel)*wor_t2_time
0xCA	7:0	RW	wor_t2_time[15:8]	WOR t_2 时间
0xCB	7:0	RW	wor_t3_time[7:0]	WOR t_3 时间: (1/rcl)*(2^wor_clk_sel)*wor_t3_time
0xCC	7:0	RW	wor_t3_time[15:8]	WOR t_3 时间

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

6.7.1 超低功耗发射模式

在 TX Duty-Cycle 模式下，唤醒状态和睡眠状态定时切换，唤醒时间由 t_1 时间段组成，唤醒的时间 t_1 和睡眠的时间由寄存器配置固定。唤醒窗口结束后，RF 立即进入睡眠状态，因此数据包的发射时间要低于唤醒时间。数据包发射完成后，RF 默认回到 IDLE 状态，等待唤醒窗口结束再自动切换到睡眠状态。

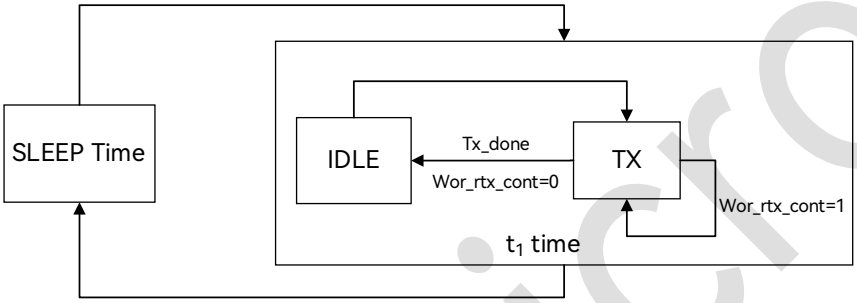


图 6-9：超低功耗发射流程

操作流程如下：

1. 初始化 RF 并进入 IDLE 状态。
2. 写 TXFIFO 数据，写 pw_fifo_en=1。
3. 配置调制参数、包模式及帧格式。
4. 启动和校准 RCL。
5. 配置 wor_sleep_time 和 wor_t1_time，wor_t1_time 要大于单包发射时间。
6. 写 wor_ext_sel=2’b00，wor_t2_ext_sel=2’b00，wor_rtx_sel=2’b10。
7. 写 WOR 命令。

6.7.2 超低功耗接收模式

在 RX Duty-Cycle 模式下，唤醒状态和睡眠状态定时切换，唤醒时间由 t_1、t_2、t_3 时间段组成，唤醒的时间 t_1、t_2、t_3 和睡眠的时间由寄存器配置固定。唤醒窗口结束后，RF 立即进入睡眠状态。SLP 接收的核心是如何让接收机在无信号时尽量缩短 RX 的时间，在有信号时又能够恰当地延长 RX 的时间进行接收，最终达到功耗最小化并稳定接收的效果，所以唤醒时间执行 t_1 时间后是否需要延

Copyright © 2026 广芯微电子（广州）股份有限公司

长到 t_2 或者 t_3，可通过 t_1 和 t_2 的扩展延长条件设置，分别由寄存器 wor_ext_sel 和 wor_t2_ext_sel 配置。唤醒监测源分为 rx_rssi_valid、rssi_pjd_valid、Preamble_match、Syncword_match。

收到唤醒信号后的唤醒时间和检测源控制如表 6-22 和表 6-23 所示:

表 6-22：t_1 扩展条件表

wor_ext_sel	功能说明	T1 RX 延长条件
00	窗口时间为 t_1，t_1 时间结束后重新进入 SLEEP	固定 t_1 时间,不延长， wor_ext_sel 和 wor_ext_sel 都必须为 00，可作为定时复位功能
01	t_1 窗口时间内,如果检测到有效信号,则 RX 进入 t_2 或 t_3 窗口	检测到 rx_rssi_valid 有效
10	t_1 窗口时间内,如果检测到有效信号,则 RX 进入 t_2 或 t_3 延长窗口	检测到 rssi_pjd_valid 有效
11	t_1 窗口时间内,如果检测到有效信号,则 RX 进入 t_2 或 t_3 延长窗口	检测到 preamble_match 有效

表 6-23：t_2 扩展条件表

wor_t2_ext_sel	功能说明	T2 RX 延长条件
00	状态机不进入 t_2 窗口时间	-
01	t_2 使能，t_2 窗口时间内，如果检测到有效信号，则进入 t_3 窗口	检测到 rssi_pjd_valid 有效
10	t_2 使能，t_2 窗口时间内，如果检测到有效信号，则进入 t_3 窗口	检测到 preamble_match 有效
11	t_2 使能，t_2 窗口时间内，如果检测到有效信号，则进入 t_3 窗口	检测到 syncword_match 有效

在 t_3 时间结束后，可以由 WOR_EXT_MODE 选择重新进入 SLEEP 继续执行 WOR 功能，或者一直停留在 RX。WOR_EXT_MODE 为 0 时，t_3 结束后自动进入 SLEEP。WOR_EXT_MODE 为 1 时，状态机停留在 t_3 窗口。在 t_3 期间，MCU 可以随时写 wor_go_on 寄存器为 1，立即进入 SLEEP，重新进行 WOR 功能。

下面介绍两种基本的 SLP 实现方案:

方案 1：t_1、t_2 都扩展，t_1 扩展信号选择 rx_rssi_valid，t_2 扩展选择 rssi_pjd_valid 信号。

Copyright © 2026 广芯微电子（广州）股份有限公司

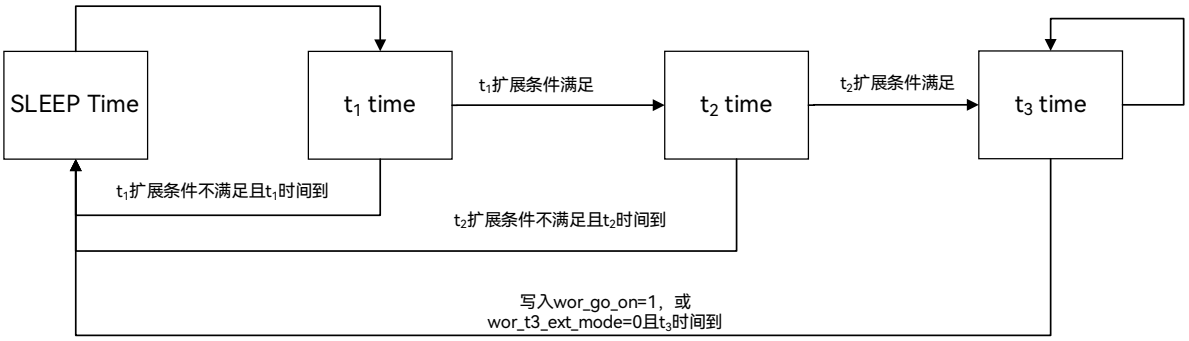


图 6-10：SLP 实现方案 1 流程图

操作流程如下：

1. 初始化 RF 并进入 IDLE 状态。
2. 配置解调参数、包模式及帧格式。
3. 启动和校准 RCL。
4. 配置 wor_sleep_time、wor_t1_time、wor_t2_time 和 wor_t3_time。
5. 写 wor_ext_sel='b01，wor_t2_ext_sel='b01，wor_rtx_sel='b01。
6. 写 pjd_en='b1。
7. 写 WOR 命令。
8. 等待 rx_pkt_done 中断，如果 RF 进入 t_3 并完成一包数据接收，会给出 rx_pkt_done 中断信号。
9. 清 RXFIFO 读指针，读 RXFIFO 数据。
10. 写 wor_go_on='b1，WOR 状态机立即进入 SLEEP，继续运行 WOR 功能。

方案 2：t_1 扩展，t_1 扩展信号选择 rssi_pjd_valid；t_2 关闭。

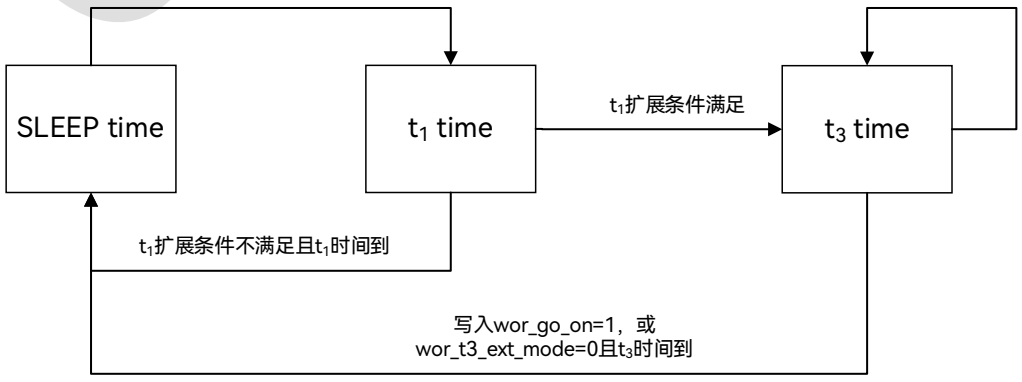


图 6-11：SLP 实现方案 2 流程图

Copyright © 2026 广芯微电子（广州）股份有限公司

操作流程如下:

1. 初始化 RF 并进入 IDLE 状态。
2. 配置解调参数、包模式及帧格式。
3. 启动和校准 RCL。
4. 配置 wor_sleep_time、wor_t1_time、wor_t2_time 和 wor_t3_time。
5. 写 wor_ext_sel='b01，wor_t2_ext_sel='b00，wor_rtx_sel='b01。
6. 写 pjd_en='b1。
7. 设置 RSSI 门限 rx_rssi_thr。
8. 写 WOR 命令。
9. 等待 rx_pkt_done 中断，如果 RF 进入 t_3 并完成一包数据接收，会给出 rx_pkt_done 中断信号。
10. 清 RXFIFO 读指针，读 RXFIFO 数据。
11. 写 wor_go_on='b1，WOR 状态机立即进入 SLEEP，继续运行 WOR 功能。
12. 方案1需要设置RSSI门限，门限设置的高低可能会影响极限灵敏度，常规应用建议选择方案2。

6.7.3 多通道发射模式

多通道轮询发射模式是指每次唤醒后根据设置使能的通道进行轮询执行 t_1 发射，最多可进行四个通道的轮循，即：RF 唤醒后先切换至通道 1 执行 t_1，待通道 1 执行 t_1 完成后切换通道 2 重新执行 t_1，直到所有通道执行 t_1 后，RF 进入睡眠。

RF 实际工作时间为 t_1*通道数量，工作流程如图 6-12 所示:

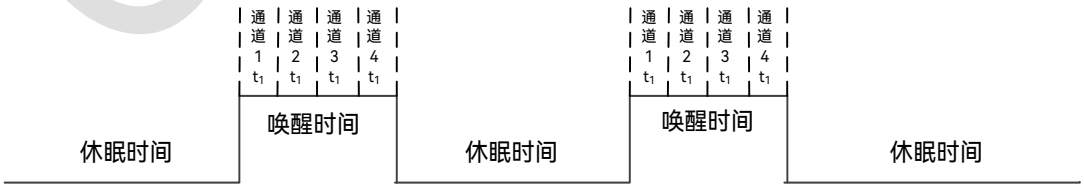


图 6-12：多通道发射模式流程图

在多通道发射模式下，每个通道发射的数据率和频偏都与通道 1 的一致，各个通道的频点计算公式如下:

Copyright © 2026 广芯微电子（广州）股份有限公司

CH1_freq = ch_freq+ chn_index * step

CH2_freq = ch_freq + ch2_freq_num * step

CH3_freq = ch_freq + ch3_freq_num * step

CH4_freq = ch_freq + ch4_freq_num * step

操作流程如下：

1. 初始化 RF 并进入 IDLE 状态。
2. 写 TXFIFO 数据，写 pw_fifo_en=1。
3. 配置调制参数、包模式及帧格式。
4. 启动和校准 RCL。
5. 配置 wor_sleep_time 和 wor_t1_time，wor_t1_time 要大于单通道的单包发射时间。
6. 配置跳频通道数量 wor_hop_max 并使能自动跳频 wor_hop_en='b1。
7. 配置步进 ch_step 和通道 ch_index、ch2_freq_num、ch3_freq_num 和 ch4_freq_num。
8. 写 wor_ext_sel='b00，wor_t2_ext_sel='b00，wor_rtx_sel='b10。
9. 写 WOR 命令。

6.7.4 多通道接收模式

多通道轮询接收模式是指每次唤醒后根据设置使能的通道进行轮询执行 t_1 接收，最多可进行四个通道的轮循。即 RF 唤醒后先切换至通道 1 执行 t_1，如果 t_1 未扩展或者 t_1 已扩展但未满足扩展条件，则切换通道重新执行 t_1。如果 t_1 已扩展并满足条件，则 t_1 时间扩展到 t_2 继续执行，如果 t_2 未扩展或者 t_2 已扩展但未满足扩展添加，则切换通道重新执行 t_1，如果 t_2 已扩展并满足扩展条件，则 t_2 时间扩展到 t_3，等待接收完成写 wor_go_on='b1 或 t_3 完成后，直接进入 SLEEP，剩余通道不执行，等待下一次唤醒后重新开始轮询。工作流程如图 6-13 所示：

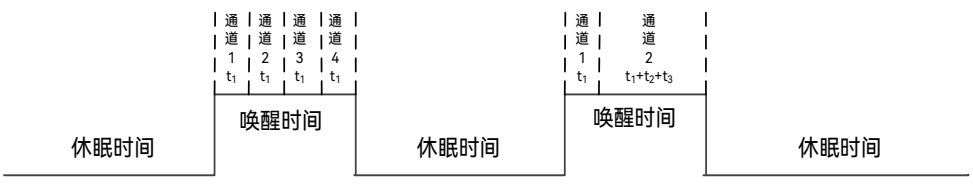


图 6-13：多通道接收模式流程图

Copyright © 2026 广芯微电子（广州）股份有限公司

如图 6-13，多通道接收下，第一次唤醒时，每个通道都没有接收到有效信号，当所有通道都执行完成 t_1 时间后进入睡眠。当第二次唤醒时，执行通道 1 的 t_1 时间，RF 没有收到有效信号，进行执行通道 2 的 t_1 时间，在通道 2 收到有效信号，处理完后直接进入睡眠模式，剩余通道不轮询执行。

在多通道接收模式下，每个通道的载波频率（信道号）、数据率和滤波器带宽都可以单独配置，各个通道的频点计算公式如下：

CH1_freq = ch_freq+ chn_index * step

CH2_freq = ch_freq + ch2_freq_num * step

CH3_freq = ch_freq + ch3_freq_num * step

CH4_freq = ch_freq + ch4_freq_num * step

操作流程如下：

1. 初始化 RF 并进入 IDLE 状态。
2. 配置解调参数、包模式及帧格式。
3. 启动和校准 RCL。
4. 配置 wor_sleep_time、wor_t1_time、wor_t2_time 和 wor_t3_time。
5. 配置跳频通道数量 wor_hop_max 并使能自动跳频 wor_hop_en='b1。
6. 配置步进 ch_step 和通道 ch_index、ch2_freq_num、ch3_freq_num 和 ch4_freq_num。
7. 配置各个通道的数据率和滤波器带宽。
8. 写 wor_ext_sel='b01，wor_t2_ext_sel='b00，wor_rtx_sel='b01。
9. 写 pjd_en='b1。
10. 设置 RSSI 门限 rx_rssi_thr。
11. 写 WOR 命令。
12. 等待 rx_pkt_done 中断，如果 RF 进入 t_3 并完成一包数据接收，会给出 rx_pkt_done 中断信号。
13. 清 RXFIFO 读指针，读 RXFIFO 数据。
14. 写 wor_go_on='b1，WOR 状态机立即进入 SLEEP，继续运行 WOR 功能。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

7 EFC

7.1 概述

芯片上集成了 64kbyte 的 eFlash 存储器，用于保存芯片所有的关键脱机信息和数据。EFC 为 eFlash 控制器，在 CPU 的配置下，完成 Flash 读、写、擦除等操作。

7.2 主要特性

- 支持 EFlash 的读写（8/16/32 位）、sector 擦除和 chip 擦除等操作流程
- 读等待时间可以配置
- 主区有 128 个 sector，每个 512 字节
- NVR 区有 2 个 sector，每个 512 字节
- 支持对 NVR 区域擦/写保护功能
- 支持擦写保护功能
- 支持自动锁总线功能
- Sector 擦除时间 5ms（max.），Chip 擦除时间 40ms（max.），word 写 20μs（max.），读时间 25ns（max.）

7.3 寄存器描述

寄存器基地址：0x0110_0000

表 7-1：EFC 寄存器列表

偏移地址	名称	描述
0x00	EFC_CTRL	控制寄存器
0x04	EFC_SEC	写擦除操作安全寄存器
0x08	EFC_STATUS	状态寄存器

Copyright © 2026 广芯微电子（广州）股份有限公司

偏移地址	名称	描述
0x0C	EFC_INTSTATUS	中断状态寄存器
0x10	EFC_INEN	中断使能寄存器
0x14	EFC_HALFUS	时间标尺寄存器
0x20	EFC_RCHTRIM	RCH TRIM寄存器
0x24	EFC_RCLTRIM	RCL TRIM寄存器

7.3.1 控制寄存器 EFC_CTRL（偏移：00h）

位	名称	属性	复位值	描述
31:7	RSV	-	-	保留
6:3	Rd_Wait	RW	4'h00	读等待时间设置位。其为读操作 EFlash 端口等待的时钟周期数。EFlash 要求读等待时间至少为 25ns，以满足 EFlash 读的最大延迟。 0：EFlash 端口等待 1 个系统时钟周期，总线无效率损失 1：EFlash 端口等待 2 个系统时钟周期，总线 Hreadyout 信号拉低一个时钟周期 …
2	Chip_Erase_Mode	RW	1'b0	Chip Erase Mode 模式设置位： 0：Chip Erase Mode 模式禁止 1：Chip Erase Mode 模式使能
1	Sector_Erase_Mode	RW	1'b0	Sector Erase Mode 模式设置位： 0：Sector Erase Mode 模式禁止 1：Sector Erase Mode 模式使能
0	Write_Mode	RW	1'b0	Write 模式设置位： 0：写操作模式禁止 1：写操作模式使能

7.3.2 写擦安全寄存器 EFC_SEC（偏移：04h）

位	名称	属性	复位值	描述
31:0	Write_Lock_Ser	W	32'h00000000	向 EFlash 写数据/擦除前，须向此寄存器内写 0x55aaaa55 值，否则控制其忽略此次写操作。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

7.3.3 状态寄存器 EFC_STATUS（偏移：08h）

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留
2	Nvr2_Lock	RO	1'b0	Nvr2 区是否锁住: 0：Nvr2 区没有锁住 1：Nvr2 区已经锁住
1	Nvr1_Lock	RO	1'b0	Nvr1 区是否锁住: 0：Nvr1 区没有锁住 1：Nvr1 区已经锁住
0	EFlash_Ready	RO	1'b1	EFlash 状态指示位，该反映 EFlash 工作的状态: 0：EFlash 状态忙 1：EFlash 状态空闲

7.3.4 中断状态寄存器 EFC_INTSTATUS（偏移：0Ch）

位	名称	属性	复位值	描述
31:5	RSV	-	-	保留
4	Wrong_Prog	RW	1'b0	操作状态: 0：正常状态 1: 写或擦除操作有误。当 EFC_CTRL 寄存器的 Chip_Erase_Mode、Sector_Erase_Mode、Write_Mode 位有 2 位或以上为 1 时并进行擦写操作，此位均会置 1 写 1 清 0
3	Boot_Err	RW	1'b0	Boot 区状态 0：正常状态 1: Boot 区发生操作错误。当对应的 Boot 区 Lock 住时，对此 Boot 区域进行写擦操作，或者对 Boot 区域进行 Chip Erase 操作时，此位均会置 1 写 1 清 0

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2	Nvr2_Err	RW	1'b0	Nvr2 区状态 0：正常状态 1：Nvr2 区发生操作错误。当对应的 Nvr2 区 Lock 住时，对此 Nvr2 区域进行写擦操作，或者对 Nvr 区域进行 Chip Erase 操作时，此位均会置 1 写 1 清 0
1	Nvr1_Err	RW	1'b0	Nvr1 区状态: 0：正常状态 1：Nvr1 区发生操作错误。当对应的 Nvr1 区 Lock 住时，对此 Nvr1 区域进行写擦操作，或者对 Nvr 区域进行 Chip Erase 操作时，此位均会置 1 写 1 清 0
0	ErWr_done	RW	1'b0	写/擦除完成中断状态位: 0：写/擦除未完成 1：写/擦除完成 写 1 清除该位，如果中断允许，则产生中断

7.3.5 中断使能寄存器 EFC_INEN（偏移：10h）

位	名称	属性	复位值	描述
31:5	RSV	-	-	保留
4	Wrong_Prog_En	RW	1'b0	Wrong_Prog 中断使能: 0：Wrong_Prog 中断不使能 1：Wrong_Prog 中断使能
3	Boot_Err_En	RW	1'b0	Boot_Err 中断使能: 0：Boot_Err 中断不使能 1：Boot_Err 中断使能
2	Nvr2_Err_En	RW	1'b0	Nvr2_Err 中断使能: 0：Nvr2_Err 中断不使能 1：Nvr2_Err 中断使能
1	Nvr1_Err_En	RW	1'b0	Nvr1_Err 中断使能: 0：Nvr1_Err 中断不使能 1：Nvr1_Err 中断使能

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
0	Er_done_En	RW	1’b0	擦除完成中断使能: 0：写/擦除中断不使能 1：写/擦除中断使能

7.3.6 时间标尺寄存器 EFC_HALFUS（偏移：14h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	Half_Us	RW	8’h0F	对 EFlash 进行擦写前,需根据系统 HCLK 的时钟频率，设置此寄存器。公式如下: 0.5μs = Thclk *（Half_Us + 1） 即 HCLK 时钟的周期，乘以 Half_Us + 1 的值，将等于 0.5μs

7.3.7 RCH TRIM 寄存器 EFC_RCHTRIM（偏移：20h）

位	名称	属性	复位值	描述
31:10	RSV	-	-	保留
9:0	ISEL	RW	10’h06F	64M RCH TRIM 值 ISEL[9:5]为粗调位，以 5’hf 值为中心，每加减 1，RCH_CLKOUT 增减 3% ISEL[4:0]为精调位，以 5’h10 值为中心，每加减 1，RCH_CLKOUT 增减 0.27%

7.3.8 RCL TRIM 寄存器 EFC_RCLTRIM（偏移：24h）

位	名称	属性	复位值	描述
31:10	RSV	-	-	保留
9:8	RTRIM	-	2’b01	32k RCL TRIM 值 RTIM
7:5	RSV	-	-	保留
4:0	S	RW	5’h0F	32k RCL TRIM 值 S

Copyright © 2026 广芯微电子（广州）股份有限公司

7.4 功能描述

7.4.1 地址映射

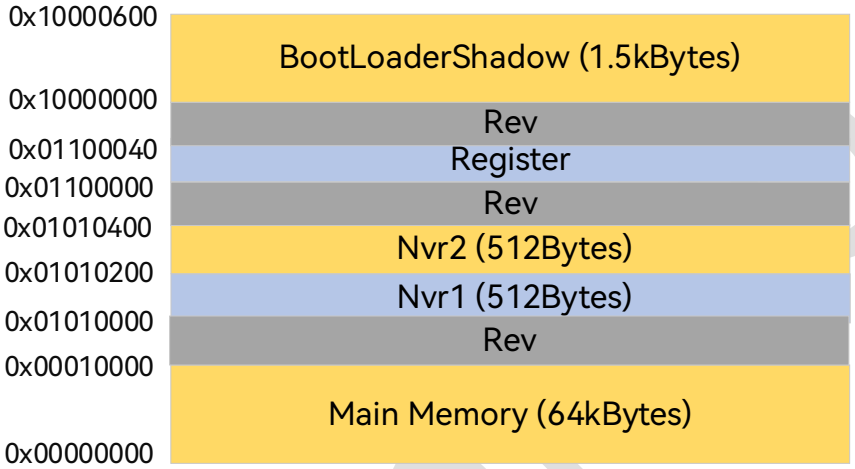


图 7-1：EFlash Main 区启动地址映射

7.4.2 自动锁总线

针对 EFlash 擦写的时间较长，且在 EFlash 擦写时间内 EFlash 不可读的特性，EFC 控制器做了自动锁总线功能。即当 EFlash 在擦写时间段，如果当前 CPU 未访问 EFlash 的 main 区域和 Nvr 区域，则系统的 Hready 信号未被拉低，即 CPU 仍旧可以运行，当 CPU 再次访问 EFlash 的 Main 区或者 Nvr 区时，系统的 Hready 信号会立刻被拉低，CPU 会被锁住，直到前次 EFlash 擦写完成后，且当前访问的操作也完成后，CPU 才会被释放。

7.4.3 EFC 上电预读

EFC 上电时，会自动从 Nvr 区内的指定地址读取出模拟相关的 Trim 参数传递给模拟相应的模块。EFC 复位释放早于系统 CPU 复位。当 EFC 完成预读后，系统才会释放 CPU 的复位。

Copyright © 2026 广芯微电子（广州）股份有限公司

7.4.4 EFlash 读效率

当RD_WAIT值设置为 0 时，CPU取值时无效率损失，读EFlash与读取Rom在控制器端时序相同。RD_WAIT设置为 1 时，EFC Ahb端接口的hreadyout信号在每个读操作时会被拉低 1 个周期。

7.5 软件流程

7.5.1 Read 操作

EFlash 上电稳定后可以执行读操作。读操作注意配置读等待时间 RD_WAIT，最小值为 40ns。

7.5.2 Write 操作

EFlash 上电稳定后可以执行写操作。写操作之前需要向 EFC_SEC 寄存器内写 0x55AAAA55，否则 EFC 忽略此次写操作。

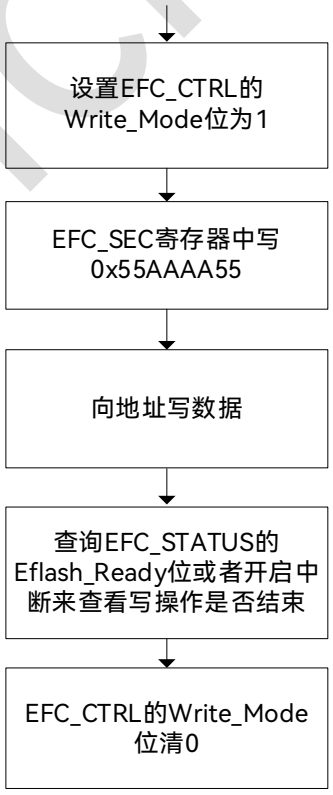


图 7-2：写操作流程

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

7.5.3 Erase 操作

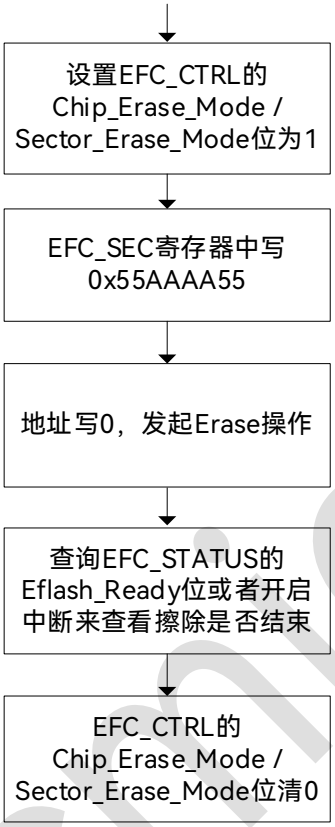


图 7-3：擦除操作流程

UniChro

 Copyright © 2026 广芯微电子（广州）股份有限公司

8 NVIC

8.1 概述

内嵌套向量中断控制器（NVIC）是 Cortex-M0+的一个重要组成部分。它与 CPU 处理器内核紧密耦合，实现低中断延迟以及对新到中断的有效处理，外部中断信号连接到 NVIC，NVIC 将对这些中断进行优先级排序。

Cortex-M0+处理器内置了嵌套向量中断控制器（NVIC），可支持最多 32 个中断请求（IRQ）输入，有 4 个中断优先级，可处理复杂逻辑，能进行实时控制和中断处理。

所有的 NVIC 寄存器只能采用字传输。任何试图读/写半字或字节的结果都是不可预知的。

NVIC 寄存器都是小端格式。访问处理器要正确处理处理器的大小端配置。

（关于 NVIC 更详细的内容，可查看 Cortex-M0+系列内核的相关官方文档）

8.2 主要特性

- 32 个外部中断，每个中断具有 4 级优先级
- 专用的不可屏蔽中断（NMI）
- 同时支持电平和脉冲中断触发
- 中断唤醒控制器，支持极低功耗休眠模式

8.3 中断源

表 8-1：中断源

中断号	中断源	备注
[0]	GPIOA	-
[1]	GPIOB	-
[2]	GPIOC	-

Copyright © 2026 广芯微电子（广州）股份有限公司

中断号	中断源	备注
[3]	GPIOD	-
[4]	DMA	-
[5]	LPTimer1	-
[6]	UART0	-
[7]	LPUART	-
[8]	UART1	-
[9]	I2C	-
[10]	SPI0	-
[11]	SPI1	-
[12]	CAN	-
[13]	VREF	-
[14]	GTimer0	-
[15]	GTimer1	-
[16]	GTimer2	-
[17]	QSPI	-
[18]	LPTimer0	-
[19]	COMP0	-
[20]	GPIOE	-
[21]	COMP1	-
[22]	WDT	-
[23]	RTC	-
[24]	ADC	-
[25]	LPTimer2	-
[26]	-	-
[27]	WWDT	-
[28]	VDT	-
[29]	OPA	-
[30]	FLASH interrupt	-
[31]	-	-
NMI	-	保留

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

9 UART0

9.1 概述

UART0 串口模块，带有 8 比特 4 级的接收 FIFO。

9.2 主要特性

- 提供标准的异步通讯位（起始位、奇偶位和停止位）
  - 生成 1 位起始位
  - 支持 8 比特的数据位宽
  - 生成 1 位校验位（可设置奇校验或偶校验），或无校验位
  - 生成 1 位停止位
  - 字节从低位到高位依次传输
- 8 比特 4 级的接收 FIFO，无发送 FIFO
- 可编程波特率（波特率可以根据参数 F/D 调整），2*8 比特波特率参数寄存器
- 支持数据通讯及错误处理中断
  - 状态位的访问可采用查询或者中断两种方式
  - FIFO 非空、半满、全满、溢出标志
  - 奇偶校验错误标志
- 具有起始位有效性检测功能
- 可支持 9600bps、19200bps、115200bps 等常见波特率的传输

9.3 寄存器描述

UART0 寄存器基地址：0x40000000

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

表 9-1：UART0 寄存器列表

偏移地址	名称	描述
0x00	UART_ISR	中断状态寄存器
0x04	UART_IER	中断使能寄存器
0x08	UART_CR	控制寄存器
0x0C	UART_TDR	发送数据寄存器
0x0C	UART_RDR	接收数据寄存器
0x10	UART_BRPL	波特率参数低位寄存器
0x14	UART_BRPH	波特率参数高位寄存器

9.3.1 中断状态寄存器 UART_ISR（偏移：00h）

位	名称	属性	复位值	描述
31:6	RSV	-	-	保留
5	FIFO_NE	RW	1’b0	FIFO 非空标志： 0：FIFO 空 1：FIFO 非空 当 FIFO 读空时，此位自动清 0。软件也可以清除此位，写 0 清除
4	FIFO_HF	RW	1’b0	FIFO 半满标志： 0：FIFO 非半满 1：FIFO 半满 当 FIFO 中数据读空时，此位自动清 0。软件也可以清除此位，写 0 清除
3	FIFO_FU	RW	1’b0	FIFO 全满标志： 0：FIFO 非全满 1：FIFO 全满 当读取 FIFO 中数据，此位自动清 0。软件也可以清除此位，写 0 清除
2	FIFO_OV	R	1’b0	Rx-FIFO 接收溢出错误： 0：没有接收溢出错误发生 1：发生了接收溢出错误 软件清除此位，写 0 清除
1	TXEND	RW	1’b0	UART 发送完成标志： 0：发送没有完成 1：发送完成 此位硬件置 1，软件清除，写 0 清除

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
0	TRE	RW	1'b0	UART 发送/接收奇偶校验错误标示: 0：UART 发送/接收完成时无奇偶校验错误 1：UART 发送/接收完成时有奇偶校验错误 此位硬件置 1，软件清除，写 0 清除

9.3.2 中断使能寄存器 UART_IER（偏移：04h）

位	名称	属性	复位值	描述
31:6	RSV	-	-	保留
5	FIFO_EN	RW	1'b0	FIFO 非空中断使能: 0：禁止 1：使能
4	FIFO_HFEn	RW	1'b0	FIFO 半满中断使能: 0：禁止 1：使能
3	FIFO_FUEn	RW	1'b0	FIFO 全满中断使能: 0：禁止 1：使能
2	FIFO_OVEn	RW	1'b0	Rx-FIFO 接收溢出中断使能: 0：禁止 1：使能
1	TXENDEn	RW	1'b0	UART 发送完成中断使能: 0：禁止 1：使能
0	TREEn	RW	1'b0	UART 发送/接收奇偶校验错误中断使能: 0：禁止 1：使能

9.3.3 控制寄存器 UART_CR（偏移：08h）

位	名称	属性	复位值	描述
31:5	RSV	-	-	保留
4	UART_LB	RW	1'b0	UART 自测模式使能控制: 0：不使能 1：使能

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
3	UART_P0	RW	1'b0	奇偶校验使能控制： 0：有奇偶校验 1：没有奇偶校验
2	FLUSH	RW	1'b0	清除 UART 接收 FIFO 中的数据和指针： 0：不清除 1：清除
1	TRS	RW	1'b0	UART 发送数据标志： 0：发送数据不使能 1：发送数据使能
0	ODD_EN	RW	1'b0	奇偶校验方式选择： 0：偶校验 1：奇校验

9.3.4 发送数据寄存器 UART_TDR（偏移：0Ch）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	UARTDATA	W	8'h00	存放待发送的数据

9.3.5 接收数据寄存器 UART_RDR（偏移：0Ch）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	UARTDATA	R	8'h00	存放待接收到的数据

9.3.6 波特率参数低位寄存器 UART_BRPL（偏移：10h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	UARTBRPL	RW	8'h74	波特率参数寄存器 UARTBPRH、UARTBPRL 构成 16 位分频器。 例如：系统时钟为 40MHz，为获得 9600 波特率，则 UARTBPR = 40×1000000÷9600 = 1046H， 即 UARTBPRH = 10H，UARTBPRL = 46H。 例如：系统时钟为 40MHz，为获得 19200 波

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
				特率，则 UARTBPR = 0823H,即 UARTBPRH = 08H，UARTBPRL = 23H

9.3.7 波特率参数高位寄存器 UART_BRPH（偏移：14h）

位	名称	属性	复位值	描述
7:0	UARTBRPH	RW	8'h01	波特率参数寄存器 UARTBPRH、UARTBPRL 构成 16 位分频器 例如：系统时钟为 40MHz，为获得 9600 波特率，则 UARTBPR = 40×1000000÷9600 = 1046H，即 UARTBPRH = 10H，UARTBPRL = 46H。 例如：系统时钟为 40MHz，为获得 19200 波特率，则 UARTBPR = 0823H， 即 UARTBPRH = 08H，UARTBPRL = 23H

9.4 使用流程

9.4.1 串口的发送和接收

1. 配置系统配置寄存器的串口模块时钟。
2. 配置系统配置寄存器的串口模块复位使能。
3. 配置系统配置寄存器的串口引脚复用功能。
4. 配置串口中断。
5. 配置串口中断使能寄存器（是否使用中断）。
6. 配置串口控制寄存器（清除接收 FIFO 中的数据和指针）。
7. 配置串口控制寄存器（奇偶校验位等）。
8. 配置波特率。
9. 使能串口。

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

9.4.2 串口初始化

1. 清除 UART_ISR 寄存器，写 0 清除。
2. 配置 UART_IER，中断使能寄存器，是否产生相应的中断脉冲。
3. 设置 UART_TCR.FLUSH，清除 FIFO 中数据及 FIFO 指针。
4. 清除 UART_TCR 寄存器，写 0 清除。
5. 配置 UART_BPRL[7:0]和 UARTBPRH[7:0]。

9.4.3 串口发送字节

1. 发送、接收数据前软件可以配置波特率参数，奇偶校验类型、中断使能。
2. 设置 UART_TCR.TRS = 1。
3. 写入第一个字节数据到 UART_TDR。
4. 查询发送完成标志 UART_ISR.TXEND，如果 TXEND=1 表示当前数据发送完成；软件清除此位（写 0 清除）。
5. 如果发送出错，UART 产生中断或者查询 SCCISR 寄存器标志，判断错误类型，执行相应的错误处理，处理完之后软件清除标志位。
6. 可以继续写入下一个字节到 UART_TDR。

9.4.4 串口接收字节

1. 发送、接收数据前软件可以配置波特率参数、奇偶校验类型、中断使能。
2. 接收数据，查询 UART_ISR 标志位或者等待中断，FIFO_NE（即接收数据 FIFO 非空），或者 FIFO_HF（即接收数据 FIFO 半满），或者 FIFO_FU（即接收数据 FIFO 全满）；查询到相应标志位则读取 UART_RDR 中的数据，FIFO 相应的标志位自动清除。
3. 接收错误处理：等待中断或者查询 UART_ISR 寄存器标志位，判断错误类型，执行相应的错误处理，处理完之后软件清除标志位。
4. 继续接收数据。

Copyright © 2026 广芯微电子（广州）股份有限公司

10 UART1

10.1 概述

UART1 串口模块，带有 16 字节的 FIFO，可小数分频。

10.2 主要特性

- 16 字节的硬件 FIFO
- 波特率支持整数和小数分频
- 支持 CTS、RTS 流控制
- 错误起始位侦测
- 帧中断检测
- 可编程位宽，奇偶校验，停止位个数
- 支持 DMA 传输方式

10.3 寄存器描述

UART1 寄存器基地址：0x40003000

表 10-1：UART1 寄存器列表

偏移地址	名称	描述
0x00	UART1_RBR	接收缓冲寄存器
0x00	UART1_THR	发送缓冲寄存器
0x00	UART1_DLL	波特率分频低位寄存器
0x04	UART1_DLH	波特率分频高位寄存器
0x04	UART1_IER	中断使能寄存器
0x08	UART1_IIR	中断状态寄存器
0x08	UART1_FCR	FIFO 控制寄存器
0x0C	UART1_LCR	LINE 控制寄存器

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

偏移地址	名称	描述
0x10	UART1_MCR	流控制寄存器
0x14	UART1_LSR	LINE 中断状态寄存器
0x18	UART1_MSR	流状态寄存器
0x7C	UART1_USR	状态寄存器
0x80	UART1_TFL	发送 FIFO 数据个数寄存器
0x84	UART1_RFL	接收 FIFO 数据个数寄存器
0xC0	UART1_DLF	小数分频寄存器
0xC4	UART1_RAR	接收地址匹配寄存器
0xC8	UART1_TAR	发送地址匹配寄存器

10.3.1 接收缓冲寄存器 UART1_RBR（偏移：00h）

位	名称	属性	复位值	描述
31:9	RSV	-	-	保留
8:0	RBR	R	8'h00	接收数据寄存器 此字段为接收 FIFO 入口，仅当 UART1_LCR 的 DLAB 位为 0 时，此字段才可以访问

10.3.2 发送缓冲寄存器 UART1_THR（偏移：00h）

位	名称	属性	复位值	描述
31:9	RSV	-	-	保留
8:0	THR	W	8'h00	发送数据寄存器 此字段为发送 FIFO 入口，仅当 UART1_LCR 的 DLAB 位为 0 时，此字段才可以访问

10.3.3 波特率分频低位寄存器 UART1_DLL（偏移：00h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	DLL	RW	8'h00	波特率配置寄存器低位 波特率整数部分计算公式： baud rate = fclk / (16 * {DLH, DLL}) 仅当 UART1_LCR 的 DLAB 位为 1 时，此字段才可以访问

Copyright © 2026 广芯微电子（广州）股份有限公司

10.3.4 波特率分频高位寄存器 UART1_DLH（偏移：04h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	DLH	RW	8'h00	波特率配置寄存器高位 波特率整数部分计算公式： baud rate = fclk / (16 * {DLH, DLL}) 仅当 UART1_LCR 的 DLAB 位为 1 时，此字段才可以访问

10.3.5 中断使能寄存器 UART1_IER（偏移：04h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7	PTIME	RW	1'b0	THRE 中断使能： 0：禁止 THRE 中断 1：使能 THRE 中断 仅当 UART1_LCR 的 DLAB 位为 0 时，此字段才可以访问
6:3	RSV	-	-	保留
2	ELSI	RW	1'b0	LINE 中断使能： 0：禁止 LINE 中断 1：使能 LINE 中断 仅当 UART1_LCR 的 DLAB 位为 0 时，此字段才可以访问
1	ETBEI	RW	1'b0	发送 FIFO 空中断使能： 0：禁止发送 FIFO 空中断 1：使能发送 FIFO 空中断 仅当 UART1_LCR 的 DLAB 位为 0 时，此字段才可以访问
0	ERBFI	RW	1'b0	接收数据中断使能： 0：禁止接收 FIFO 非空中断 1：使能接收 FIFO 非空中断 仅当 UART1_LCR 的 DLAB 位为 0 时，此字段才可以访问

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

10.3.6 中断状态寄存器 UART1_IIR（偏移：08h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:6	FIFOSE	R	2'b00	FIFO 使能标志： 00：FIFO 禁止 11：FIFO 使能
5:4	RSV	-	-	保留
3:0	IID	R	4'h01	状态 ID： 0000：CTS/RTS 中断状态 0001：无中断 0010：发送 FIFO 空 0100：接收 FIFO 非空 0110：LINE 中断状态 0111：Busy 状态 1100：TimeOut 状态，当使能 FIFO 和接收 FIFO 非空中断后，如果在接收 FIFO 中存在至少 1 个数据，在 4 个 UART 帧内，CPU 如果未读 FIFO，则此字段会进入 TimeOut 中断状态 其他：保留

10.3.7 FIFO 控制寄存器 UART1_FCR（偏移：08h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:6	RT	W	2'b00	接收 FIFO 非空中断设置，当 FIFO 中数据大于或等于此设置对应的 FIFO 状态时，接收 FIFO 非空中断置位： 00：1 帧数据 01：4 帧数据 10：8 帧数据 11：14 帧数据

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
5:4	TET	W	2'b00	发送 FIFO 空中断设置，当 FIFO 中数据少于或等于此设置对应的 FIFO 状态时，发送 FIFO 空中断置位: 00：FIFO 空 01：2 帧数据 10：4 帧数据 11：8 帧数据
3	RSV	-	-	保留
2	XFIFOR	W	1'b0	发送 FIFO 复位位: 0：不复位发送 FIFO 1：复位发送 FIFO
1	RFIFOR	W	1'b0	接收 FIFO 复位位: 0：不复位接收 FIFO 1：复位接收 FIFO
0	FIFOE	W	1'b0	FIFO 使能位: 0：禁止 FIFO 1：使能 FIFO 改变此位的值将会同时复位接收和发送 FIFO。

10.3.8 LINE 控制寄存器 UART1_LCR（偏移：0Ch）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7	DLAB	RW	1'b0	UART1_DLL 和 UART1_DLH 寄存器访问设置位: 0：UART1_RBR/UART1_THR 可以通过偏移地址 0x0 访问，UART1_IER 可以通过偏移地址 0x4 访问 1：UART1_DLL 可以通过偏移地址 0x0 访问，UART1_DLH 可以通过偏移地址 0x4 访问
6	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
5	SEPS	RW	1'b0	奇偶校验位强制设置位: 0：奇偶校验位强制设置功能禁止 1：当 PEN 为 1，EPS 为 1，奇偶校验位被传输并检查为逻辑 0；当 PEN 为 1，当 EPS 为 0 时，奇偶校验位被传输并检查为逻辑 1；当 PEN 为 0 时，发送和接收均无奇偶校验。 仅当 UART 处于空闲状态时可写
4	EPS	RW	1'b0	奇偶校验选择位: 0：奇校验 1：偶校验 仅当 UART 处于空闲状态时可写
3	PEN	RW	1'b0	奇偶校验位使能设置: 0：奇偶校验位禁止 1：奇偶校验位使能 仅当 UART 处于空闲状态时可写
2	STOP	RW	1'b0	STOP 比特长度设置: 0：1 比特 STOP 位 1：1.5 比特 STOP 位 仅当 UART 处于空闲状态时可写
1:0	DLS	RW	2'b00	UART 帧数据长度设置位，仅当 UART 处于空闲状态时可写: 00：5 比特 01：6 比特 10：7 比特 11：8 比特

10.3.9 流控制寄存器 UART1_MCR（偏移：10h）

位	名称	属性	复位值	描述
31:6	RSV	-	-	保留
5	AFCE	RW	1'b0	CTS/RTS 自动流控制使能选择 0：禁止 1：使能
4:2	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
1	RTS	RW	1’b0	RTS 接口软件控制位: 0： RTS 请求输出无效 1： RTS 请求输出有效
0	RSV	-	-	保留

10.3.10 LSR（偏移：14h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7	RFE	R	1’b0	接收 FIFO 错误标志（可触发 LINE 中断）: 0：接收 FIFO 中数据没有错误 1：接收 FIFO 中数据至少有一个有奇偶校验错误或者 UART 帧格式错误 当接收 FIFO 中出错的数据是下一个将要读取的数据,且接收 FIFO 中其他的数据没有错误时，读取此寄存器清 0
6	TEMT	R	1’b1	发送完成标志: 0：发送未完成 1：发送完成，发送 FIFO 为空，且移位寄存器为空
5	THRE	R	1’b1	发送 FIFO 空标志: 0：发送 FIFO 满 1：发送 FIFO 空
4	RSV	-	-	保留
3	FE	R	1’b0	帧格式出错标志（可触发 LINE 中断）: 0：帧格式未出错 1：帧格式错误 读此寄存器清 0
2	PE	R	1’b0	奇偶校验出错标志（可触发 LINE 中断）: 0：奇偶校验未出错 1：奇偶校验错误 读此寄存器清 0
1	OE	R	1’b0	接收 FIFO 溢出标志（可触发 LINE 中断）: 0：接收 FIFO 非溢出 1：接收 FIFO 溢出 读此寄存器清 0

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
0	DR	R	1’b0	接收 FIFO 非空标志: 0：接收 FIFO 空 1：接收 FIFO 非空

10.3.11 流状态寄存器 UART1_MSR（偏移：18h）

位	名称	属性	复位值	描述
31:5	RSV	-	-	保留
4	CTS	R	1’b0	CTS 标志位: 0：无 CTS 请求 1：有 CTS 请求
3:0	RSV	-	-	保留

10.3.12 状态寄存器 UART1_USR（偏移：7Ch）

位	名称	属性	复位值	描述
31:5	RSV	-	-	保留
4	RFF	R	1’b0	接收 FIFO 满标志: 0：接收 FIFO 非满 1：接收 FIFO 满
3	RFNE	R	1’b0	接收 FIFO 非空标志: 0：接收 FIFO 空 1：接收 FIFO 非空
2	TFE	R	1’b1	发送 FIFO 空标志: 0：发送 FIFO 非空 1：发送 FIFO 空
1	TFNF	R	1’b1	发送 FIFO 非满标志: 0：发送 FIFO 满 1：发送 FIFO 非满
0	BUSY	R	1’b0	0：UART1 处于空闲状态 1：UART1 正在传输

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

10.3.13 发送 FIFO 数据个数寄存器 UART1_TFL（偏移：80h）

位	名称	属性	复位值	描述
31:5	RSV	-	-	保留
4:0	TFL	R	5'h00	发送 FIFO 中数据个数位

10.3.14 接收 FIFO 数据个数寄存器 UART1_RFL（偏移：84h）

位	名称	属性	复位值	描述
31:5	RSV	-	-	保留
4:0	RFL	R	5'h00	接收 FIFO 中数据个数位

10.3.15 小数分频寄存器 UART1_DLF（偏移：C0h）

位	名称	属性	复位值	描述
31:4	RSV	-	-	保留
3:0	DLF	RW	4'h00	小数分频寄存器，小数部分波特率为 DLF/16 计算公式： (PCLK%(BAUDRATE*16)) / BAUDRATE

10.3.16 接收地址匹配寄存器 UART1_RAR（偏移：C4h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	RAR	RW	8'h00	接收地址匹配寄存器 此寄存器只有在 UART 处于空闲状态时可写

10.3.17 发送地址匹配寄存器 UART1_TAR（偏移：C8h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	TAR	RW	8'h00	发送地址匹配寄存器 此寄存器只有在 UART 处于空闲状态时可写

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

10.4 使用流程

10.4.1 UART1 发送流程

1. 设置 UART1_MCR 寄存器。
2. 设置 UART1_LCR 寄存器的第 7 比特 DLAB 为 1。
3. 设置 UART1_DLL/UART1_DLH/UART1_DLF 寄存器。
4. 设置 UART1_LCR 寄存器的第 7 比特 DLAB 为 0，设置 UART1_LCR 寄存器的其他位。
5. 设置 UART1_FCR 寄存器。
6. 设置 UART1_IER 寄存器。
7. 写 UART1_THR 寄存器，向发送 FIFO 中填写数据。
8. 查询 UART1_IIR 中断状态。
9. 完成传输。

10.4.2 UART1 接收流程

1. 设置 UART1_MCR 寄存器。
2. 设置 UART1_LCR 寄存器的第 7 比特 DLAB 为 1。
3. 设置 UART1_DLL/UART1_DLH/UART1_DLF 寄存器。
4. 设置 UART1_LCR 寄存器的第 7 比特 DLAB 为 0，设置 UART1_LCR 寄存器的其他位。
5. 设置 UART1_FCR 寄存器。
6. 设置 UART1_IER 寄存器。
7. 查询 UART1_IIR 中断状态。
8. 读取 UART1_RBR，取走收到的数据。
9. 完成传输。

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

10.4.3 CTS 和 RTS 控制流功能设置流程

- **CTS**

CTS为UART输入端口，低电平有效，表示UART可以发送数据。如果CTS输入状态为1，写UART1_THR 寄存器时，数据只会保存在发送FIFO中不会被发出，为0时开始发送。

CTS配置流程如下:

1. 配置 UART1_CTS 管脚。
2. 配置 REG_UART1_MCR，使能 CTS/RTS 自动流控制。
3. 配置 REG_UART1_FCR，使能 FIFO。
4. UART1_CTS 管脚输入为低电平时，UART 正常发送数据；输入为高电平时，数据保存在发送 FIFO 中。



图 10-1：CTS 流控时序图

- **RTS**

RTS为UART 输出端口，低电平有效，输出为低电平时，表示UART已经准备好可以接收数据了。当接收FIFO中数据个数大于FIFO控制寄存器UART1_FCR中接收FIFO非空中断设置的帧数据个数触发中断条件时，RTS输出状态为高电平，表示UART不能接收更多数据。

RTS 配置流程如下:

1. 配置 UART1_RTS 管脚。
2. 配置 REG_UART1_MCR，使能 CTS/RTS 自动流控制，RTS 接口软件控制位为请求输出有效。
3. 配置 REG_UART1_FCR，使能 FIFO，接收 FIFO 非空中断设置。

Copyright © 2026 广芯微电子（广州）股份有限公司

10.4.4 UART1 DMA 传输配置流程

UART1 模块可支持 DMA 传输功能，支持三种传输模式：Memory to Peripheral 模式、Peripheral to Memory 模式、Peripheral to Peripheral 模式。配置流程如下：

1. 配置开启 DMA 模块时钟与复位 PERI_RESET / PERI_CLKEN。
2. 配置通道控制信息寄存器 DMA_CH_CTRL_Cx。
3. 根据实际应用配置数据位宽，传输模式（8 位位宽、内存到外设模式）。
   - 例如：REG_DMA_CHCTRLC(channel_index) |= DMA_TR_WIDTH_8
   - 例如：REG_DMA_CHCTRLC(channel_index) |= DMA_MEM_TO_PERIP
4. 配置【目的外设】和【源外设】（目的外设为 uart1_tx，源外设为 mem）。

   此位在用到外设的模式下起效。
   - 例如：REG_DMA_CHCTRLC(channel_index) |= DMA_DST_PER_UART1_TX
   - 例如：REG_DMA_CHCTRLC(channel_index) |= DMA_SRC_PER_MEMORY
5. 配置【目标地址】和【源地址】是否随数据传输递增（原地址递增、目标地址不变）。
   - 例如：REG_DMA_CHCTRLC(channel_index) |= DMA_SINC_INC
   - 例如：REG_DMA_CHCTRLC(channel_index) |= DMA_DINC_NOC
6. 如需使用中断，则配置 DMA 中断指示寄存器 DMA_INT_STATUS，使能对应的通道中断。
7. 配置【源地址】和【目标地址】及【数据块尺寸】。

   DMA_SRC_ADDR_Cx、DMA_DST_ADDR_Cx、DMA_CH_CTRL_Cx
   - 例如：REG_DMA_SRCADDRC(channel_index) = (uint32_t)src_addr
   - 例如：REG_DMA_DSTADDRC(channel_index) = (uint32_t)dest_addr
   - 例如：REG_DMA_CHCTRLC(channel_index) |= (length<<15)
8. 等待上述配置、以及相应的原地址和目标准备就绪，使能 DMA（DMAC_EN）。
9. 根据实际使用情况，检测 DMA 中断状态寄存器 DMA_INT_STATUS，跟踪传输状态。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

11 LPUART

11.1 概述

芯片有一个低功耗串口模块 LPUART，其工作仅需 32kHz 时钟，可以支持到最高 9600 波特率的数据接收。LPUART 功耗极低，可以在 Sleep / DeepSleep 模式下工作。

11.2 主要特性

- 异步数据收发
- 标准 UART 帧格式
  - 1 比特起始位
  - 7 或 8 比特数据
  - 奇校验、偶校验或无校验位
  - 1 或 2 比特停止位
- 使用 32768Hz XTL 时钟或者 32kHz RCL 时钟工作，支持波特率 300 ~ 9600bps
- 可编程数据极性
- 支持 Sleep/DeepSleep 模式下的数据收发
- 休眠模式下唤醒芯片
  - RXD 下降沿唤醒
  - 起始位检测唤醒
  - 1 字节接收完成唤醒
  - 1 字节数据匹配唤醒

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

11.3 寄存器描述

LPUART 寄存器基地址：0x40000400

表 11-1：LPUART 寄存器列表

偏移地址	名称	描述
0x00	LPURXD	接收数据寄存器
0x04	LPUTXD	发送数据寄存器
0x08	LPUSTA	状态寄存器
0x0C	LPUCON	控制寄存器
0x10	LPUIF	中断标志寄存器
0x14	LPUBAUD	波特率寄存器
0x18	LPUEN	接收使能寄存器
0x1C	COMPARE	数据匹配寄存器
0x20	MODU	波特率调制控制寄存器

11.3.1 接收数据寄存器 LPURXD（偏移：00h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	LPURXD	R	8'h00	接收数据缓冲

11.3.2 发送数据寄存器 LPUTXD（偏移：04h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	LPUTXD	W	8'h00	发送数据缓冲

11.3.3 状态寄存器 LPUSTA（偏移：08h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7	TC	R	1'b0	发送完成标志，当一帧数据发送完成且发送 buffer 为空时置位。数据发送时清零
6	TXE	R	1'b0	发送 buffer 空标志，硬件置位，软件向发送 buffer 写数据时自动清零

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
5	START	RW	1’b0	起始位检测标志，写 1 清 0
4	PERR	RW	1’b0	校验位错误，写 1 清 0
3	FERR	RW	1’b0	帧格式错误，写 1 清 0
2	RXOV	RW	1’b0	接收缓冲溢出，写 1 清 0
1	RXF	R	1’b0	接收缓冲满，读 LPUDATA 寄存器清零
0	MATCH	RW	1’b0	数据匹配标志，表示接收缓冲区内的数据与比较寄存器相同，写 1 清 0

11.3.4 控制寄存器 LPUCON（偏移：0Ch）

位	名称	属性	复位值	描述
31:13	RSV	-	-	保留
12	TXPOL	RW	1’b0	数据发送极性 0：非取反 1：取反
11	TCIE	RW	1’b0	发送完成中断使能 0：禁止发送完成中断 1：允许发送完成中断
10	TXIE	RW	1’b0	发送 buffer 空中断使能 0：禁止发送 buffer 空中断 1：允许发送 buffer 空中断
9	NEDET	RW	1’b0	下降沿采样使能位 0：使用 32k 时钟上升沿检测 start bit 1：使用 32k 时钟下降沿检测 start bit
8	PAREN	RW	1’b0	校验位使能 0：数据帧无奇偶校验位 1：数据帧有奇偶校验位
7	PTYP	RW	1’b0	校验位类型 0：偶校验 1：奇校验
6	SL	RW	1’b0	停止位长度 0：1bit 1：2bits
5	DL	RW	1’b0	数据长度 0：8bits 1：7bits

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
4	RXPOL	RW	1’b0	接收极性 0：非取反 1：取反
3	ERRIE	RW	1’b0	错误中断使能 0：禁止接收错误中断 1：允许接收错误中断
2	RXIE	RW	1’b0	接收中断使能 0：禁止接收中断 1：允许接收中断
1:0	RXEV	RW	2’b00	接收中断事件配置，用于控制何种事件下向 CPU 提供接收中断 00：START 位检测唤醒 01：1byte 数据接收完成 10：接收数据匹配成功 11：下降沿检测唤醒

11.3.5 中断标志寄存器 LPUIF（偏移：10h）

位	名称	属性	复位值	描述
31:4	RSV	-	-	保留
3	TC_IF	RW	1’b0	发送完成中断标志 0：无中断产生 1：发送完一帧数据后中断产生 写 1 清 0
2	TXIF	RW	1’b1	发送 buffer 空中断标志 0：无中断产生 1：发送 buffer 空后中断产生 写 1 清 0
1	RXNEGIF	RW	1’b0	RXD 下降沿中断标志 0：无中断产生 1：中断产生 写 1 清 0
0	RXIF	RW	1’b0	接收完成中断标志 0：无中断产生 1：接收完一帧数据后中断产生 写 1 清 0

Copyright © 2026 广芯微电子（广州）股份有限公司

11.3.6 波特率寄存器 LPUBAUD（偏移：14h）

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留
2:0	BAUD	RW	3'b000	波特率控制（bps）: 000：9600 001：4800 010：2400 011：1200 100：600 101/110/111：300

11.3.7 接收使能寄存器 LPUEN（偏移：18h）

位	名称	属性	复位值	描述
31:2	RSV	-	-	保留
1	TXEN	RW	1'b0	发送使能: 0：关闭 LPUART 发送 1：打开 LPUART 发送 Cpu 写 1 使能后，要反复读取此寄存器，直到读到 1 为止才能进行后面的操作
0	RXEN	RW	1'b0	接收使能: 0：关闭 LPUART 接收 1：打开 LPUART 接收 Cpu 写 1 使能后，要反复读取此寄存器，直到读到 1 为止才能进行后面的操作

11.3.8 数据匹配寄存器 COMPARE（偏移：1Ch）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	COMPARE	RW	8'h00	比较数据，如果 RXEV=10/11，当接收缓冲区内的数据与 COMPARE 相同时，触发接收完成中断

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

11.3.9 波特率调制控制寄存器 MODU（偏移：20h）

位	名称	属性	复位值	描述
31:12	RSV	-	-	保留
11:0	MCTL	RW	12'h000	LPUART 每个 bit 的调制控制信号

11.4 软件流程

11.4.1 数据接收

1. 配置 LPUBAUD 寄存器决定波特率。
2. 根据波特率选择合适的调制参数，配置调制控制寄存器 MODU 的 MCTL 值。
3. 配置 LPUCON 寄存器，选择帧格式、极性、中断参数等。
4. 配置 LPUEN 寄存器打开接收使能。
5. 等待中断事件。

11.4.2 数据发送

1. 配置 LPUBAUD 寄存器决定波特率。
2. 根据波特率选择合适的调制参数，配置调制控制寄存器 MODU 的 MCTL 值。
3. 配置 LPUCON 寄存器，选择帧格式、极性、中断参数等。
4. 配置 LPUEN 寄存器打开发送使能。
5. 等待中断事件。

11.4.3 调制控制寄存器配置建议

软件需要根据通信波特率的不同合理配置调制控制寄存器 MODU 的 MCTL，建议的配置参数表如表 11-2 所示：

Copyright © 2026 广芯微电子（广州）股份有限公司

表 11-2：调制控制寄存器配置建议

Baud	MCTL											
	Bit0(start)	Bit1	Bit2	Bit3	Bit4	Bit5	Bit6	Bit7	Bit8	Bit9	Bit10	Bit11
9600	0	1	0	0	1	0	1	0	1	0	0	1
4800	1	1	0	1	1	1	1	1	0	1	1	1
2400	1	1	0	1	1	0	1	1	0	1	1	0
1200	0	1	0	0	1	0	0	1	0	0	1	0
600	0	1	1	0	1	0	1	1	0	1	1	0
300	0	1	0	0	0	0	1	0	0	0	0	1

以上参数表假设 LPUART 工作时钟为准确的 32768Hz，如果使用 RCL 工作，则会引入额外的误差，可能需要微调波特率调制方案来获得更好的通信效果。

11.4.4 休眠模式下的数据接收唤醒

LPUART 支持在 Sleep、DeepSleep 模式下进行数据接收并唤醒芯片。此时芯片功耗极低，并保持对 RXD 引脚的监听，直到特定事件到来后唤醒芯片退出休眠模式。

1. 配置 LPUBAUD 寄存器决定波特率。
2. 根据波特率选择合适的调制参数，配置 MCTL 寄存器。
3. 配置 LPUCON 寄存器，选择帧格式、极性，通过 LPUCON.RXEV 选择唤醒事件为 START 位、一帧接收完成、一帧数据匹配或 RXD 下降沿检测。
4. 配置 LPUEN 寄存器打开接收使能。
5. 软件进入 Sleep/DeepSleep。

Copyright © 2026 广芯微电子（广州）股份有限公司

12 I2C

12.1 概述

I2C 总线接口连接微控制器和串行 I2C 总线。I2C 模块接收和发送数据，并将数据从串行转换成并行，或并行转换成串行。I2C 模块通过数据引脚 SDA 和时钟引脚 SCL 连接到 I2C 总线，控制所有 I2C 总线规定的时序。本模块支持主模式和从模式。

12.2 主要特征

- 支持主机接收、发送，从机接收、发送四种工作模式
- 支持标准（100kbps）、快速（400kbps）、高速（1Mbps）三种工作速率
- 支持 7 位寻址功能和 10 位寻址功能
- 支持广播地址
- 支持中断查询功能

12.3 寄存器描述

I2C 寄存器基地址：0x40005400

表 12-1：I2C 寄存器列表

偏移地址	名称	描述
0x00	I2C_CR	I2C 配置寄存器
0x04	I2C_CLR	I2C 配置清除寄存器
0x08	I2C_STAT	I2C 状态寄存器
0x0C	I2C_DATA	I2C 数据寄存器
0x10	I2C_CCR	I2C 波特率配置寄存器
0x14	I2C_SAD0	I2C SLAVE 地址寄存器 0
0x18	I2C_SADM0	I2C SLAVE 地址屏蔽寄存器 0
0x1C	I2C_XSAD0	I2C SLAVE 扩展地址寄存器

Copyright © 2026 广芯微电子（广州）股份有限公司

偏移地址	名称	描述
0x20	I2C_XSADM0	I2C SLAVE 扩展地址屏蔽寄存器
0x24	I2C_SRST	I2C 复位寄存器
0x28	I2C_SAD1	I2C SLAVE 地址寄存器 1
0x2C	I2C_SADM1	I2C SLAVE 地址屏蔽寄存器 1
0x30	I2C_SAD2	I2C SLAVE 地址寄存器 2
0x34	I2C_SADM2	I2C SLAVE 地址屏蔽寄存器 2
0x38	I2C_SAD3	I2C SLAVE 地址寄存器 3
0x3c	I2C_SADM3	I2C SLAVE 地址屏蔽寄存器 3

12.3.1 I2C 配置寄存器 I2C_CR（偏移：00h）

位	名称	属性	复位值	描述
31:9	RSV	-	-	保留
8	GCAVAL	R	1'b0	General Call 功能使能位： 0：Ceneral Call 功能禁止 1：General Call 功能使能
7	IEN	RW	1'b0	I2C 模块中断使能： 0：中断禁止 1：中断使能
6	ENAB	RW	1'b0	从模式下，I2C 模块使能位： 0：I2C 从模式下，模块禁止，I2C 不进行地址匹配，忽略掉 SCL/SDA 线上的信息 1：I2C 从模式下，模块使能
5	STA	RW	1'b0	开始标志使能： 0：不发送 START 标志 1：发送 START 标志；发送 START 表后，自动清 0
4	STP	RW	1'b0	停止标志使能： 0：不发送 STOP 标志 1：发送 STOP 标志；发送 STOP 表后，自动清 0
3	IFLG	RW	1'b0	中断标志位： I2C_STAT 寄存器处于 0xf8 以外的任何状态，此位都会置位 写 I2C_CLR 寄存器的 CLR_IFLG 位，清 0。 STP 位写 1 时，即发送 STOP 标志后，清 0

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2	AAK	RW	1’b0	应答标志使能： 0：应答 NACK 1：应答 ACK 置 1 后，写 I2C_CLR 寄存器的 CLR_AAK 位清 0
1	SLAV10M	R	1’b0	作为 SLAVE 时，收到的数据与扩展地址寄存器中数据相匹配的标志位： 0：接收到的数据与 SLAVE 扩展地址寄存器中的数据不相同 1：接收到的数据与 SLAVE 扩展地址寄存器中的数值相匹配
0	SLAV7M	R	1’b0	作为 SLAVE 时，收到的数据与地址寄存器中数据相匹配的标志位： 0：接收到的数据与 SLAVE 地址寄存器中的数据不相同 1：接收到的数据与 SLAVE 地址寄存器中的数值相匹配

12.3.2 I2C 配置清除寄存器 I2C_CLR（偏移：04h）

位	名称	属性	复位值	描述
31:9	RSV	-	-	保留
8	GCAVAL	RW	1’b0	General Call 地址标志位： 0：未收到 Ceneral Call 地址 1：收到 General Call 地址
7	CLR_IEN	W	1’b0	I2C 模块中断使能清除寄存器： 0：中断使能状态保持 1：清除中断使能
6	CLR_ENAB	W	1’b0	I2C 模块使能清除寄存器： 0：保持 I2C 当前状态 1：关闭 I2C 模块
5	CLR_STA	W	1’b0	开始标志清除寄存器： 0：保持 START 当权设置不变 1：清除发送 START 标志
4	RSV	-	-	保留

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
3	CLR_IFLG	W	1'b0	中断标志清除寄存器: 0：保持中断标志不变 1：清除中断标志
2	CLR_AAK	W	1'b0	应答标志清除寄存器: 0：保持应答标志不变 1：清除应答标志
1:0	RSV	-	-	保留

12.3.3 I2C 状态寄存器 I2C_STAT（偏移：08h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	STA	R	8'hF8	I2C 状态寄存器

I2C_STAT 寄存器 STA 字段不同代码代表的意义:

表 12-2：I2C_STAT 寄存器 STA 字段不同代码

状态代码	I2C 总线和硬件状态
0x08	已发送 START 标志
0x10	已发送 RESTART 标志
0x18	已发送 SLAVE 地址加 W 标志，并接收 ACK 位
0x20	已发送 SLAVE 地址加 W 标志，并接收 NAK 位
0x28	已发送 I2C_DATA 中的数据，已接收 ACK
0x30	已发送 I2C_DATA 中的数据，接收到 NAK
0x38	丢失仲裁
0x40	已发送 SLAVE 地址加 R 标志，并加收到 ACK
0x48	已发送 SLAVE 地址加 R 标志，并加收到 NAK
0x50	已接收数据字节，ACK 已发出
0x58	已接收数据字节，NAK 已发出
0x60	已接收自身的 SLAVE 寄存器地址加 W 标志，ACK 已发出
0x68	丢失掉仲裁，并且以接收到自身的 SLAVE 寄存器地址加 W 标志，ACK 已发出
0x70	已接收通用调用地址（0x00）；已发出 ACK
0x78	丢失掉仲裁，并且已接收到通用调用地址加 W 标志，ACK 已发出
0x80	前一次寻址使用自身从地址；已接收数据字节；已返回 ACK
0x88	前一次寻址使用自身从地址；已接收数据字节；已返回非 ACK

Copyright © 2026 广芯微电子（广州）股份有限公司

状态代码	I2C 总线和硬件状态
0x90	前一次寻址使用通用调用地址；已接收数据；已返回 ACK
0x98	前一次寻址使用通用调用地址；已接收数据；已返回非 ACK
0xA0	当使用从接收/从发送模式中静态寻址时，接收到停止条件或重复起始条件
0xA8	已接收自身的从地址加 R 标志；已返回 ACK
0xB0	丢失掉仲裁，并且已接收到通用调用地址加 R 标志，ACK 已发出
0xB8	已发送数据；已接收 ACK
0xC0	已发送数据字节；已接收非 ACK
0xC8	装入的数据字节已被发送；已接收 ACK
0xF8	无可用的相关状态信息
0x00	由于非法的起始或停止条件的出现，在主机或被选中的从机将出现总线错误；当外部干扰使 I2C 进入未定义的状态时也会出 0x00 状态
0xE0	已发送第二次设备地址，已接收 ACK
0xE8	已发送第二次设备地址，已接收非 ACK

12.3.4 I2C 数据寄存器 I2C_DATA（偏移：0Ch）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	DATA	RW	8'h00	I2C 数据寄存器: 在 I2C 发送模式下，写发送数据到这个寄存器 在 I2C 接收模式下，读接收数据从这个寄存器

12.3.5 I2C 波特率配置寄存器 I2C_CCR（偏移：10h）

位	名称	属性	复位值	描述
31:7	RSV	-	-	保留
6:4	CCRM	RW	3'b000	波特率配置位 M
3:0	CCRN	RW	4'h00	波特率配置位 N

$f_{OSCL} = f_{SCL} = P_{CLK} / (2^M \times (N+1) \times 10)$；其中，$f_{OSCL}$ 是 I2C 接口输出的 SCL 的频率。

Copyright © 2026 广芯微电子（广州）股份有限公司

12.3.6 I2C SLAVE 地址寄存器 0 I2C_SAD0（偏移：14h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:1	ADR0	RW	7'h00	I2C 从机模式地址 0
0	GC0	RW	1'b0	广播地址应答使能: 0：不使能 1：使能

12.3.7 I2C SLAVE 地址屏蔽寄存器 0 I2C_SADM0（偏移：18h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:1	AMR0	RW	7'h7f	I2C 从机模式地址屏蔽寄存器 0。每一位与 ADR0 中的位相对应。 对应位为 1 表示, 在此 I2C 模块作为从机时, 比较 ADR0 中对应位的值。 对应位为 0 表示, 在此 I2C 模块作为从机时, 不比较 ADR0 中对应位的值
0	Rsv	-	-	保留

12.3.8 10 比特 I2C SLAVE 地址寄存器 I2C_XSAD（偏移：1Ch）

位	名称	属性	复位值	描述
31:11	RSV	-	-	保留
10:1	XADR	RW	10'h000	I2C 从机模式 10 比特地址位。
0	XGC	RW	1'b0	10 比特地址模式下，广播地址应答使能: 0：不使能 1：使能

12.3.9 10 比特 I2C SLAVE 地址屏蔽寄存器 I2C_XSADM（偏移：20h）

位	名称	属性	复位值	描述
31:9	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
8:1	XAMR	RW	8’hFF	10 比特 I2C 从机模式地址屏蔽寄存器 0，每一位与 XADR 中的位相对应: 对应位为 0：在此 I2C 模块作为从机时，不比较 XADR 中对应位的值 对应位为 1：在此 I2C 模块作为从机时，比较 XADR 中对应位的值
0	RSV	-	-	保留

12.3.10 I2C 复位寄存器 I2C_SRST（偏移：24h）

位	名称	属性	复位值	描述
31:0	SRST	W	32’h00000000	写此寄存器，复位 I2C 模块。

12.3.11 I2C SLAVE 地址寄存器 1 I2C_SAD1（偏移：28h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:1	ADR1	RW	7’h00	I2C 从机模式地址 1
0	GC1	RW	1’b0	广播地址应答使能: 0：不使能 1：使能

12.3.12 I2C SLAVE 地址屏蔽寄存器 1 I2C_SADM1（偏移：2Ch）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:1	AMR1	RW	7’h7F	I2C 从机模式地址屏蔽寄存器 1。每一位与 ADR1 中的位相对应。 对应位为 0：在此 I2C 模块作为从机时，不比较 ADR1 中对应位的值 对应位为 1：在此 I2C 模块作为从机时，比较 ADR1 中对应位的值
0	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

12.3.13 I2C SLAVE 地址寄存器 2 I2C_SAD2（偏移：30h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:1	ADR2	RW	7'h00	I2C 从机模式地址 2
0	GC2	RW	1'b0	广播地址应答使能: 0：不使能 1：使能

12.3.14 I2C SLAVE 地址屏蔽寄存器 2 I2C_SADM2（偏移：34h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:1	AMR2	RW	7'h7F	I2C 从机模式地址屏蔽寄存器 2。每一位与 ADR2 中的位相对应。 对应位为 0：在此 I2C 模块作为从机时，不比较 ADR2 中对应位的值 对应位为 1：在此 I2C 模块作为从机时，比较 ADR2 中对应位的值
0	RSV	-	-	保留

12.3.15 I2C SLAVE 地址寄存器 2 I2C_SAD3（偏移：38h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:1	ADR3	RW	7'h00	I2C 从机模式地址 3
0	GC3	RW	1'b0	广播地址应答使能: 0：不使能 1：使能

12.3.16 I2C SLAVE 地址屏蔽寄存器 3 I2C_SADM3（偏移：3Ch）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
7:1	AMR3	RW	7'h7F	I2C 从机模式地址屏蔽寄存器 2。每一位与 ADR3 中的位相对应 对应位为 0：在此 I2C 模块作为从机时，不比较 ADR3 中对应位的值 对应位为 1：在此 I2C 模块作为从机时，比较 ADR3 中对应位的值
0	RSV	-	-	保留

12.4 协议描述

标准 I2C 协议包含了五个部分：起始信号或重复其实信号、从机地址传输和 RW 位传输、数据信号、确认信号和结束信号。

12.4.1 I2C 通信协议（7 位寻址）

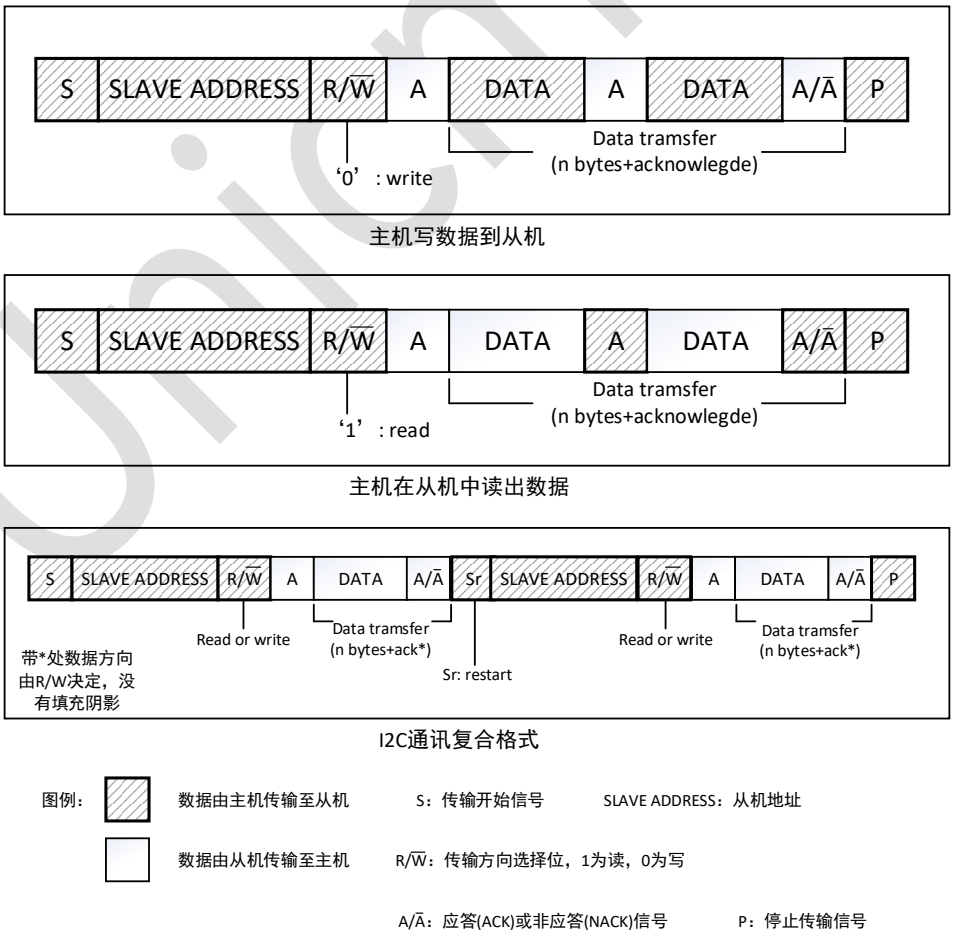


图 12-1：I2C 通信协议（7 位寻址）框图

Copyright © 2026 广芯微电子（广州）股份有限公司

I2C 的基本读写过程如下：

在第一幅图中，配置的方向为“写数据（W）”。主机在广播完从机地址，接收到应答信号后，开始正式向从机发送数据（DATA），数据包的大小为 8 位，主机每发送完一个字节数据后都要等待从机发来的应答信号（ACK），再发送下一个字节数据。发送数据包的数量没有限制。最后当数据传输结束时，主机向从机发送一个停止传输信号（P），传输停止。

在第二幅图中，配置的方向为“读数据（R）”。主机在广播完从机地址，接收到应答信号后，开始接收从机发送的数据包（DATA），数据包的大小为 8 位，主机每接收完一个字节数据后都要发送一个应答信号（ACK），从机在收到此应答信号以后再发送下一个字节数据。接收数据包的数量没有限制。最后当主机希望停止数据传输时，要向从机发送一个非应答信号（NACK），则从机停止传输。

除了基本的读写，I2C 通讯更常用的是复合格式，即第三幅图的情况，在该传输中，主机会在第一次传输的数据段（DATA 部分）中发送从设备内部的寄存器或存储器地址（注意不是 SLAVE ADDRESS）；在第二次传输中，对该地址的内容进行读写。

12.4.2 I2C 通信协议（10 位寻址）

I2C 总线的 10 位寻址和 7 位寻址是兼容的，这样就可以在同一个总线上同时使用 7 位地址和 10 位地址模式的设备。10 位的从机地址由开始条件（S）或重复开始条件（Sr）后的两个字节数据组成。第一个字节的前 7 位是 1111 0XX，XX 是 10 位地址的最高有效位的前两位（A9，A8），第 8 位是读写位，决定传输方向。第二个字节为 10 位地址剩下的 8 位（A7-A0）。

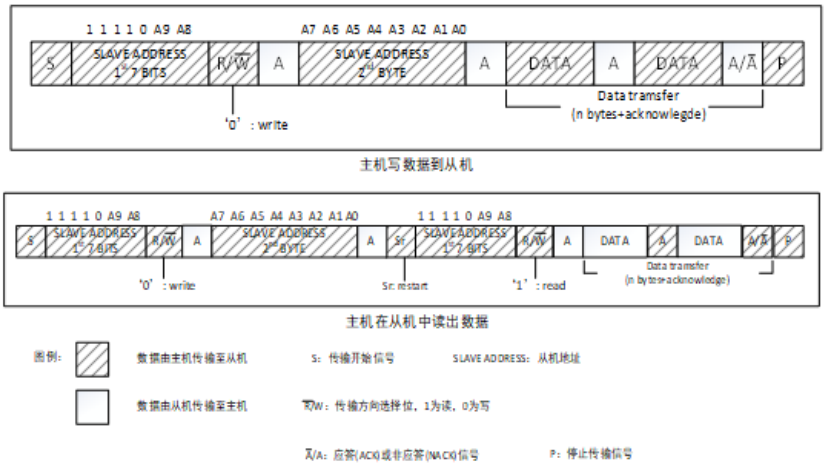


图 12-2：I2C 通信协议（10 位寻址）框图

Copyright © 2026 广芯微电子（广州）股份有限公司

I2C 的基本读写过程如下:

在第一幅图中，主机作为发送器向从机发送数据。当接收到 START 条件后的 7 位地址，从机会用存在 XSAD 寄存器里的地址与接收到的第一个字节（11110XX）进行比较，并检查第八个 bit（读写位）是否为 0。有可能多个设备都匹配并产生应答 ACK。从机开始匹配自己的地址与第二个字节的 8 个 bit（XXXXXXXX），只有一个从机匹配并产生应答 ACK。匹配完成后主机开始向从机传输数据。被主机寻址匹配的从机保持被寻址的状态，直到接收到终止条件或者是重复开始条件后跟着一个不同的从机地址。

在第二幅图中，主机作为接收器从从机接收数据。在第二个应答 ACK 之前，处理过程与第一幅图一致。在重复开始条件（Sr）后，匹配的从机保持被寻址的状态，从机检查 Sr 后的第一个字节的前 7bit 是否正确，并测试第 8 个 bit 是否为 1（读）。如果是，从机认定它作为一个发送器被寻址并产生应答 ACK。匹配完成后从机可开始向主机传输数据。

12.5 使用流程

12.5.1 初始化程序

将 I2C 接口初始化用作从机和/或主机的例子:

1. 将自身的从机地址装入 I2C_SAD0/ I2C_SAD1/ I2C_SAD2/ I2C_SAD3/ I2C_XSAD，设置好地址匹配寄存器 I2C_SADM0/ I2C_SADM1/ I2C_SADM2/ I2C_SADM3/ I2C_XSADM，I2C_SADx 寄存器 GC 位置位，使能广播地址应答（如果需要）。
2. I2C_CR 寄存器 IEN 位置位，使能 I2C 中断。
3. 写 I2C_CCR 寄存器设置 I2C 通信速率（标准/快速/高速）。
4. 对于从机模式，设置 I2C_CR 寄存器的 AAK、ENAB 位。

Copyright © 2026 广芯微电子（广州）股份有限公司

12.5.2 主机发送功能

1. 向 I2C_CR 寄存器的 STA 位写 1，发出 START 标志。
2. 等待 I2C_STAT 寄存器数值变为 0x08（已发送 START 标志）。
3. 向 I2C_CLR 中的 CLR_STA 位写 1，清除 STA 发送标志。
4. 向 I2C_DATA 寄存器写入 SLA（7 位/10 位）+W（0）。
5. 向 I2C_CLR 中的 CLR_IFLG 位写 1，发送 SLA+W。
6. 等待 I2C_STAT 寄存器数值变为 0x18（已发送 SLAVE 地址加 W 标志，并接收 ACK 位）。
7. 向 I2C_DATA 寄存器写入待发送的数据/要写入的从设备内存地址（10 位寻址为发送第二次设备地址+w）。
8. 接收到从设备 I2C_STAT_SECOND_ADD_ACK=0xe0 状态为第二次地址已经发送并收到 ACK，循环发送数据（10 位寻址才进行通讯动作）。
9. 向 I2C_CLR 中的 CLR_IFLG 位写 1，发送数据。
10. 等待 I2C_STAT 寄存器数值变为 0x28（已发送 I2C_DATA 中的数据，已接收 ACK）。
11. 重复上述的步骤，直到待发的数据全部发送完毕。
12. 向 I2C_CR 寄存器的 STP 位写 1，发送 STOP 标志，传输完成。

12.5.3 主机接收功能

1. 向 I2C_CR 寄存器的 STA 位写 1，发出 STSTARTART 标志。
2. 等待 I2C_STAT 寄存器数值变为 0x08（已发送 START 标志）。
3. 向 I2C_CLR 中的 CLR_STA 位写 1，清除 STA 发送标志。
4. 向 I2C_DATA 寄存器写入 SLA（7 位/10 位）+W(0)。
5. 向 I2C_CLR 中的 CLR_IFLG 位写 1，发送 SLA+W。
6. 等待 I2C_STAT 寄存器数值变为 0x18（已发送 SLAVE 地址加 W 标志，并接收 ACK 位）。
7. 向 I2C_DATA 寄存器写入待发送的数据/要写入的从设备内存地址（10 位寻址方式则为发送第二次从设备地址+W）。

Copyright © 2026 广芯微电子（广州）股份有限公司

8. 等待第二次地址发送成功 I2C_STAT=e0，继续发出 START 标志（这里在 10 位寻址方式出现）。
9. 向 I2C_CLR 中的 CLR_IFLG 位写 1，发送数据。
10. 向 I2C_CR 寄存器的 STA 位写 1，发出 RESTART 标志。
11. 等待 I2C_STAT 寄存器数值变为 0x10（已发送 RESTART 标志）。
12. 向 I2C_DATA 寄存器写入 SLA（7 位或 10 位） + R(1)。
13. 向 I2C_CLR 中的 CLR_IFLG 位写 1，发送 SLA + R。
14. 等待 I2C_STAT 寄存器数值变为 0x40（已发送 SLAVE 地址加 R 标志，并加收到 ACK）。
15. 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位。
16. 向 I2C_CLR 中的 CLR_IFLG 位写 1，开始接收数据。
17. 等待 I2C_STAT 寄存器数值变为 0x50（已接收数据字节，ACK 已发出），读取 I2C_DATA 中收到的数据。
18. 重复上述的步骤，直到接收完所有数据。
19. 向 I2C_CR 寄存器的 STP 位写 1，发送 STOP 标志，传输完成。

12.5.4 从机接收功能

- I2C_STAT：0x60（已接收自身的 SLAVE 寄存器地址加 W 标志，ACK 已发出）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1，开始接收数据
- I2C_STAT: 0x68（用作主机时丢失掉仲裁，并且已接收到自身的 SLAVE 寄存器地址加 W 标志，ACK 已发出）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1，开始接收数据
- I2C_STAT: 0x78（用作主机时丢失掉仲裁，并且已接收到通用调用地址加W标志，ACK已发出）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1，开始接收数据

Copyright © 2026 广芯微电子（广州）股份有限公司

- I2C_STAT：0x70（已接收通用调用地址（0x00）；已发出 ACK）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1，开始接收数据
- I2C_STAT：0x80（前一次寻址使用自身从地址；已接收数据字节；已返回 ACK）
  - 读取 I2C_DATA 中收到的数据
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 接收数据长度加 1
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1
- I2C_STAT：0x88（前一次寻址使用自身从地址，已接收数据字节，已返回非 ACK）
  - 读取 I2C_DATA 中收到的数据
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 接收数据长度加 1
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1
- I2C_STAT：0x90（前一次寻址使用通用调用地址；已接收数据；已返回 ACK）
  - 读取 I2C_DATA 中收到的数据
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 接收数据长度加 1
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1
- I2C_STAT：0x98（前一次寻址使用通用调用地址；已接收数据；已返回非 ACK）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1
- I2C_STAT：0xA0（当使用从接收/从发送模式中静态寻址时，接收到停止条件或重复起始条件）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

12.5.5 从机发送功能

- I2C_STAT：0x60，已接收自身的 SLAVE 寄存器地址加 W 标志，ACK 已发出（10 位寻址出现）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_DATA 寄存器写入待发送的数据
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1
  - 发送数据长度加 1。
- I2C_STAT：0x68，丢失掉仲裁，并且以接收到自身的 SLAVE 寄存器地址加 W 标志，ACK 已发出（10 位寻址出现）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_DATA 寄存器写入待发送的数据
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1
  - 发送数据长度加 1。
- I2C_STAT：0x70，已接收通用调用地址（0x00）；已发出 ACK（10 位寻址出现）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_DATA 寄存器写入待发送的数据
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1
  - 发送数据长度加 1
- I2C_STAT：0xA0，当使用从接收/从发送模式中静态寻址时，接收到停止条件或重复起始条件（10 位寻址出现）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_DATA 寄存器写入待发送的数据
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1
  - 发送数据长度加 1
- I2C_STAT：0xA8（已接收自身的从地址加 R 标志；已返回 ACK）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

- 向 I2C_DATA 寄存器写入待发送的数据
- 向 I2C_CLR 中的 CLR_IFLG 位写 1
- 发送数据长度加 1

- I2C_STAT：0xB0（用作从机时，丢失仲裁，并且已接收到通用调用地址加R标志，ACK已发出）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_DATA 寄存器写入待发送的数据
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1
  - 发送数据长度加 1
- I2C_STAT：0xB8（已发送数据；已接收 ACK）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_DATA 寄存器写入待发送的数据
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1
  - 发送数据长度加 1
- I2C_STAT：0xC8（装入的数据字节已被发送；已接收 ACK）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_DATA 寄存器写入待发送的数据。
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1
  - 发送数据长度加 1
- I2C_STAT：0xC0（已发送数据字节；已接收非 ACK）
  - 向 I2C_CR 寄存器的 AAK 位写 1，设置 I2C_CR 寄存器的 AAK 位
  - 向 I2C_CLR 中的 CLR_IFLG 位写 1

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

13 SPI0

13.1 概述

串行外设接口（Serial Peripheral Interface，SPI）是外部设备通过单线交换数据的串行同步通讯手段。芯片提供了一个 SPI0 接口模块，可配置为主设备或从设备，实现与外部的 SPI 通信。

13.2 主要特性

- 全双工或半双工单数据线串行同步收发
- 主从模式
- 可编程时钟极性和相位（支持模式 0、1、2、3）
- 可编程比特速率
- 从模式最大频率为 $f_{sys}/2$
- 传输结束中断标志
- 写冲突错标志
- 主模式错误检测、保护和中断标志
- 支持 DMA
- 8 个 byte fifo 深度

13.3 寄存器描述

SPI0 寄存器基地址：0x40000800

表 13-1：SPI0 寄存器列表

偏移地址	名称	描述
0x00	SPI0_CR	SPI0 配置寄存器
0x04	SPI0_CSN0	SPI0 主模式控制寄存器 0

Copyright © 2026 广芯微电子（广州）股份有限公司

偏移地址	名称	描述
0x08	SPI0_CSN1	SPI0 主模式控制寄存器 1
0x14	SPI0_OPCR	SPI0 过程控制寄存器
0x18	SPI0_IE	SPI0 中断控制寄存器
0x1C	SPI0_IF	SPI0 中断标志寄存器
0x20	SPI0_TXBUF	SPI0 发送缓存寄存器
0x24	SPI0_RXBUF	SPI0 接收缓存寄存器
0x28	SPI0_DMARXLEV	SPI0 DMA 接收设置寄存器
0x2c	SPI0_DMATXLEV	SPI0 DMA 发送设置寄存器

13.3.1 SPI0 配置寄存器 SPI0_CR（偏移：00h）

位	名称	属性	复位值	描述
31:14	RSV	-	-	保留
13	DMA_TX_EN	RW	1'b0	DMA TX 使能: 0：关闭 DMA TX 请求 1：使能 DMA TX 请求
12	DMA_RX_EN	RW	1'b0	DMA RX 使能: 0：关闭 DMA RX 请求 1：使能 DMA RX 请求
11	FLTEN	RW	1'b1	Slave 输入管脚滤波使能(SSN/SCK/MOSI): 0：不滤波 1：使能 4ns 滤波
10	SSNM	RW	1'b0	Master 模式下 SSN 控制模式选择: 0：每发送完 8bit 后 Master 保持 SSN 为低，维持低电平时间由 WAIT 寄存器控制 1：每发送完 8bit 后 Master 拉高 SSN，维持高电平时间由 WAIT 寄存器控制
9	TXO_AC	RW	1'b1	TXONLY 硬件自动清空的使能: 0：关闭 TXONLY 硬件自动清零 1：TXONLY 硬件自动清零有效，软件使能 TXO 后，等待发送完毕后，硬件清零
8	TXO	RW	1'b0	TXONLY 控制位: 0：关闭单发送模式 1：启动 Master 的单发送模式

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
7	MSPA	RW	1’b0	主机对 MISO 信号的采样位置调整，用于高速通信时补偿 PCB 走线延迟： 0：不调整 1：采样点延迟半个 SCK 周期
6	SSPA	RW	1’b0	从机向 MISO 发送位置调整： 0：不调整 1：提前半个 SCK 周期发送
5	MM	RW	1’b1	Master/Slave 模式选择： 0：Slave 模式 1：Master 模式
4:3	WAIT	RW	1’b0	Master 模式下，每发完 8bit 后加入至少（1+WAIT）个 SCK cycle 等待时间再传输下一个 8bit 的数据
2	RSV	-	-	保留
1	SSNSEN	RW	1’b0	Master 模式下，软件控制 SSN 使能： 0：Master 模式下 SSN 输出由硬件自动控制 1：Master 模式下 SSN 输出由软件控制
0	SPI0EN	RW	1’b0	SPI0 使能，采用关闭时钟的方式来关闭使能： 0：关闭 SPI0，清空发送接收缓存 1：使能 SPI0

13.3.2 SPI0 主模式控制寄存器 0 SPI0_CSN0（偏移：04h）

位	名称	属性	复位值	描述
31:7	RSV	-	-	保留
6	SSN0	RW	1’b0	SPI0 主模式下，CS0 对应 Master 模式下，如果 SSNSEN 为 1，软件可以通过此位控制 SSN 输出电平 0：SSN 输出高电平 1：SSN 输出低电平

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
5:3	BAUD0	RW	3’b001	SPI0 主模式下，CS0 对应 Master 模式波特率配置位: 000：fPCLK/2 001：fPCLK/4 010：fPCLK/8 011：fPCLK/16 100：fPCLK/32 101：fPCLK/64 110：fPCLK/128 111：fPCLK/256 当通信正在进行时，不能修改这些位。
2	LSBF0	RW	1’b0	SPI0 主模式下，CS0 对应帧格式（Frame format）: 0：先发送 MSB 1：先发送 LSB 注：当通信在进行时不能改变该位的值。
1	CPOL0	RW	1’b0	SPI0 主模式下，CS0 对应时钟极性选择: 0：串行时钟停止在低电平 1：串行时钟停止在高电平 注：当通信在进行时不能改变该位的值，当 SSN 为低时不能改变该位的值
0	CPHA0	RW	1’b0	SPI0 主模式下，CS0 对应时钟相位选择: 0：第一个时钟边沿是第一个捕捉边沿 1：第二个时钟边沿是第一个捕捉边沿 注：当通信在进行时不能改变该位的值。

13.3.3 SPI0 主模式控制寄存器 1 SPI0_CSN1（偏移：08h）

位	名称	属性	复位值	描述
31:7	RSV	-	-	保留
6	SSN1	RW	1’b0	SPI0 主模式下，CS1 对应 Master 模式下，如果 SSNSEN 为 1，软件可以通过此位控制 SSN 输出电平: 0：SSN 输出高电平 1：SSN 输出低电平

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
5:3	BAUD1	RW	3’b001	SPI0 主模式下，CS1 对应 Master 模式波特率配置位: 000：fPCLK/2 001：fPCLK/4 010：fPCLK/8 011：fPCLK/16 100：fPCLK/32 101：fPCLK/64 110：fPCLK/128 111：fPCLK/256 当通信正在进行时，不能修改这些位。
2	LSBF1	RW	1’b0	SPI0 主模式下，CS1 对应帧格式（Frame format）: 0：先发送 MSB 1：先发送 LSB 注：当通信在进行时不能改变该位的值。
1	CPHOL1	RW	1’b0	SPI0 主模式下，CS1 对应时钟极性选择: 0：串行时钟停止在低电平 1：串行时钟停止在高电平 注：当通信在进行时不能改变该位的值，当 SSN 为低时不能改变该位的值。
0	CPHA1	RW	1’b0	SPI0 主模式下，CS1 对应时钟相位选择: 0：第一个时钟边沿是第一个捕捉边沿 1：第二个时钟边沿是第一个捕捉边沿 注：当通信在进行时不能改变该位的值。

13.3.4 SPI0 过程控制寄存器 SPI0_OPCR（偏移：14h）

位	名称	属性	复位值	描述
31:4	RSV	-	-	保留，读为 0
3	TXBFC	W	1’b0	清除发送缓存 写 1 清除发送缓存，写 0 无效
2	RXBFC	W	1’b0	清除接收缓存 写 1 清除接收缓存，写 0 无效
1	MERRC	W	1’b0	清除主机寄存器 写 1 清除 SPIIF.MERR 寄存器

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
0	SERRC	W	1'b0	清除从机寄存器 写 1 清除 SPIIF SERR 寄存器

13.3.5 SPI0 中断控制寄存器 SPI0_IE（偏移：18h）

位	名称	属性	复位值	描述
31:9	RSV	-	-	保留，读为 0
8	RNFIE	RW	1'b0	接收 FIFO 缓存满中断使能
7	TNFIE	RW	1'b0	发送 FIFO 缓存未满中断使能
6	MERRIE	RW	1'b0	主机报错时中断使能
5	SERRIE	RW	1'b0	从机报错时中断使能
4	RXCOLIE	RW	1'b0	接收缓存溢出中断使能，软件写 1 清 0
3	TXCOLIE	RW	1'b0	发送缓存溢出中断使能，软件写 1 清 0
2	IDLEIE	RW	1'b0	SPI0 空闲标志中断使能
1	TXBEIE	RW	1'b0	发送缓存空中断使能
0	RXBFIE	RW	1'b0	接收缓存中断使能

13.3.6 SPI0 中断标志寄存器 SPI0_IF（偏移：1Ch）

位	名称	属性	复位值	描述
31:9	RSV	-	-	保留，读为 0
8	RNF	R	1'b0	SPI 接收 FIFO 缓存满: 0：SPI0 RX FIFO 未满 1：SPI0 RX FIFO 满
7	TNF	R	1'b1	SPI 发送 FIFO 缓存未满: 0：SPI0 TX FIFO 满 1：SPI0 TX FIFO 未满
6	MERR	R	1'b0	主机报错标志: 当 Master 下传输未满 8 位 SSN 被拉高时，MERR 置位
5	SERR	R	1'b0	从机报错标志: 当 Slave 下传输未满 8 位 SSN 被拉高时，SERR 置位
4	RXCOL	RW	1'b0	接收缓存溢出 写 1 清 0

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
3	TXCOL	RW	1'b0	发送缓存溢出 写 1 清 0
2	IDLE	R	1'b1	SPI0 空闲标志，只读： 0：SPI0 传输进行中 1：SPI0 传输空闲
1	TXBE	R	1'b1	TX Buffer Empty 标志位： 0：发送缓存非空 1：发送缓存空，软件写 TXBUF 清零
0	RXBF	R	1'b0	接收缓存非空标志位： 0：接收缓存空 1：接收缓存非空

13.3.7 SPI0 发送缓存寄存器 SPI0_TXBUF（偏移：20h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留，读为 0
7:0	TXBUF	W	8'h00	SPI0 发送缓存，发送 FIFO 入口地址 此 IP 一共含有 8 个字节的发送 FIFO，写此地址，将要发送的数据写入 FIFO 中

13.3.8 SPI0 接收缓存寄存器 SPI0_RXBUF（偏移：24h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留，读为 0
7:0	RXBUF	R	8'h00	SPI0 接收缓存，接收 FIFO 入口地址 此 IP 一共含有 8 个 Byte 的接收 FIFO，读此地址，将接收的数据从 FIFO 中读取出来

13.3.9 SPI0 DMA 接收设置寄存器 SPI0_DMARXLEV(偏移:28h)

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留，读为 0
2:0	DMA_RX_LEV	RW	3'b000	SPI0 接收 FIFO DMA 请求设置： 当 RX FIFO 中的数据个数大于此寄存器设置值时，产生 DMA RX 请求

Copyright © 2026 广芯微电子（广州）股份有限公司

13.3.10 SPI0 DMA 发送设置寄存器 SPI0_DMATXLEV(偏移:2Ch)

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留，读为 0
2:0	DMA_TX_LEV	RW	3'b000	SPI0 发送 FIFO DMA 请求设置: 当 TX FIFO 中的数据个数小于此寄存器设置值时，产生 DMA TX 请求

13.4 接口时序

为了兼容不同的 SPI 外设，SPI0 串行时钟的时序可以通过时钟相位选择位（SPI0_CSx.CPHA）和时钟极性选择位（SPI0_CSx.CPOL）设置产生 4 种不同组合。为保证数据正确传输，主从器件的时序配置必需一致。

当处于从器件模式或 SPI0 系统使能位（SPI0_CR.SPIEN）位为 0 时，SPI0 的 SCK 引脚无串行时钟输出。

13.4.1 CPHA=0

CPHA=0 时，SPI0 模块在串行时钟的第一个跳变沿采样数据，即:

- 若 CPOL=1，在串行时钟的下降沿采样数据
- 若 CPOL=0，在串行时钟的上升沿采样数据

如图 13-1 所示:

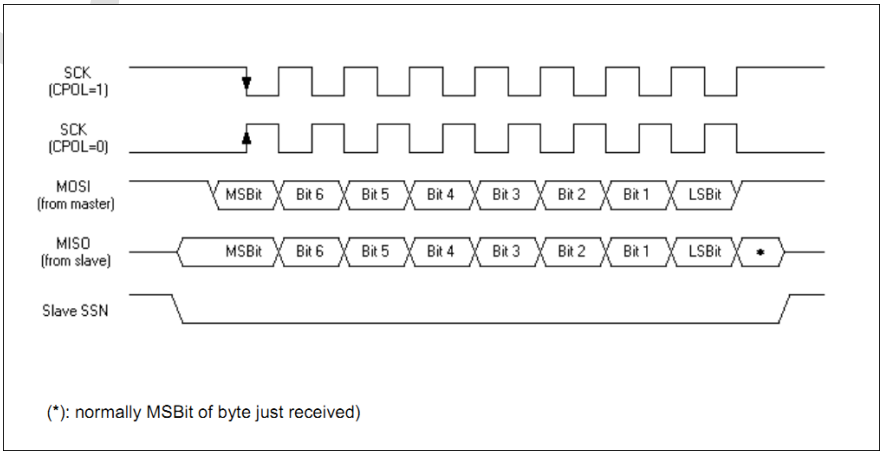


图 13-1：SPI0 数据/时钟时序图（CPHA=0）

Copyright © 2026 广芯微电子（广州）股份有限公司

13.4.2 CPHA=1

CPHA=1 时，SPI0 模块在串行时钟的第二个跳变沿采样数据，即：

- 若 CPOL=1，在串行时钟的上升沿采样数据
- 若 CPOL=0，在串行时钟的下降沿采样数据

如图 13-2 所示：

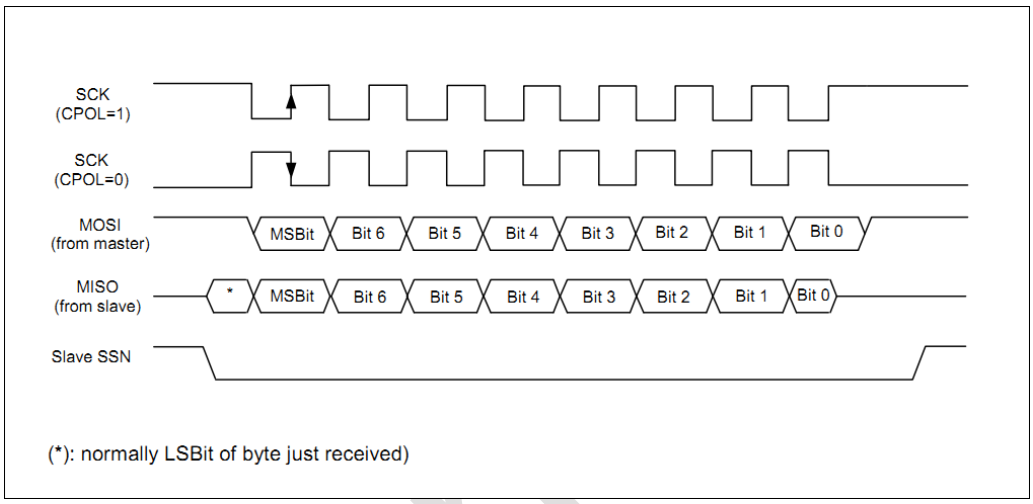


图 13-2：SPI0 数据/时钟时序图（CPHA=1）

13.4.3 从器件 SSN

若 SPI0 为从器件，则 CPHA=0 时，SSN 引脚必须在每字节数据传输后拉高，从而拉低启动下一字节传输，并避免产生写冲突错误。如图 13-3 所示：

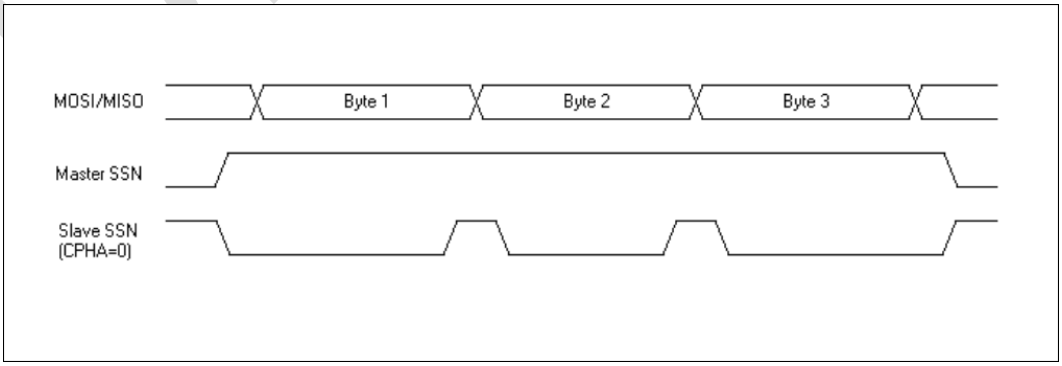


图 13-3：SPI0 SSN 时序图（CPHA=0）

Copyright © 2026 广芯微电子（广州）股份有限公司

CPHA=1 时，从器件的 SSN 引脚可以在连续数据传输时一直为低，如图 13-4 所示:

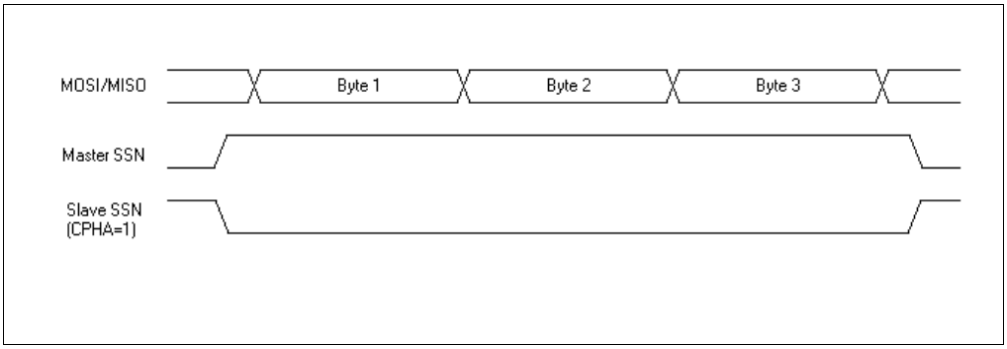


图 13-4：SPI0 SSN 时序图（CPHA=1）

13.5 使用流程

表 13-2：SPI0 引脚搭配方式表

信号描述功能位	SPI0 配置 1	SPI0 配置 2
CS	SPI0_CSN0	SPI0_CSN1
MISO	SPI0_MISO	SPI0_MI1
MOSI	SPI0_MOSI	SPI0_MOSI
CLK	SPI0_SCK	SPI0_SCK

注：引脚 SPI0_CSN1 和 SPI0_MI1 搭配使用，SPI0_CSN0 与 SPI0_MISO 搭配使用。

13.5.1 初始化程序

1. 配置开启 SPI0 模块时钟与复位 PERI_RESET / PERI_CLKEN。
2. 配置 SPI0CR.MM 位，设置主从模式。
3. 配置 SPI0CR.SSNM 位，设置 SSN 控制模式。
4. 配置 SPI0CR.SSNSEN 位，设置 SSN 输出由软件还是硬件控制。
5. 配置 SPI0CSx.SSNx 位和 SPI0CSx.LSBFx 位，设置 SSN 输出电平和帧格式。
6. 配置 SPI0CSx.CPHAx 位和 SPI0CSx.CPOLx 位，以设置串行时钟相位和极性。
7. 配置 SPI0CSx.BAUDx[2:0]位，以设置串行时钟波特率（若为从器件模式则不用设置，串行时钟速率由主器件决定）。需要时，配置中断，SPI0IE 和 SPI0IF 位。
8. 配置 SPI0CR.SPIEN，使能 SPI0。

Copyright © 2026 广芯微电子（广州）股份有限公司

13.5.2 发送流程

- **主器件发送流程**

  配置 SPI0CSx.SSNx 拉低 SSN 引脚启动传输，配置 SPI0CSx.TXO 位为高，将数据写入 SPI0_TXBUF 寄存器，等待 SPI0IF.IDLE 置位发送完成，配置 SPI0CSx.TXO 位为低，传输完成后将 SSN 拉高。

- **从器件发送流程**

  配置 SPI0CSx.TXO 位为高，将数据写入 SPI0_TXBUF 寄存器，等待 SPI0IF.IDLE 置位发送完成，配置 SPI0CSx.TXO 位为低。

13.5.3 接收流程

- **主器件接收流程**

  配置 SPI0CSx.SSNx 拉低 SSN 引脚启动传输，将数据写入 SPI0_TXBUF 寄存器，等待 SPI0IF.RXBF 置位，读取 SPI0_RXBUF 寄存器数据完成数据接收，传输完成后将 SSN 拉高。

- **从器件接收流程**

  等待 SPI0IF.RXBF 置位，读取 SPI0_RXBUF 寄存器数据完成数据接收。

13.5.4 SPI0 DMA 发送流程

1. 配置SPI0 DMA发送设置寄存器DMA_SPI0TX_LEV，设置产生DMA RX请求的FIFO数据个数。
2. 使能 SPI0 CR.DMA_TX_EN 位，使能 DMA TX 请求。
3. 配置开启 DMA 模块时钟与复位 PERI_RESET / PERI_CLKEN。
4. 配置通道控制信息寄存器 DMA_CH_CTRL_Cx。
5. 根据实际应用配置数据位宽，传输模式（8 位位宽、内存到外设模式）。
6. 配置【目的外设】和【源外设】（目的外设为 SPI0 发送，源外设为 MEM），此位在用到外设的模式下起效。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

7. 配置【目标地址】和【源地址】是否随数据传输递增（源地址递增、目标地址不变）。
8. 如需使用中断，则配置 DMA 中断指示寄存器 DMA_INT_STATUS，使能对应的通道中断。
9. 配置【源地址】和【目标地址】及【数据块尺寸】：DMA_SRC_ADDR_Cx、DMA_DST_ADDR_Cx 和 DMA_CH_CTRL_Cx。
10. 等待上述配置、以及相应的原地址和目标准备就绪，使能 DMA（DMAC_EN）。
11. 根据实际使用情况，检测 DMA 中断状态寄存器 DMA_INT_STATUS。

13.5.5 SPI0 DMA 接收流程

1. 配置SPI0 DMA发送设置寄存器DMA_SPI0RX_LEV，设置产生DMA RX请求的FIFO数据个数。
2. 使能 SPI0 CR.DMA_RX_EN 位，使能 DMA RX 请求。
3. 配置开启 DMA 模块时钟与复位 PERI_RESET / PERI_CLKEN。
4. 配置通道控制信息寄存器 DMA_CH_CTRL_Cx。
5. 根据实际应用配置数据位宽，传输模式（8 位位宽、内存到外设模式）。
6. 配置【目的外设】和【源外设】（目的外设为 MEM，源外设为 SPI0 接收），此位在用到外设的模式下起效。
7. 配置【目标地址】和【源地址】是否随数据传输递增（源地址递增、目标地址不变）。
8. 如需使用中断，则配置 DMA 中断指示寄存器 DMA_INT_STATUS，使能对应的通道中断。
9. 配置【源地址】和【目标地址】及【数据块尺寸】：DMA_SRC_ADDR_Cx、DMA_DST_ADDR_Cx、DMA_CH_CTRL_Cx。
10. 等待上述配置、以及相应的原地址和目标准备就绪，使能 DMA（DMAC_EN）。
11. 根据实际使用情况，检测 DMA 中断状态寄存器 DMA_INT_STATUS。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

14 SPI1

14.1 概述

串行外设接口（Serial Peripheral Interface，SPI）是外部设备通过单线交换数据的串行同步通讯手段。芯片提供了一个 SPI1 接口模块，可配置为主设备或从设备，实现与外部的 SPI 通信。

14.2 主要特性

- 全双工或半双工单数据线串行同步收发
- 主从模式
- 可编程时钟极性和相位（支持模式 0、1、2、3）
- 可编程比特速率
- 从模式最大频率为 $f_{sys}/2$
- 传输结束中断标志
- 写冲突错标志
- 主模式错误检测、保护和中断标志
- 支持 DMA
- 8 个 byte fifo 深度

14.3 寄存器描述

SPI1 寄存器基地址：0x40005800

表 14-1：SPI1 寄存器列表

偏移地址	名称	描述
0x0	SPI1_CR	SPI1 配置寄存器
0x4	SPI1_CSN0	SPI1 主模式控制寄存器 0

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

偏移地址	名称	描述
0x8	SPI1_CSN1	SPI1 主模式控制寄存器 1
0x14	SPI1_OPCR	SPI1 过程控制寄存器
0x18	SPI1_IE	SPI1 中断控制寄存器
0x1C	SPI1_IF	SPI1 中断标志寄存器
0x20	SPI1_TXBUF	SPI1 接收缓存寄存器
0x24	SPI1_RXBUF	SPI1 接收缓存寄存器
0x28	SPI1_DMARXLEV	SPI1 DMA 接收设置寄存器
0x2C	SPI1_DMATXLEV	SPI1 DMA 发送设置寄存器

14.3.1 SPI1 配置寄存器 SPI1_CR（偏移：00h）

位	名称	属性	复位值	描述
31:14	RSV	-	-	保留
13	DMA_TX_EN	RW	1'b0	DMA TX 使能: 0：关闭 DMA TX 请求 1：使能 DMA TX 请求
12	DMA_RX_EN	RW	1'b0	DMA RX 使能: 0：关闭 DMA RX 请求 1：使能 DMA RX 请求
11	FLTEN	RW	1'b1	Slave 输入管脚滤波使能(SSN/SCK/MOSI): 0：不滤波 1：使能 4ns 滤波
10	SSNM	RW	1'b0	Master 模式下 SSN 控制模式选择: 0：每发送完 8bit 后 Master 保持 SSN 为低，维持低电平时间由 WAIT 寄存器控制 1：每发送完 8bit 后 Master 拉高 SSN，维持高电平时间由 WAIT 寄存器控制
9	TXO_AC	RW	1'b1	TXONLY 硬件自动清空的使能: 0：关闭 TXONLY 硬件自动清零 1：TXONLY 硬件自动清零有效，软件使能 TXO 后，等待发送完毕后，硬件清零
8	TXO	RW	1'b0	单发送模式控制位: 0：关闭单发送模式 1：启动 Master 的单发送模式

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
7	MSPA	RW	1'b0	主机对 MISO 信号的采样位置调整，用于高速通信时补偿 PCB 走线延迟： 0：不调整 1：采样点延迟半个 SCK 周期
6	SSPA	RW	1'b0	从机向 MISO 发送位置调整： 0：不调整 1：提前半个 SCK 周期发送
5	MM	RW	1'b1	Master/Slave 模式选择： 0：Slave 模式 1：Master 模式
4:3	WAIT	RW	1'b0	Master 模式下，每发完 8 bit 后加入至少（1+WAIT）个 SCK cycle 等待时间再传输下一个 8bit 的数据
2	RSV	-	-	保留
1	SSNSEN	RW	1'b0	Master 模式下，软件控制 SSN 使能： 0：Master 模式下 SSN 输出由硬件自动控制 1：Master 模式下 SSN 输出由软件控制
0	SPI1EN	RW	1'b0	SPI1 使能，采用关闭时钟的方式来关闭使能： 0：关闭 SPI1，清空发送接收缓存 1：使能 SPI1

14.3.2 SPI1 主模式控制寄存器 0 SPI1_CSN0（偏移：04h）

位	名称	属性	复位值	描述
31:7	RSV	-	-	保留
6	SSN0	RW	1'b0	SPI1 主模式下，CS0 对应 Master 模式下，如果 SSNSEN 为 1，软件可以通过此位控制 SSN 输出电平： 0：SSN 输出高电平 1：SSN 输出低电平

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
5:3	BAUD0	RW	3’b001	SPI1 主模式下，CS0 对应 Master 模式波特率配置位： 000：fPCLK/2 001：fPCLK/4 010：fPCLK/8 011：fPCLK/16 100：fPCLK/32 101：fPCLK/64 110：fPCLK/128 111：fPCLK/256 当通信正在进行时，不能修改这些位。
2	LSBF0	RW	1’b0	SPI1 主模式下，CS0 对应帧格式（Frame format）： 0：先发送 MSB 1：先发送 LSB 注：当通信在进行时不能改变该位的值。
1	CPHOL0	RW	1’b0	SPI1 主模式下，CS0 对应时钟极性选择： 0：串行时钟停止在低电平 1：串行时钟停止在高电平 注：当通信在进行时不能改变该位的值；当 SSN 为低时不能改变该位的值。
0	CPHA0	RW	1’b0	SPI1 主模式下，CS0 对应时钟相位选择： 0：第一个时钟边沿是第一个捕捉边沿 1：第二个时钟边沿是第一个捕捉边沿 注：当通信在进行时不能改变该位的值。

14.3.3 SPI1 主模式控制寄存器 1 SPI1_CSN1（偏移：08h）

位	名称	属性	复位值	描述
31:7	RSV	-	-	保留
6	SSN1	RW	1’b0	SPI1 主模式下，CS1 对应 Master 模式下，如果 SSNSEN 为 1，软件可以通过此位控制 SSN 输出电平： 0：SSN 输出高电平 1：SSN 输出低电平

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
5:3	BAUD1	RW	3’b001	SPI1 主模式下，CS1 对应 Master 模式波特率配置位： 000：fPCLK/2 001：fPCLK/4 010：fPCLK/8 011：fPCLK/16 100：fPCLK/32 101：fPCLK/64 110：fPCLK/128 111：fPCLK/256 当通信在进行时，不能修改这些位
2	LSBF1	RW	1’b0	SPI1 主模式下，CS1 对应帧格式（Frame format）： 0：先发送 MSB 1：先发送 LSB 注：当通信在进行时不能改变该位的值
1	CPHOL1	RW	1’b0	SPI1 主模式下，CS1 对应时钟极性选择： 0：串行时钟停止在低电平 1：串行时钟停止在高电平 注：当通信在进行时不能改变该位的值；当 SSN 为低时不能改变该位的值
0	CPHA1	RW	1’b0	SPI1 主模式下，CS1 对应时钟相位选择： 0：第一个时钟边沿是第一个捕捉边沿 1：第二个时钟边沿是第一个捕捉边沿 注：当通信在进行时不能改变该位的值

14.3.4 SPI1 过程控制寄存器 SPI1_OPCR（偏移：14h）

位	名称	属性	复位值	描述
31:4	RSV	-	-	保留，读为 0
3	TXBFC	W1C	1’b0	清除发送缓存 软件写 1 清除发送缓存，写 0 无效
2	RXBFC	W1C	1’b0	清除接收缓存 软件写 1 清除接收缓存，写 0 无效
1	MERRC	W1C	1’b0	清除主机报错 软件写 1 清除 SPIIF.MERR 寄存器

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
0	SERRC	W1C	1’b0	清除从机报错 软件写 1 清除 SP IF.SERR 寄存器

14.3.5 SPI1 中断控制寄存器 SPI1_IE（偏移：18h）

位	名称	属性	复位值	描述
31:9	RSV	-	-	保留，读为 0
8	RNFIE	RW	1’b0	接收 FIFO 缓存满中断使能
7	TNFIE	RW	1’b0	发送 FIFO 缓存未满中断使能
6	MERRIE	RW	1’b0	主机报错时中断使能
5	SERRIE	RW	1’b0	从机报错时中断使能
4	RXCOLIE	RW	1’b0	接收缓存溢出中断使能，软件写 1 清 0
3	TXCOLIE	RW	1’b0	发送缓存溢出中断使能，软件写 1 清 0
2	IDLEIE	RW	1’b0	SPI1 空闲标志中断使能
1	TXBEIE	RW	1’b0	发送缓存空中断使能
0	RXBFIE	RW	1’b0	接收缓存中断使能

14.3.6 SPI1 中断标志寄存器 SPI1_IF（偏移：1Ch）

位	名称	属性	复位值	描述
31:9	RSV	-	-	保留，读为 0
8	RNF	R	1’b0	SPI 接收 FIFO 满: 0：SPI1 RX FIFO 未满 1：SPI1 RX FIFO 满
7	TNF	R	1’b1	SPI 发送 FIFO 未满: 0：SPI1 TX FIFO 满 1：SPI1 TX FIFO 未满
6	MERR	R	1’b0	主机报错标志: 当 Master 下传输未满 8 位 SSN 被拉高时，MERR 置位
5	SERR	R	1’b0	Slave Error 标志: 当 Slave 下传输未满 8 位 SSN 被拉高时，SERR 置位
4	RXCOL	RW	1’b0	接收缓存溢出，写 1 清 0
3	TXCOL	RW	1’b0	发送缓存溢出，写 1 清 0

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2	IDLE	R	1'b1	SPI1 空闲标志，只读: 0：SPI1 传输进行中 1：SPI1 传输空闲
1	TXBE	R	1'b1	发送缓存空标志位: 0：发送缓存非空 1：发送缓存空，软件写 TXBUF 清零
0	RXBF	R	1'b0	接收缓存非空标志位: 0：接收缓存空 1：接收缓存非空

14.3.7 SPI1 发送缓存寄存器 SPI1_TXBUF（偏移：20h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留，读为 0
7:0	TXBUF	W	8'h00	SPI1 发送缓存，发送 FIFO 入口地址。此 IP 一共含有 8 个 Byte 的发送 FIFO, 写此地址，将要发送的数据写入 FIFO 中

14.3.8 SPI1 接收缓存寄存器 SPI1_RXBUF（偏移：24h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留，读为 0
7:0	RXBUF	R	8'h00	SPI1 接收缓存，接收 FIFO 入口地址。此 IP 一共含有 8 个 Byte 的接收 FIFO, 读此地址，将接收的数据从 FIFO 中读取出来

14.3.9 SPI1 DMA 接收设置寄存器 SPI1_DMARXLEV(偏移:28h)

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留，读为 0
2:0	DMA_RX_LEV	RW	3'b000	SPI1 接收 FIFO DMA 请求设置: 当 RX FIFO 中的数据个数大于此寄存器设置值时，产生 DMA RX 请求

Copyright © 2026 广芯微电子（广州）股份有限公司

14.3.10 SPI1 DMA 发送设置寄存器 SPI1_DMATXLEV(偏移:2Ch)

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留，读为 0
2:0	DMA_TX_LEV	RW	3'b000	SPI1 发送 FIFO DMA 请求设置: 当 TX FIFO 中的数据个数小于此寄存器设置值时，产生 DMA TX 请求

14.4 接口时序

为了兼容不同的 SPI 外设，SPI1 串行时钟的时序可以通过时钟相位选择位（SPI1_CSx.CPHA）和时钟极性选择位（SPI1_CSx.CPOL）设置产生 4 种不同组合。为保证数据正确传输，主从器件的时序配置必需一致。

当处于从器件模式或 SPI1 系统使能位（SPI1_CR.SPIEN）位为 0 时，SPI1 的 SCK 引脚无串行时钟输出。

14.4.1 CPHA=0

CPHA=0 时，SPI1 模块在串行时钟的第一个跳变沿采样数据，即:

- 若 CPOL=1，在串行时钟的下降沿采样数据
- 若 CPOL=0，在串行时钟的上升沿采样数据

如图 14-1 所示:

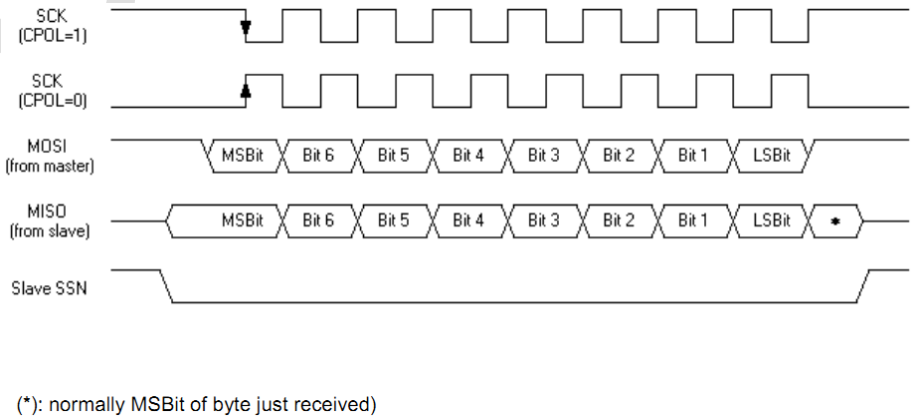


图 14-1：SPI1 数据/时钟时序图（CPHA=0）

Copyright © 2026 广芯微电子（广州）股份有限公司

14.4.2 CPHA=1

CPHA=1 时，SPI1 模块在串行时钟的第二个跳变沿采样数据，即：

- 若 CPOL=1，在串行时钟的上升沿采样数据
- 若 CPOL=0，在串行时钟的下降沿采样数据

如图 14-2 所示：

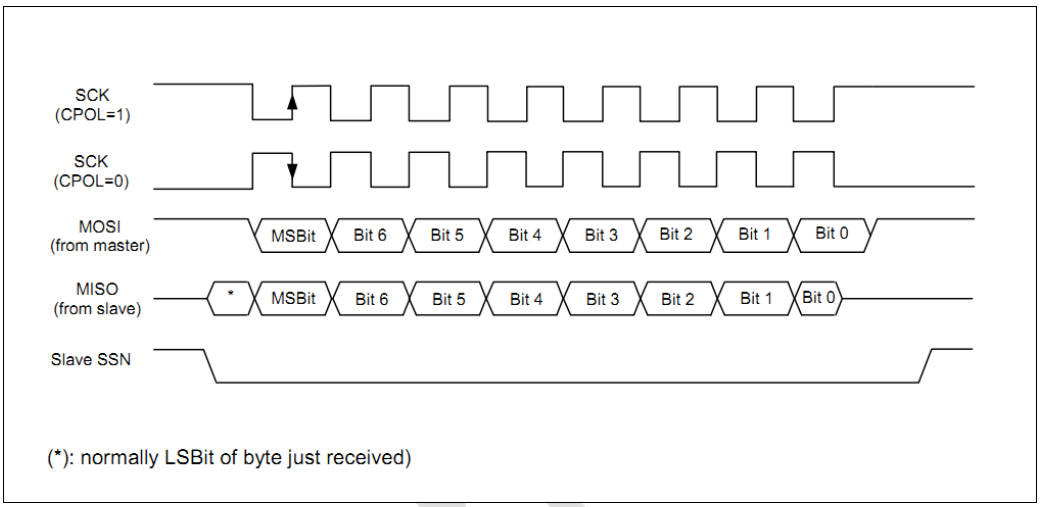


图 14-2：SPI1 数据/时钟时序图（CPHA=1）

14.4.3 从器件 SSN

若 SPI1 为从器件，则 CPHA=0 时，SSN 引脚必须在每字节数据传输后拉高，从而拉低启动下一字节传输，并避免产生写冲突错误。如图 14-3 所示：

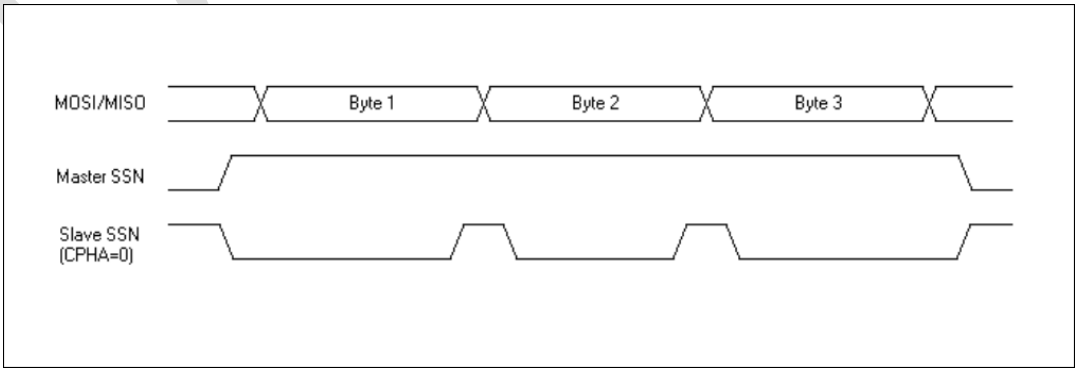


图 14-3：SPI1 SSN 时序图（CPHA=0）

Copyright © 2026 广芯微电子（广州）股份有限公司

CPHA=1 时，从器件的 SSN 引脚可以在连续数据传输时一直为低，如图 14-4 所示:

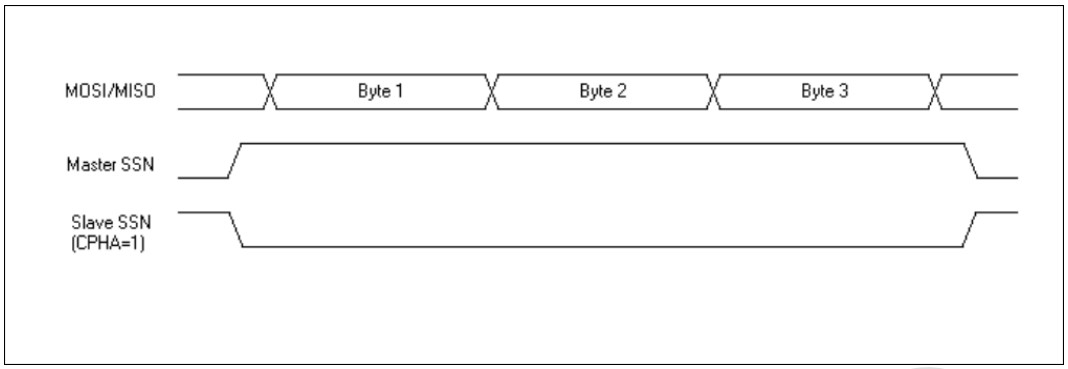


图 14-4：SPI1 SSN 时序图（CPHA=1）

14.5 使用流程

表 14-2：SPI1 引脚搭配方式表

信号描述功能位	SPI1 配置 1	SPI1 配置 2
CS	SPI1_CSN0	SPI1_CSN1
MISO	SPI1_MISO	SPI1_MI1
MOSI	SPI1_MOSI	SPI1_MOSI
CLK	SPI1_SCK	SPI1_SCK

14.5.1 初始化程序

配置开启 SPI1 模块时钟与复位 PERI_RESET / PERI_CLKEN。

1. 配置 SPI1CR.MM 位，设置主从模式。
2. 配置 SPI1CR.SSNM 位，设置 SSN 控制模式。
3. 配置 SPI1CR.SSNSEN 位，设置 SSN 输出由软件还是硬件控制。
4. 配置 SPI1CSx.SSNx 位和 SPI1CSx.LSBFx 位，设置 SSN 输出电平和帧格式。
5. 配置 SPI1CSx.CPHAx 位和 SPI1CSx.CPOLx 位，以设置串行时钟相位和极性。
6. 配置 SPI1CSx.BAUDx[2:0]位，以设置串行时钟波特率（若为从器件模式则不用设置，串行时钟速率由主器件决定）。需要时，配置中断，SPI1IE 和 SPI1IF 位。
7. 配置 SPI1CR.SPIEN，使能 SPI1。

Copyright © 2026 广芯微电子（广州）股份有限公司

14.5.2 发送流程

- **主器件发送流程**

  配置 SPI1CSx.SSNx 拉低 SSN 引脚启动传输，配置 SPI1CSx.TXO 位为高，将数据写入 SPI1_TXBUF 寄存器，等待 SPI1IF.IDLE 置位发送完成，配置 SPI1CSx.TXO 位为低，传输完成后将 SSN 拉高。

- **从器件发送流程**

  配置 SPI1CSx.TXO 位为高，将数据写入 SPI1_TXBUF 寄存器，等待 SPI1IF.IDLE 置位发送完成，配置 SPI1CSx.TXO 位为低。

14.5.3 接收流程

- **主器件接收流程**

  配置 SPI1CSx.SSNx 拉低 SSN 引脚启动传输，将数据写入 SPI1_TXBUF 寄存器，等待 SPI1IF.RXBF 置位，读取 SPI1_RXBUF 寄存器数据完成数据接收，传输完成后将 SSN 拉高。

- **从器件接收流程**

  等待 SPI1IF.RXBF 置位，读取 SPI1_RXBUF 寄存器数据完成数据接收。

14.5.4 SPI1 DMA 发送流程

1. 配置SPI1 DMA发送设置寄存器DMA_SPI1TX_LEV，设置产生DMA RX请求的FIFO数据个数。
2. 使能 SPI1 CR.DMA_TX_EN 位，使能 DMA TX 请求。
3. 配置开启 DMA 模块时钟与复位 PERI_RESET / PERI_CLKEN。
4. 配置通道控制信息寄存器 DMA_CH_CTRL_Cx。
5. 根据实际应用配置数据位宽，传输模式（8 位位宽、内存到外设模式）。
6. 配置【目的外设】和【源外设】（目的外设为 SPI1 发送，源外设为 MEM），此位在用到外设的模式下起效。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

7. 配置【目标地址】和【源地址】是否随数据传输递增（源地址递增、目标地址不变）。
8. 如需使用中断，则配置 DMA 中断指示寄存器 DMA_INT_STATUS，使能对应的通道中断。
9. 配置【源地址】和【目标地址】及【数据块尺寸】：DMA_SRC_ADDR_Cx、DMA_DST_ADDR_Cx 和 DMA_CH_CTRL_Cx。
10. 等待上述配置、以及相应的原地址和目标准备就绪，使能 DMA（DMAC_EN）。
11. 根据实际使用情况，检测 DMA 中断状态寄存器 DMA_INT_STATUS。

14.5.5 SPI1 DMA 接收流程

1. 配置SPI1 DMA发送设置寄存器DMA_SPI1RX_LEV，设置产生DMA RX请求的FIFO数据个数。
2. 使能 SPI1 CR.DMA_RX_EN 位，使能 DMA RX 请求。
3. 配置开启 DMA 模块时钟与复位 PERI_RESET / PERI_CLKEN。
4. 配置通道控制信息寄存器 DMA_CH_CTRL_Cx。
5. 根据实际应用配置数据位宽，传输模式（8 位位宽、内存到外设模式）。
6. 配置【目的外设】和【源外设】（目的外设为 MEM，源外设为 SPI1 接收），此位在用到外设的模式下起效。
7. 配置【目标地址】和【源地址】是否随数据传输递增（源地址递增、目标地址不变）。
8. 如需使用中断，则配置 DMA 中断指示寄存器 DMA_INT_STATUS，使能对应的通道中断。
9. 配置【源地址】和【目标地址】及【数据块尺寸】：DMA_SRC_ADDR_Cx、DMA_DST_ADDR_Cx 和 DMA_CH_CTRL_Cx。
10. 等待上述配置、以及相应的原地址和目标准备就绪，使能 DMA（DMAC_EN）。
11. 根据实际使用情况，检测 DMA 中断状态寄存器 DMA_INT_STATUS。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

15 QSPI

15.1 概述

QSPI 是一种专用的通信接口，连接单、双或四线 SPI Flash 存储介质。该接口支持取址功能。

15.2 主要特性

- 允许 8、16 和 32 位数据访问
- 支持 CPOL/CPHA 控制
- 支持外扩 SPI FLASH 读写控制，支持取指令操作
- 支持指令和参数，完全可编程帧格式
- 写指令操作完成以及发生访问错误时可产生中断
- 支持普通 SPI 读写

15.3 寄存器描述

QSPI 寄存器基地址：0x01100400

表 15-1：QSPI 寄存器列表

偏移地址	名称	描述
0x00	QSPI_CTRL	QSPI 配置寄存器
0x04	QSPI_BAUD	QSPI 波特率配置寄存器
0x08	QSPI_MEMO_ACC	QSPI 存储器访问配置寄存器
0x0C	QSPI_CMD	QSPI 命令寄存器
0x10	QSPI_PARA_R	QSPI 读参数寄存器
0x14	QSPI_PARA_W	QSPI 写参数寄存器
0x18	QSPI_PGT_SET	QSPI 擦写时间设置寄存器
0x1C	QSPI_INTEN	QSPI 中断使能控制寄存器
0x20	QSPI_INTUS	QSPI 中断状态寄存器

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

偏移地址	名称	描述
0x24	QSPI_STATUS	QSPI 状态寄存器
0x28	QSPI_RXBUF	QSPI 接收缓存寄存器

15.3.1 配置寄存器 QSPI_CTRL（偏移：00h）

位	名称	属性	复位值	描述
31:12	RSV	-	-	保留
11	CPU_HOLD	RW	1’b0	此寄存器设置在 QSPI 写数据过程中，是否停掉 CPU: 0：QSPI_PGT_SET 寄存器设置的时间内，CPU 正常运行 1：QSPI_PGT_SET 寄存器设置的时间内，CPU 停止运行
10:5	HALF_US	RW	6’h0F	根据系统时钟频率，设置时间标尺；此寄存器的值为：（AHB 时钟/2）-1。 例如：系统时钟频率为 32M，那么此寄存器应该设置为 15
4:3	X_MODE	RW	2’b10	QSPI 配置: 00：单数据线 SPI 协议传输（标准 SPI 协议） 01：2 数据线 SPI 协议传输 10：4 数据线 SPI 协议传输 11：保留
2	LSB	RW	1’b0	MSB/LSB 在前选择: 0：QSPI 总线传输中 MSB 在前 1：QSPI 总线传输中 LSB 在前
1	CPOL	RW	1’b0	CSN 对应时钟极性选择: 0：串行时钟停止在低电平 1：串行时钟停止在高电平
0	CPHA	RW	1’b0	CSN 对应时钟相位选择: 0：第一个时钟边沿是第一个捕捉边沿 1：第二个时钟边沿是第一个捕捉边沿

15.3.2 QSPI 波特率配置寄存器 QSPI_BAUD（偏移：04h）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
15:8	BAUD1	RW	8'h00	QSPI 串行时钟二级分频因子
7:0	BAUD0	RW	8'h10	QSPI 串行时钟一级分频因子 该分频因子必须是 2 ~ 254 之间的偶数（包括 2 和 254）。第 0 位返回值总是为 0， f = AHB 时钟/{BAUD1, BAUD0}

15.3.3 QSPI 存储器访问配置寄存器 QSPI_MEMO_ACC（偏移：08h）

位	名称	属性	复位值	描述
31:21	RSV	-	-	保留
20	WRITE_NORMAL	RW	1'b0	普通 SPI，写模式使能： 0：关闭普通 SPI 写模式 1：使能普通 SPI 写模式，不发送地址和数据字段
19	READ_NORMAL	RW	1'b0	普通 SPI，读模式使能： 0：关闭普通 SPI 读模式 1：使能普通 SPI 读模式，不发送地址和数据字段
18	ADDR_LINE_SIZE_R	RW	1'b0	读操作： 0：Address 使用单线模式发送 1：Address 发送位宽等于 X_MODE 的设置值
17:16	Para_No2_R	RW	2'b01	读操作： 00：不使用参数 2 01：参数 2 长度为 1 个 byte 10：参数 2 长度为 2 个 byte 11：保留
15	Para_No1_R	RW	1'b1	读操作： 0：不使用参数 1 1：使用参数 1，参数 1 为一个字节
14	Para_Ord2_R	RW	1'b0	读操作决定在发送地址前后加入参数 2： 0：在地址前发送 1：在地址后发送
13	Para_Ord1_R	RW	1'b1	读操作决定在发送地址前后加入参数 1： 0：在地址前发送 1：在地址后发送

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
12	WRITE_NO_DATA	RW	1’b1	写操作含有数据字段选择 0：写操作含有数据字段 1：写操作没有数据字段
11	READ_NO_ADDR	RW	1’b0	读操作发送 Address 字段选择 0：读操作发送 Address 字段 1：读操作不发送 ADDRESS 字段
10	WRITE_NO_ADDR	RW	1’b1	写操作发送 ADDR 字段选择 0：写操作发送 ADDR 字段 1：写操作不发送 ADDR 字段
9	ADDR_LINE_SIZE_W	RW	1’b1	擦写操作： 0：Address 使用单线模式发送 1: Address 发送位宽等于 X mode 的设置值
8:7	ADDR_WIDTH	RW	2’b10	地址位数配置： 00：地址位宽为 1 个字节 01：地址位宽为 2 个字节 10：地址位宽为 3 个字节 11：保留
6:5	Para_No2_W	RW	2’b00	擦写操作： 00：不使用参数 2 01：参数 2 长度为 1 个字节 10：参数 2 长度为 2 个字节 s 11：保留
4	Para_No1_W	RW	1’b0	擦写操作： 0：不使用参数 1 1：使用参数 1，参数 1 为一个字节
3	CON_RD_EN	RW	1’b0	连读使能位： 0：不使能连读 1：使能连读
2	Para_Ord2_W	RW	1’b1	擦写操作决定在发送地址前后加入参数 2： 0：在地址前发送 1：在地址后发送
1	Para_Ord1_W	RW	1’b1	擦写操作决定在发送地址前后加入参数 1： 0：在地址前发送 1：在地址后发送
0	QSPI_EN	RW	1’b1	QSPI 访问使能位： 0：禁止 QSPI 1：使能 QSPI

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

15.3.4 QSPI 命令寄存器 QSPI_CMD（偏移：0ch）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15:8	WR_CMD	RW	8'h00	存放写 QSPI 存储器的写指令
7:0	RD_CMD	RW	8'h00	存放读 QSPI 存储器的读指令

15.3.5 QSPI 读参数寄存器 QSPI_PARA_R（偏移：10h）

位	名称	属性	复位值	描述
31:24	RSV	-	-	保留
23:8	QSPI_PARA_R2	RW	16'h0000	QSPI 参数 2 寄存器，内部存储参数 2 的值
7:0	QSPI_PARA_R1	RW	8'h01	QSPI 参数 1 寄存器，内部存储参数 1 的值

15.3.6 QSPI 写参数寄存器 QSPI_PARA_W（偏移：14h）

位	名称	属性	复位值	描述
31:24	RSV	-	-	保留
23:8	QSPI_PARA_W2	RW	16'h0000	QSPI 写参数 2 寄存器，内部存储参数 2 的值
7:0	QSPI_PARA_W1	RW	8'h01	QSPI 写参数 1 寄存器，内部存储参数 1 的值

15.3.7 QSPI 擦写时间设置寄存器 QSPI_PGT_SET（偏移：18h）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15:0	QSPI_PGT_SET	RW	16'h0000	设置 QSPI 发出写操作命令后的等待时间； 每个时间单位为 0.5μs

15.3.8 QSPI 中断使能控制寄存器 QSPI_INTEN（偏移：1Ch）

位	名称	属性	复位值	描述
31:2	RSV	-	-	保留
1	OP_ERREN	RW	1'b0	错误操作中断使能位： 0：错误操作中断禁止 1：错误操作中断使能

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
0	INTEN	RW	1'b0	完成中断使能寄存器: 0：中断禁止 1：中断使能

15.3.9 QSPI 中断状态寄存器 QSPI_INTUS（偏移：20h）

位	名称	属性	复位值	描述
31:2	RSV	-	-	保留
1	OP_ERR_STATUS	RW	1'b0	错误操作中断状态寄存器，在擦写时间未结束时对另一内存空间进行擦写，触发错误中断: 0：错误中断未产生 1：错误中断产生 写 1 清 0
0	INT_STATUS	RW	1'b0	擦写指令完成中断状态寄存器 QSPI_PGT_SET 设置时间到达后，此位为 1: 0：中断未产生 1：中断产生 写 1 清 0

15.3.10 QSPI 状态寄存器 QSPI_STATUS（偏移：24h）

位	名称	属性	复位值	描述
31:1	RSV	-	-	保留
0	QSPI_READY	RW	1'b1	状态寄存器: 0：QSPI 模块忙，正在进行 FLASH 操作 1：QSPI 模块空闲

15.3.11 QSPI 接收缓存寄存器 QSPI_RXBUF（偏移：28h）

位	名称	属性	复位值	描述
31:0	RXBUF	R	32'h00000000	QSPI 接收缓存，支持 8 位/16 位/32 位 QSPI 数据帧

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

15.4 使用流程

15.4.1 QSPI 读 FLASH

1. 开启 QSPI 模块时钟，释放复位。
2. 配置管脚复用，打开管脚的输入使能。
3. REG_QSPI_BAUD 寄存器设置传输速率，根据系统时钟设置 REG_QSPI_CTRL 寄存器的 BIT5-10 的时间标尺值。
4. 根据 QSPI 通信模式设置 REG_QSPI_CTRL 寄存器的 BIT0-1 的时钟极性和时钟相位。
5. 设置 REG_QSPI_MEMO_ACC 寄存器的 BIT0，使能 QSPI。
6. 根据发送指令所需要的模式设置 REG_QSPI_CTRL 寄存器的 BIT3-4 选择单/双/四线通信模式。
7. 根据发送指令所需要的格式设置 REG_QSPI_MEMO_ACC 寄存器，选择是否发送地址/数据，是否发送参数。
8. 若需要发送参数，则设置 REG_QSPI_PARA_R 寄存器。
9. 写 REG_QSPI_CMD 寄存器，写入要发送的指令号。
10. 读取 FLASH 地址中的数据。

15.4.2 QSPI 写 FLASH

1. 开启 QSPI 模块时钟，释放复位。
2. 配置管脚复用，打开管脚的输入使能。
3. REG_QSPI_BAUD 寄存器设置传输速率，根据系统时钟设置 REG_QSPI_CTRL 寄存器的 BIT5-10 的时间标尺值。
4. 根据 QSPI 通信模式设置 REG_QSPI_CTRL 寄存器的 BIT0-1 的时钟极性和时钟相位。
5. 设置 REG_QSPI_MEMO_ACC 寄存器的 BIT0，使能 QSPI。
6. 根据发送指令所需要的模式设置 REG_QSPI_CTRL 寄存器的 BIT3-4 选择单/双/四线通信模式。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

7. 根据发送指令所需要的格式设置 REG_QSPI_MEMO_ACC 寄存器，选择是否发送地址/数据，是否发送参数。
8. 若需要发送参数，则设置 REG_QSPI_PARA_W 寄存器。
9. 写 REG_QSPI_CMD 寄存器，写入要发送的指令号。
10. 设置 REG_QSPI_PGT_SET 寄存器，写入擦写所需要等待的时间。
11. 向 FLASH 地址中写入数据。
12. 等待写入完成（可通过向 FLASH 发送询问是否 busy 的指令来获取 FLASH 状态，也可通过设置 REG_QSPI_PGT_SET 寄存器，硬件在发送完指令后等待所设置的事件后，触发完成中断）。

15.4.3 普通 SPI 读写

1. 设置 REG_QSPI_MEMO_ACC 寄存器的 BIT18-19，使能普通 SPI 读写模式。
2. QSPI 默认为主机模式，通过向 QSPI FLASH 地址中写入数据，写入要发送的 QSPI 数据（可写入 QSPI FLASH 地址范围内地址（0x0001_0000-0x0101_0000），此地址将不会发出，硬件只会发出数据，写入的地址需要满足地址对其规则，推荐地址字对齐）。
3. 读取 REG_QSPI_RXBUF 寄存器接收 QSPI 数据。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

16 Cache

16.1 概述

Cache 处于 QSPI 和 CortexM0 之间，实现对 QSPI 中存储的指令进行预取指，用于提高 QSPI 取指速度，提升系统性能。

此 Cache 在系统中的位置如图 16-1 所示:

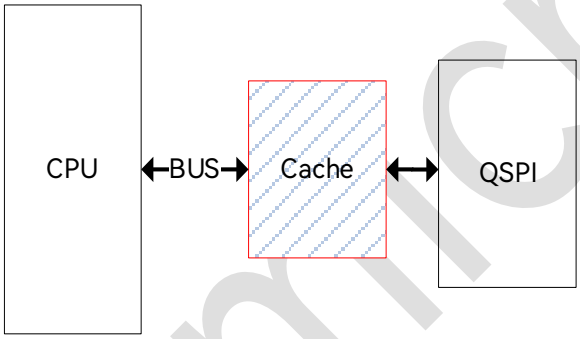


图 16-1：Cache 位置示意图

16.2 主要特点

- Data Space 为 2K 字节大小
- Data SRAM 在 Cache 未使能时可以当系统 SRAM 用，支持 word、half word 和 byte 读写

16.3 寄存器描述

Cache 寄存器基地址：0x20004400

16.3.1 控制寄存器 CACHE_CR（偏移：00h）

位	名称	属性	复位值	描述
31:2	RSV	-	-	保留

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
1	CACHE_CLR	W	1'b0	写 1 清除 Cache 中所有缓存的内容，每次 Cache 使能时，均需要向此位写 1: 0：不清除 Cache 中缓存的数据 1：清除 Cache 中的所有缓存数据
0	CACHE_EN	RW	1'b0	Cache 使能位: 0：Cache 禁止 1：Cache 使能

16.4 使用流程

使能 Cache 时，需要向 CACHE_EN 和 CACHE_CLR 位写 1。

在 CACHE_EN 不为 1，即 Cache 未使能时，Cache Data Space 可以作为系统 SRAM 使用。在 CACHE_EN 为 1 后，读写 Cache Data Space 将发生数据错误。

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

17 CAN

17.1 概述

CAN（Controller Area Network）控制器可以用于汽车电子和工业控制领域，支持 CAN2.0A/B 协议。

17.2 主要特性

- 具有实时性强、传输距离较远、抗电磁干扰能力强、成本低等优点
- 采用双线串行通信方式，检错能力强，可在高噪声干扰环境中工作
- 具有优先权和仲裁功能，多个控制模块通过CAN 控制器挂到CAN-bus上，形成多主机局部网络
- 可根据报文的 ID 决定接收或屏蔽该报文
- 可靠的错误处理和检错机制
- 发送的信息遭到破坏后，可自动重发
- 节点在错误严重的情况下具有自动退出总线的功能
- 报文不包含源地址或目标地址，仅用标志符来指示功能信息、优先级信息

17.3 寄存器描述

CAN 寄存器基地址：0x40005C00

表 17-1：CAN 寄存器列表

偏移地址	名称	描述
0x00	CAN_MR	模式寄存器
0x04	CAN_CMR	指令寄存器
0x08	CAN_SR	控制寄存器
0x0C	CAN_ISR	中断状态寄存器
0x10	CAN_IMR	中断使能寄存器

Copyright © 2026 广芯微电子（广州）股份有限公司

偏移地址	名称	描述
0x14	CAN_RMC	接收 FIFO 数据个数寄存器
0x18	CAN_BTR0	总线时序寄存器 0
0x1C	CAN_BTR1	总线时序寄存器 1
0x20	CAN_TXBUF	发送缓存寄存器
0x24	CAN_RXBUF	接收缓存寄存器
0x28	CAN_ACR	接收过滤匹配寄存器
0x2C	CAN_AMR	接收过滤屏蔽寄存器
0x30	CAN_ECC	错误码捕捉寄存器
0x34	CAN_RXERR	接收错误计数寄存器
0x38	CAN_TXERR	发送错误计数寄存器
0x3C	CAN_ALC	仲裁丢失捕获寄存器
0x40	CAN_RXADDR	接收缓存基地址设置寄存器

17.3.1 模式寄存器 CAN_MR（偏移：00h）

位	名称	属性	复位值	描述
31:8	RSV	R	-	保留
7	RXF_CLR	W	1'b0	RX_FIFO 指针清除位: 0：无变化 1：复位 RX_FIFO 的读写指针，复位后此位自动恢复为 0
6:3	RSV	R	-	保留
2	RM	RW	1'b1	复位模式设置位: 0：CAN 工作在其他模式 1：CAN 工作在复位模式 在复位模式中不进行数据的发送和接收，此模式用于进行一些硬件的配置（某些寄存器只能在复位模式下进行写操作)，在复位模式以后，可进入监听模式或者正常模式。
1	LOM	RW	1'b0	监听模式设置位: 0：若 RM=0，CAN 进入正常模式 1：若 RM=0，CAN 进入监听模式 此位只能在复位模式设置

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
0	AFM	RW	1’b0	硬件匹配数据选择位: 0：使用双过滤器 1：使用单过滤器 此位只能在复位模式设置

注：在监听模式下，即使成功接收到消息，CAN 控制器也不会对 CAN 总线进行应答（不会发送 ACK 响应）。错误计数器将停止在当前值。监听模式主要用于比特率检测，不会干扰网络流量，监听模式还可用于 CAN 总线分析仪。

17.3.2 指令寄存器 CAN_CMR（偏移：04h）

位	名称	属性	复位值	描述
31:3	RSV	R	-	保留
2	TR	W	1’b0	发送请求设置位: 0：禁止发送 1：启动发送，进行帧传输
1	AT	W	1’b0	中止传输允许位: 0：禁止中止传输 1：允许中止传输 同时设置 TR 和 AT 可启动单发传输，在总线错误或者仲裁丢失的情况下，不会执行帧的重新传输。中止只对即将要传输的帧作用，已经发出的帧无法中止。 如果在上一个命令中将 TR 设为 1 来启动传输，则无法通过将 TR 位设为 0 来取消，此时可通过设置 AT 为 1 来取消传输。
0	RSV	R	-	保留

17.3.3 状态寄存器 CAN_SR（偏移：08h）

位	名称	属性	复位值	描述
31:8	RSV	R	-	保留
7	RBS	R	1’b0	接收 FIFO 状态: 0：FIFO 中没有消息 1：FIFO 中至少有一条消息

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
6	DSO	R	1’b0	数据溢出状态: 0：自上次清除数据溢出以来未发生溢出 1：RX FIFO 溢出，RX 溢出中断触发（如使能）
5	TBS	R	1’b1	发送 BUFFER 状态: 0: 发送 BUFFER 已锁定。正在发送消息或正在等待发送。如果 CPU 在锁定状态下（TBS = 0）尝试写入发送缓冲区，则不接受已写入的数据。 1：发送 BUFFER 可被 CPU 写入
4	RSV	R	-	保留
3	RS	R	1’b0	接收状态位: 0：CAN 未处于接收状态 1：CAN 正在接收
2	TS	R	1’b0	发送状态位: 0：CAN 未处于传输状态 1：CAN 正在传输
1	ES	R	1’b0	错误状态位: 0：正常状态 1：至少一个 CAN 错误计数器达到错误警告限制（96）
0	BS	R	1’b0	总线状态位: 0：正常状态，可进行帧传输和接收 1：离线状态，CAN 控制器处于复位模式，错误警告中断触发（如使能）。发送错误计数器设为 127，接收错误计数器设为 0。CAN 将一直处于复位模式，直到 CPU 将 RM 位清掉。完成此操作后，CAN 将等待 128 次总线空闲信号的出现（11 个连续的隐性位），发送错误计数器向下计数。然后 BS 位清 0，错误计数器复位，错误警告中断触发（如使能）

17.3.4 中断状态/应答寄存器 CAN_ISR（偏移：0Ch）

位	名称	属性	复位值	描述
31:7	RSV	R	-	保留

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
6	ALI	RW	1’b0	仲裁丢失中断状态位: 当 CAN 在消息传输过程中丢失仲裁并成为接收端时，此位置位，可以读取 ALC 寄存器以检查丢失了仲裁段中的哪一位 写 1 清除此中断。
5	EWI	RW	1’b0	错误警告中断状态位: 当 SR 寄存器的 ES 或 BS 位改变时，错误警告中断置位。因此，它可用于检测 CAN 是否进入或退出总线关闭状态。 写 1 清除中断
4	EPI	RW	1’b0	错误被动中断状态位: 当 CAN 总线控制器达到或退出错误被动级别（即在状态更改为主动到被动或被动到主动）时，此位置位。 写 1 清除中断
3	RI	RW	1’b0	接收中断状态位: 当接收 FIFO 中至少有一条 CAN 帧数据时，CAN 将此位置 1。读取消息后，CPU 必须将 RI 位写 1（消息读取确认），以减少 RX 消息计数器（RMC）计数，RMC 不会自动递减
2	TI	RW	1’b0	发送中断状态位: 成功发送后，发送中断位被置位。在写入新的数据帧之前可通过清除 TI 位（写 1 清除）将写指针复位到 TX RAM
1	BEI	RW	1’b0	总线错误中断状态位: 当 CAN 在发送或接收消息时遇到总线错误时，将 BEI 置位。 写 1 清除中断
0	DOI	RW	1’b0	接收数据溢出中断状态位: 发生接收 FIFO 溢出时，DOI 置位。 写 1 清除中断

17.3.5 中断使能寄存器 CAN_IMR（偏移：10h）

位	名称	属性	复位值	描述
31:7	RSV	R	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
6	ALIM	RW	1’b0	仲裁丢失中断使能位。使能 CAN 发送器在发送期间丢失仲裁并成为 CAN 接收器时触发中断: 0：禁止 ALI 中断 1：使能 ALI 中断
5	EWIM	RW	1’b0	错误警告中断使能位。使能当 CAN_SR 寄存器的 BS 或 ES 位状态改变时触发中断: 0：禁止 EWI 中断 1：使能 EWI 中断
4	EPIM	RW	1’b0	错误被动中断使能位。使能当 CAN 控制器进入或离开被动错误模式时触发中断: 0：禁止 EPI 中断 1：使能 EPI 中断
3	RIM	RW	1’b0	接收中断使能位: 0：禁止 RI 中断 1：使能 RI 中断
2	TIM	RW	1’b0	发送中断使能位: 0：禁止 TI 中断 1：使能 TI 中断
1	BEIM	RW	1’b0	总线错误中断使能位。使能当 CAN 在发送或接收过程中发生总线错误时触发中断: 0：禁止 BEI 中断 1：使能 BEI 中断
0	DOIM	RW	1’b0	接收数据溢出中断使能位: 0：禁止 DOI 中断 1：使能 DOI 中断

17.3.6 接收数据计数寄存器 CAN_RMC（偏移：14h）

位	名称	属性	复位值	描述
31:5	RSV	R	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
4:0	RMC	R	5’h00	接收 FIFO 中 CAN 帧个数: 接收 FIFO 最多可以存储 16 条消息。以下等式允许计算要存储的最大消息数-RX FIFO: $n = \frac{64}{3 + data_length_code}$ 注：此处 data_length_code 至少为 1，若 CAN 数据段长度为 0，data_length_code=1

17.3.7 总线时序寄存器 CAN_BTR0（偏移：18h）

此寄存器只能在复位模式写入，可在任何模式读取。

位	名称	属性	复位值	描述
31:8	RSV	R	-	保留
7:6	SJW	RW	2’b00	同步跳跃宽度: tSJW = tSCLK x（2 x SJW.1 + SJW.0 + 1） 为了补偿不同 CAN 总线控制器的时钟振荡器之间的相移，必须相应地缩短或延长位周期。SJW 定义了一个重新同步可以改变一个位周期的最大时钟周期数。再同步过程中，硬件会通过在 PBS1 段内增加 1+SJW 个 tSCLK，或者在 PBS2 段内减少 1 ~（1+SJW）个 tSCLK 来与接收信号达到同步
5:0	BRP	RW	6’h00	波特率预分频值: tSCLK = 2 x tCLK x（BRP +1） 其中，tCLK = 1/fPCLK

17.3.8 总线时序寄存器 CAN_BTR1（偏移：1Ch）

此寄存器只能在复位模式写入，可在任何模式读取。

位	名称	属性	复位值	描述
31:8	RSV	R	-	保留
7	SAM	RW	1’b0	总线电平采样数选择位: 0：采样一次总线电平（适用于高速总线） 1：采样三次总线电平（适用于中/低速总线）

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
6:4	TSEG2	RW	3’b000	时间段 2 的时钟周期数: tTSEG2 = tSCLK x（TSEG2>>4 +1）
3:0	TSEG1	RW	4’h00	时间段 1 的时钟周期数: tTSEG1 = tSCLK x（TSEG + 1）

CAN 的位周期结构如下图。其中同步段（SYNC SEG）为 1 x t_{SCLK}，相位缓冲段 1 和 2 长度由 TSEG1 和 TSEG2 决定。

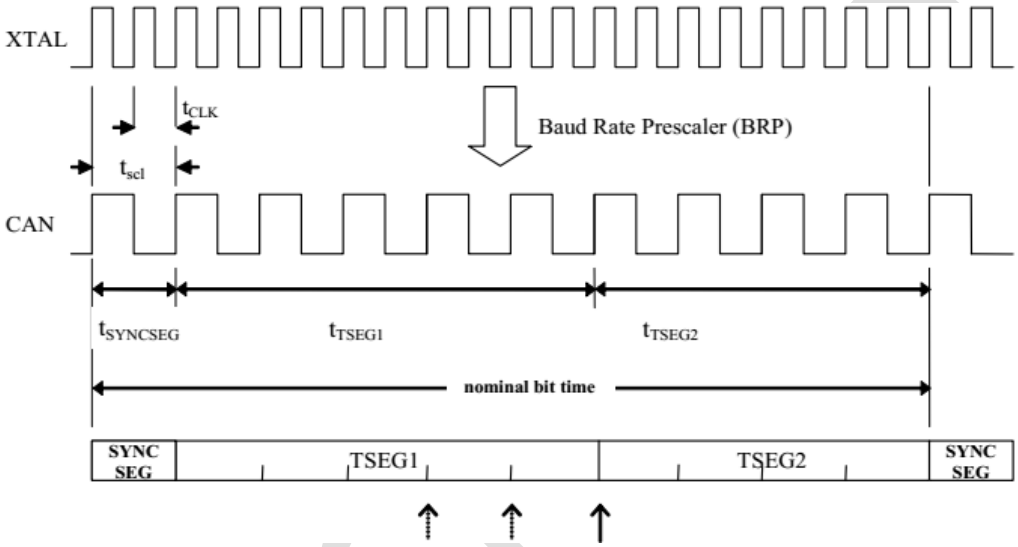


图 17-1：CAN 位周期结构图

17.3.9 发送缓存寄存器 CAN_TXBUF（偏移：20h）

位	名称	属性	复位值	描述
31:0	TXBUF	W	32’h00000000	发送缓存寄存器用于写入要通过 CAN 网络发送的 CAN 帧。 写入该寄存器执行内部写指针的自动递增，通过在 ISR 寄存器中写入 TI 位, 可以将写指针复位到发送内存的地址 0h 处。

Copyright © 2026 广芯微电子（广州）股份有限公司

17.3.10 接收缓存寄存器 CAN_RXBUF（偏移：24h）

位	名称	属性	复位值	描述
31:0	RXBUF	R	32’h00000000	接收缓存寄存器用于读取从 CAN 网络接收的 CAN 帧。读取该寄存器将自动递增内部 FIFO 的读取地址指针（读取后递增）

在收到一帧 CAN 数据后，RXBUF 寄存器读到的数据格式如图 17-2 所示（databuf 段长度由 DLC 段决定，数量为 0-8Bytes）：

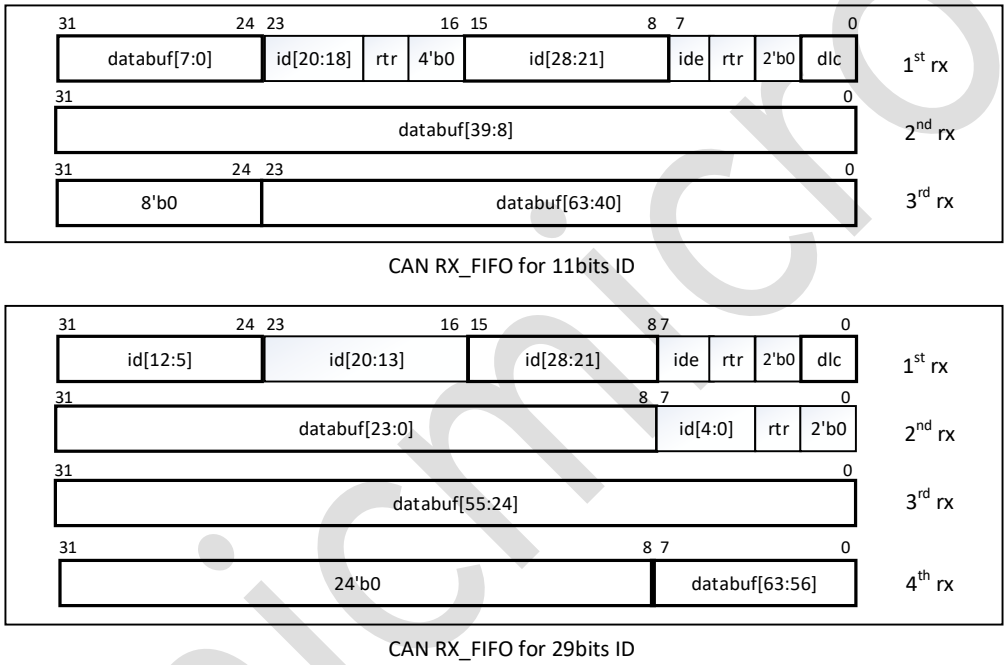


图 17-2：RXBUF 寄存器所读数据格式

在接收完一帧 CAN 数据后，RMC 寄存器计数加 1，此时 CAN 控制器会往 RX FIFO 中逐个写入数据，当写入一个 32 位数据后，RBS 置位。在写入完一帧数据后，RI 标志位置位。

17.3.11 接收过滤匹配寄存器 CAN_ACR（偏移：28h）

只有当接收到的消息的标识符位等于接收过滤器中的预定义位时，CAN 控制器中的接收过滤器才有可能将接收到的消息传递给 RX FIFO。接收过滤器由接收过滤匹配寄存器（ACR3：ACR0）和接收过滤屏蔽寄存器（AMR3：AMR0）组成。模式寄存器的 AFM 位可设置单/双过滤器。在单过滤

Copyright © 2026 广芯微电子（广州）股份有限公司

器配置中，过滤器为 4 字节长。若接收的数据为标准帧模式，可接收到包括仲裁位，RTR 位和数据位的前 2 个字节（数据字节不是必须接收的部分）。所有单个位的比较都必须发出信号，表示成功接收到数据；若接收的数据为拓展帧格式，可接收到仲裁位和 RTR 位数据。对于格式中没定义的位，过滤器将不进行对比。

双过滤器配置会定义两个长度更短的过滤器。接收到的数据将会跟两个过滤器对比，决定是否应该将数据存入 RX FIFO 中。如果至少一个接收过滤器对比成功，接收到的数据将被存储在 FIFO 中。如果接收到标准格式的帧，第一个过滤器将会对比标准格式的仲裁，RTR 位和第一个数据字节。第二个过滤器只对比标准格式的仲裁和 RTR 位。如果过滤器 1 中不对数据字节过滤，需要把 AMR1 和 AMR3 的低四位设成逻辑 1（不对比此位）。

位	名称	属性	复位值	描述
31:0	ACR3-0	RW	32’h00000000	接收过滤匹配寄存器包含要接收的消息的仲裁位，而相应的接收过滤屏蔽寄存器定义了将比较哪些位位置和无关位。

17.3.12 接收过滤屏蔽寄存器 CAN_AMR（偏移：2Ch）

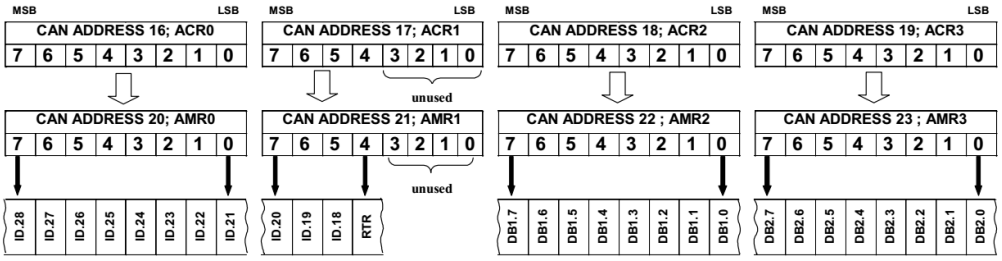
只有当接收到的消息的标识符位等于接收过滤器中的预定义位时，CAN 控制器中的接收过滤器才有可能将接收到的消息传递给 RX FIFO。接收过滤器由接收过滤匹配寄存器（ACR3：ACR0）和接收过滤屏蔽寄存器（AMR3：AMR0）定义。

位	名称	属性	复位值	描述
31:0	AMR3-0	RW	32’h00000000	接收过滤屏蔽寄存器定义了将比较哪些位位置和无关位。将相应的位设为 1 表示不对比 ACR 寄存器中相应的位

不同过滤器设置以及不同仲裁长度（标准帧 11 位/拓展帧 29 位）对应的位格式如下图：

- 当设置为单过滤器时

Copyright © 2026 广芯微电子（广州）股份有限公司



Extended Frame Format, Single Filter

Receive Buffer: Address 11h 12h 13h 14h

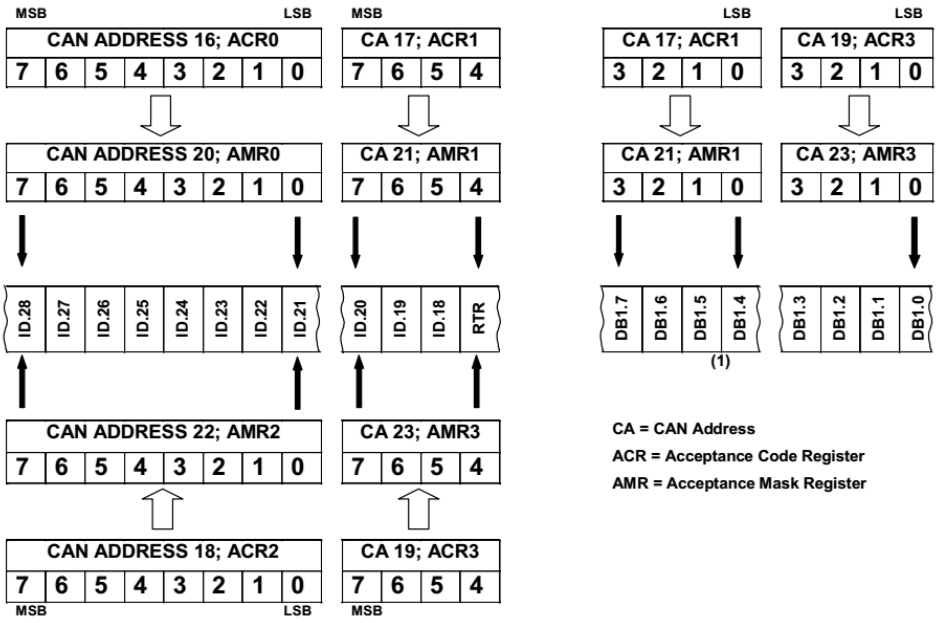
ID.28 .... ID.21	ID.20... ID.13	ID.12 ... ID.5	ID.4 ... ID0	RTR	X X *(not matched)*

Filter:

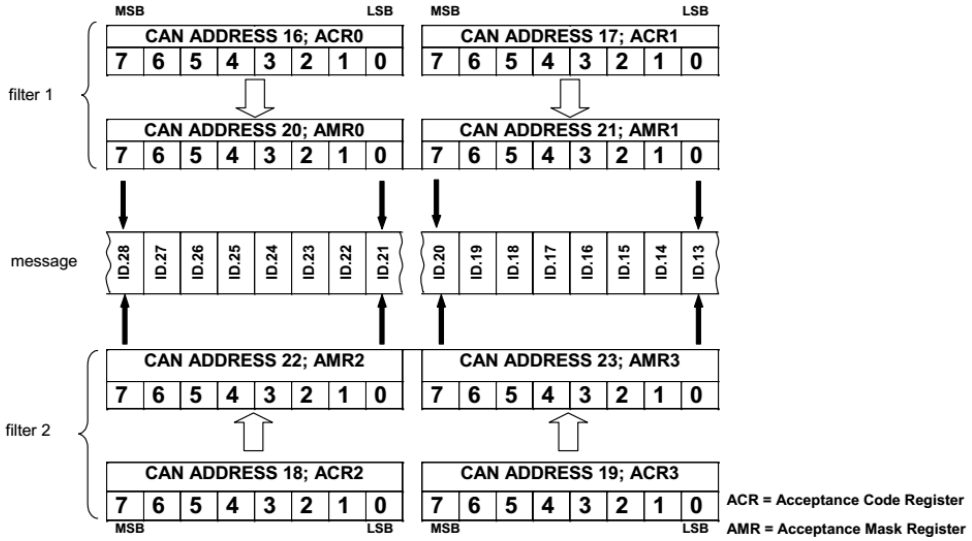
ACR0[7:0]	ACR1[7:0]	ACR2[7:0]	ACR3[7:2]	*(ACR3[1:0] unused)*
AMR0[7:0]	AMR1[7:0]	AMR2[7:0]	AMR3[7:2]	*(AMR3[1:0] unused)*

- 当设置为双过滤器时

标准模式下，当接收到数据后，将会与第一个过滤器的 ID 包括 RTR 位，以及第一个收到的数据字节进行对比，或者与第二个过滤器的 ID 位包括 RTR 位进行对比。



 Copyright © 2026 广芯微电子（广州）股份有限公司



17.3.13 错误码捕捉寄存器 CAN_ECC（偏移：30h）

ECC 只读寄存器保存有关 CAN 网络上发生的最后总线错误的错误代码。该寄存器是只读的。

在确认先前的总线错误之前（通过确认总线错误中断），CAN 内核不更新该寄存器。

位	名称	属性	复位值	描述
31:8	RSV	R	-	保留
7	RXWRN	R	1’b0	当 RXERR 计数器大于或等于 96 时置 1
6	TXWRN	R	1’b0	当 TXERR 计数器大于或等于 96 时置 1
5	EDIR	R	1’b0	错误发生时数据传输方向： 0：发送 1：接收
4	ACKER	R	1’b0	发生 ACK 错误时置位
3	FRMER	R	1’b0	发生帧格式错误时置位
2	CRCER	R	1’b0	发生 CRC 错误时置位
1	STFER	R	1’b0	发生填充错误时置位
0	BER	R	1’b0	发生位错误时置位

17.3.14 接收错误计数寄存器 CAN_RXERR（偏移：34h）

位	名称	属性	复位值	描述
31:8	RSV	R	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
7:0	RXERR	R	8’h00	接收错误计数器的当前值。如果发生总线关闭事件，则 RX 错误计数器将初始化为 0

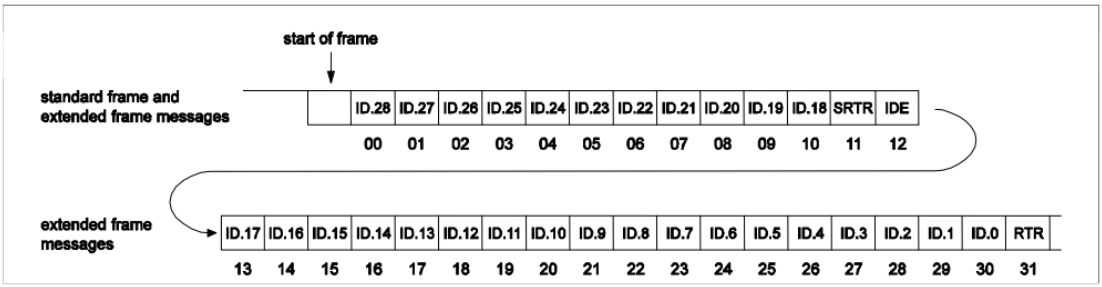
17.3.15 发送错误计数寄存器 CAN_TXERR（偏移：38h）

位	名称	属性	复位值	描述
31:8	RSV	R	-	保留
7:0	TXERR	R	8’h00	发送错误计数器的当前值的低 8 位。如果发生总线关闭事件，则将传输错误计数器初始化为 127，以计算最小协议定义的时间（出现 128 次总线空闲信号）。在这段时间内读取 TXERR 可获得有关总线关闭恢复状态的信息。

17.3.16 仲裁丢失捕获寄存器 CAN_ALC（偏移：3Ch）

CAN 控制器能够确定仲裁丢失的确切帧内位置。紧随其后，将产生“仲裁丢失中断”。此外，在仲裁丢失捕获寄存器中捕获位数。一旦主机控制器读取了该寄存器的内容，就会为下一个仲裁丢失情况激活捕获功能。此功能允许 CAN 监视每个 CAN 总线访问。对于诊断或在系统配置期间，可以确定仲裁不成功的每种情况。

位	名称	属性	复位值	描述
31:5	RSV	R	-	保留
4:0	ALC	R	5’h00	仲裁丢失位置



 Copyright © 2026 广芯微电子（广州）股份有限公司

Bits					Decimal Value	Description
ALC4	ALC3	ALC2	ALC1	ALC0		
0	0	0	0	0	00	Arbitration lost in **ID28 / 10**
0	0	0	0	1	01	Arbitration lost in **ID27 / 9**
0	0	0	1	0	02	Arbitration lost in **ID26 / 8**
0	0	0	1	1	03	Arbitration lost in **ID25 / 7**
0	0	1	0	0	04	Arbitration lost in **ID24 / 6**
0	0	1	0	1	05	Arbitration lost in **ID23 / 5**
0	0	1	1	0	06	Arbitration lost in **ID22 / 4**
0	0	1	1	1	07	Arbitration lost in **ID21 / 3**
0	1	0	0	0	08	Arbitration lost in **ID20 / 2**
0	1	0	0	1	09	Arbitration lost in **ID19 / 1**
0	1	0	1	0	10	Arbitration lost in **ID18 / 0**
0	1	0	1	1	11	Arbitration lost in **SRTR / RTR**
0	1	1	0	0	12	Arbitration lost in **IDE** bit
0	1	1	0	1	13	Arbitration lost in **ID17***
0	1	1	1	0	14	Arbitration lost in **ID16***
0	1	1	1	1	15	Arbitration lost in **ID15***
1	0	0	0	0	16	Arbitration lost in **ID14***
1	0	0	0	1	17	Arbitration lost in **ID13***
1	0	0	1	0	18	Arbitration lost in **ID12***
1	0	0	1	1	19	Arbitration lost in **ID11***
1	0	1	0	0	20	Arbitration lost in **ID10***
1	0	1	0	1	21	Arbitration lost in **ID9***
1	0	1	1	0	22	Arbitration lost in **ID8***
1	0	1	1	1	23	Arbitration lost in **ID7***
1	1	0	0	0	24	Arbitration lost in **ID6***
1	1	0	0	1	25	Arbitration lost in **ID5***
1	1	0	1	0	26	Arbitration lost in **ID4***
1	1	0	1	1	27	Arbitration lost in **ID3***
1	1	1	0	0	28	Arbitration lost in **ID2***
1	1	1	0	1	29	Arbitration lost in **ID1***
1	1	1	1	0	30	Arbitration lost in **ID0***
1	1	1	1	1	31	Arbitration lost in **RTR**

17.3.17 接收缓存基地址设置寄存器 CAN_RXADDR（偏移：40h）

位	名称	属性	复位值	描述
31:11	RSV	R	-	保留
10:2	RX_ADDR_BASE	RW	9’h000	设置RX FIFO使用SRAM地址的偏移地址（RX FIFO 是基地址为 0x20003000（+偏移地址）后的 64bytes 空间，读取 FIFO 数据时可从 0x20003000（+偏移地址）开始读取，软件在编译时需注意 SRAM 空间在此地址处的内存划分，避免与其他数据存放有冲突。偏移地址为{RX_ADDR_BASE[8:0], 2’b0}）
1:0	RSV	R	2’b00	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

17.4 使用流程

17.4.1 发送 CAN 数据帧

1. 开启 CAN 时钟，释放复位，CAN 功能管脚复用。
2. 配置总线时序寄存器 CAN_BTR0/CAN_BTR1。
3. CAN_ISR 寄存器清除错误标志位/中断标志位。
4. 配置中断使能 IMR 寄存器，使能 TI 中断（可选）。
5. 配置模式 MR 寄存器的 LOM 位，进入正常模式。
6. 配置发送缓存寄存器 CAN_TXBUF，根据定义的格式写入 CAN 数据帧内容，按发送的先后顺序写入，每次写入 32 位数据。
7. 配置指令 CMR 寄存器的 TR 位，启动发送。
8. 等待状态寄存器的TBS位置 1 后（若使能TI中断，可选择等待TI中断触发），数据发送完毕。

17.4.2 接收 CAN 数据帧

1. 开启 CAN 时钟，释放复位，CAN 功能管脚复用。
2. 配置总线时序寄存器 CAN_BTR0/CAN_BTR1。
3. CAN_ISR 寄存器清除错误标志位/中断标志位。
4. 配置中断使能 IMR 寄存器，使能 RI 中断（可选）。
5. 设置接收过滤器配置，若使用单过滤器，CAN_MR 寄存器 AFM 位置 1。CAN_ACR 寄存器配置用户需要过滤筛选的内容，CAN_AMR 寄存器选择需要与 ACR 寄存器进行对比的位。若不需要进行对，AMR 寄存器所有位置 1。
6. 配置模式 MR 寄存器的 LOM 位，进入正常模式。
7. 等待状态寄存器的 RBS 位置 1 后（若使能 RI 中断，此处可选择等待 RI 中断触发），读取接收缓存寄存器 CAN_RXBUF 数据，多次读取直到取出所有数据。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

17.4.3 CAN 速率计算

CAN 的波特率可以用以下四个变量可以算出:

1. 最小时间段 t_{scl}
2. 时间段 1 tesg1
3. 时间段 2 tesg2
4. 同步跳转宽度 SJW

其中最小时间段由 CAN 控制器的时钟频率和分频决定:

tesg1=TS1+1，tesg2=TS2+1，prescaler = 2（BRP+1）

$$BitRate = \frac{ClockFrequency}{prescaler \times (tesg1 + tesg2 + 1)}$$

例如:

速率可以选择为 1M/500k/250k/125k bps，APB 时钟 = PCLK = 32MHz，

CAN 波特率 BitRate = f_{pclk}/(2*((BRP+1)*(TS1+TS2+3)))，默认约定：TS1 ≥TS2

- 设波特率为 1M 的参数

  设 BRP = 1（4 分频），BitRate = 1M = 32M/(2((1+1)*(TS1+TS2+3)))，所以可以设置 TS1 = 3，TS2 = 2。

- 设波特率为 500k 的参数

  设 BRP = 3（8 分频），BitRate = 0.5M = 32M/(2((3+1)*(TS1+TS2+3)))，所以可以设置 TS1 = 3，TS2 = 2。

- 设波特率为 250k 的参数

  设BRP = 7（16分频），BitRate = 0.25M = 32M/(2((7+1)*(TS1+TS2+3)))，所以可以设置TS1 = 3，TS2 = 2。

- 设波特率为 125k 的参数

  设 BRP = 15（32 分频），BitRate = 0.125M = 32M/(2((15+1)*(TS1+TS2+3)))，所以可以设置 TS1 = 3，TS2 = 2。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

18 GTIMER

18.1 概述

有 3 个 16 位的通用定时/计数器 Timer（GTimer0、GTimer1、GTimer2），每个定时器都有自己独立的中断。这些 Timer 可以有多种用途，包括测量输入信号的脉冲宽度（输入捕获），产生输出波形（PWM、带死区时间的互补 PWM），计数器可以向上、向下、向上/下三种计数方向，且计数值可以随时由软件读取。每个 Timer 有 2 路 PWM 输出（可选是否互补），有 1 路输入捕获。

18.2 主要特性

- 16 位向上、向下、向上/下计数自动重载计数器
- 16 位可编程预分频器，支持实时调整计数时钟分频
- 灵活的计数时钟源选择
- 通道可用于输入捕获、输出比较、PWM（边沿或中央对齐模式）、单脉冲输出
- 支持定时器间的级联
- 可编程的带死区时间互补输出
- 带刹车输入信号控制功能，可使 PWM 输出置于一个可设置的状态
- 中断在以下几种情况产生
  - Update 中断：计数器向上/向下溢出
  - 输入捕获
  - 输出比较
  - 刹车信号输入
- 支持定时器同步使能

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

18.3 寄存器描述

GTimer0 寄存器基地址：0x40000C00

GTimer1 寄存器基地址：0x40003400

GTimer2 寄存器基地址：0x40003800

表 18-1：GTimer 寄存器列表

偏移地址	名称	描述
0x00	GTIM_CR	GTIM 控制寄存器
0x04	GTIM_IER	GTIM 中断使能寄存器
0x08	GTIM_SR	GTIM 状态寄存器
0x0C	GTIM_EGR	GTIM 事件产生寄存器
0x10	GTIM_CCMR	GTIM 捕捉/比较模式寄存器
0x14	GTIM_CCER	GTIM 捕获/比较使能寄存器
0x18	GTIM_CNT	GTIM 计数器寄存器
0x1C	GTIM_PSC	GTIM 预分频寄存器
0x20	GTIM_ARR	GTIM 自动重载寄存器
0x24	GTIM_CCR	GTIM 捕捉/比较寄存器
0x28	GTIM_CARS1	GTIM 硬件触发寄存器

18.3.1 GTIM 控制寄存器 GTIM_CR（偏移：00h）

位	名称	属性	复位值	描述
31:29	RSV	-	-	保留
28	ADC_HDT	RW	1'b0	ADC 硬件触发功能使能: 0：ADC 硬件触发功能禁止 1：ADC 硬件触发功能使能
27	OPA_NKEN	RW	1'b0	OPA 作为刹车源使能: 0：关闭 OPA 作为刹车源 1：使能 OPA 作为刹车源
26	RSV	-	-	保留
25	COMP1_BKEN	RW	1'b0	COMP1 作为刹车源使能 0：关闭 COMP1 作为刹车源 1：使能 COMP1 作为刹车源

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
24	COMP0_BKEN	RW	1'b0	COMP0 作为刹车源使能 0：关闭 COMP0 作为刹车源 1：使能 COMP0 作为刹车源
23	LVD_BKEN	RW	1'b0	LVD 作为刹车源使能: 0：关闭 LVD 作为刹车源 1：使能 LVD 作为刹车源
22	BREAK2_SEL	RW	1'b0	GTimer0 IO 引脚刹车源选择: 0：不选择 GTimer2 配置的 IO 作为刹车源 1：选择 GTimer2 配置的 IO 作为刹车源 GTimer1 IO 引脚刹车源选择: 0：不选择 GTimer2 配置的 IO 作为刹车源 1：选择 GTimer2 配置的 IO 作为刹车源 GTimer2 IO 引脚刹车源选择: 0：不选择 GTimer1 配置的 IO 作为刹车源 1：选择 GTimer1 配置的 IO 作为刹车源
21	BREAK1_SEL	RW	1'b0	GTtimer0 IO 引脚刹车源选择: 0：不选择 GTimer1 配置的 IO 作为刹车源 1：选择 GTimer1 配置的 IO 作为刹车源 GTimer1 IO 引脚刹车源选择: 0：不选择 GTimer0 配置的 IO 作为刹车源 1：选择 GTimer0 配置的 IO 作为刹车源 GTimer2 IO 引脚刹车源选择: 0：不选择 GTimer0 配置的 IO 作为刹车源 1：选择 GTimer0 配置的 IO 作为刹车源
20	PWMN_IDLE	RW	1'b0	PWM 输出负向电平 IDLE 状态: 0：电平为低电平 1：电平为高电平

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
19	PWMP_IDLE	RW	1’b0	PWM 输出正向电平 IDLE 状态: 0：电平为低电平 1：电平为高电平
18	MOE	RW	1’b0	输出使能: 0：输出禁止 1：输出总使能
17:16	PWMN_B_S	RW	2’b00	PWM 刹车触发后，PWM 互补电平状态设置位: 00：低电平 01：高电平 10/11：高阻状态
15:14	PWMP_B_S	RW	2’b00	PWM刹车触发后，PWM正向电平状态设置位: 00：低电平 01：高电平 10/11：高阻状态
13	SOFT_BK	RW	1’b0	软件触发刹车功能设置位: 0：软件不触发刹车功能 1：软件触发刹车功能
12	CEN_ALL	W	1’b0	GTimer0 0：无操作 1：同时使能 GTimer0/1/2 和 LPTIM0/1/2，写此位后，GTimer0/1/2 和 LPTIM0/1/2 的 CEN 位同时为 1 读此位始终为 0。 GTimer1：无效位 GTimer2：无效位
11	BKE_POL	RW	1’b0	刹车信号极性配置: 0：刹车信号高电平有效 1：刹车信号低电平有效
10	BKE	RW	1’b0	刹车功能使能: 0：刹车功能禁止 1：刹车功能使能
9	PWM_DEAD	RW	1’b0	PWM 死区插入功能使能: 0：避免死区功能关闭 1：避免死区功能使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
8	PWM_INV	RW	1'b0	互补 PWM 与原 PWM 差分使能: 0：互补 PWM 和原 PWM 同相位 1：互补 PWM 和原 PWM 反相位
7	MMS	RW	1'b0	主机模式选择，用于配置主机模式下向从机发送的同步触发信号（TRGO）源: 0：OC1REF 用作 TRGO 1：UE（update event）信号被用作 TRGO
6	ARPE	RW	1'b0	Auto-reload 预装载使能: 0：ARR 寄存器不使能 preload 1：ARR 寄存器使能 preload
5:4	CMS	RW	2'b00	计数器对齐模式选择: 00：边沿对齐模式 01：中央对齐模式 1，输出比较中断标志仅在计数器向下计数的过程中置位 10：中央对齐模式 2，输出比较中断标志仅在计数器向上计数的过程中置位 11：中央对齐模式 3，输出比较中断标志在计数器向上向下计数的过程中都会置位
3	CEN_ALL_EN	RW	1'b0	CEN_ALL 使能: 0：当前 GTimer 对 CEN_ALL 信号无效 1：当前 GTimer 可以被 CEN_ALL 控制
2	DIR	RW	1'b0	计数方向寄存器: 0：向上计数 1：向下计数 注：当定时器配置为中央计数模式时，此寄存器只读
1	OPM	RW	1'b0	单脉冲输出模式: 0：Update Event 发生时计数器不停止 1：Update Event 发生时计数器停止（自动清零 CEN）
0	CEN	RW	1'b0	计数器使能: 0：计数器关闭 1：计数器使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

18.3.2 GTIM 中断使能寄存器 GTIM_IER（偏移：04h）

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留
2	BKE_IE	RW	1'b0	刹车中断使能: 0：刹车中断禁止 1：刹车中断使能
1	CCIE	RW	1'b0	捕捉/比较通道中断使能: 0：禁止捕捉/比较中断 1：允许捕捉/比较中断
0	UIE	RW	1'b0	Update 事件中断使能: 0：禁止 Update 事件中断 1：允许 Update 事件中断

18.3.3 GTIM 状态寄存器 GTIM_SR（偏移：08h）

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留
2	BKE_F	RW	1'b0	刹车中断标志: 0：未处于刹车状态 1：处于刹车状态 写 1 清 0
1	CCIF	RW	1'b0	捕捉/比较通道中断标志: 如果 CC 通道配置为输出：CCIF 在计数值等于比较值时置位，软件写 1 清 0 如果 CC 通道配置为输入：发生捕捉事件时置位，软件写 1 清 0，或者软件读 GTIM_CCR 自动清零
0	UIF	RW	1'b0	Update 事件中断标志，硬件置位，软件写 1 清 0 当发生更新事件时，UIF置位，并更新shadow寄存器

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

18.3.4 GTIM 事件产生寄存器 GTIM_EGR（偏移：0Ch）

位	名称	属性	复位值	描述
31:1	RSV	-	-	保留
0	UG	W	1'b0	软件 Update 事件，软件置位此寄存器产生 Update 事件，硬件自动清零 软件置位 UG 时会重新初始化计数器并更新 shadow 寄存器，预分频计数器被清零

18.3.5 GTIM 捕捉/比较模式寄存器 GTIM_CCMR（偏移：10h）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15	CAPCLR	RW	1'b0	首次捕捉清零控制位: 0：计数器使能后立即计数 1：计数器使能后保持为 0，直到捕捉到第一个沿开始计数
14:13	ICPSC	RW	1'b0	捕捉源预分频位: 00：除 1 01：除 2 10：除 4 11：除 8
12	CAPFLT	RW	1'b0	输入捕捉信号滤波使能: 0：无输入滤波功能 1：有输入滤波功能
11:10	CAPEDGE	RW	2'b00	捕获沿触发控制位: 00：上升沿触发 01：下降沿触发 10/11：上升或下降沿触发
9:8	CAPSSEL	RW	2'b00	捕捉源选择位: GTimer0 00：GTIMER0_CH 01：UART0_RX 10：LPTIM0_LPOUT 11：CLK32K_GTIMER0

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
				GTimer1 00：GTIMER1_CH 01：UART1_RX 10：LPTIM1_LPOUT 11：CLK32K_GTIMER1 GTimer2 00：GTIMER2_CH 01：I2C_SCL 10：LPTIM2_LPOUT 11：CLK32K_GTIMER2
7	TFLT	RW	1’b0	外部计数源滤波使能: 0：无滤波功能 1：有滤波功能
6	TEDGE	RW	1’b0	计数源边沿选择: 0：上升沿计数 1：下降沿计数
5:4	TSSEL	RW	2’b00	计数源选择位: GTimer0 00：APBCLK（PCLK） 01：GTIMER2_TRGO（GTIMER2同步触发信号） 10：CLK32K_GTIMER0（32k 时钟） 11：GTIMER0_CH（GTIMER0 捕获输入） GTimer1 00：APBCLK（PCLK） 01: GTIMER0_TRGO (GTIMER0 同步触发信号) 10：CLK32K_GTIMER1（32k 时钟） 11：GTIMER1_CH（GTIMER1 捕获输入） GTimer2 00：APBCLK（PCLK） 01: GTIMER1_TRGO (GTIMER1 同步触发信号) 10：CLK32K_GTIMER1（32k 时钟） 11：GTIMER2_CH（GTIMER2 捕获输入）
3:1	RSV	-	-	保留

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
0	CCS	RW	1'b0	捕捉/比较 1 通道选择: 0：CC 通道配置为输出 1：CC 通道配置为输入 注：CCS 仅在通道关闭时（CCE=0）可以写

18.3.6 GTIM 捕捉/比较使能寄存器 GTIM_CCER（偏移：14h）

位	名称	属性	复位值	描述
31:2	RSV	-	-	保留
1	CCP	RW	1'b0	CC 通道配置为输出时极性: 0：CNT < CCR 时输出高电平 1：CNT > CCR 时输出高电平
0	CCE	RW	1'b0	捕捉/比较输出使能 CC 通道配置为输出时: 0：OC 无输出 1：OC 有输出 CC 通道配置为输入时: 0：关闭捕捉功能 1：使能捕捉功能

18.3.7 GTIM 计数寄存器 GTIM_CNT（偏移：18h）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15:0	CNT	R	16'h0000	计数器值

18.3.8 GTIM 预分频寄存器 GTIM_PSC（偏移：1Ch）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15:0	PSC	RW	16'h0000	计数器时钟（CK_CNT）预分频值 $f_{CK_CNT}=f_{CK_PSC}/(PSC[15:0]+1)$ 这是一个preload寄存器，在update事件发生时其内容被载入shadow寄存器

注：不使能 Preload，依旧要等到有 update 事件才能使 PSC 值载入 Shadow 寄存器。

Copyright © 2026 广芯微电子（广州）股份有限公司

18.3.9 GTIM 自动重载寄存器 GTIM_ARR（偏移：20h）

位	名称	属性	复位值	描述
31:16	ARRN	RW	16'h0000	计数溢出时的自动重载值互补计数器: 这是一个 preload 寄存器，在 update 事件发生时其内容被载入 shadow 寄存器
15:0	ARR	RW	16'h0000	计数溢出时的自动重载值: 这是一个 preload 寄存器，在 update 事件发生时其内容被载入 shadow 寄存器

18.3.10 GTIM 捕捉/比较寄存器 GTIM_CCR（偏移：24h）

位	名称	属性	复位值	描述
31:16	CCRN	RW	16'h0000	捕捉/比较通道寄存器，互补计数器 如果通道配置为输出：这是一个 preload 寄存器，其内容被载入 shadow 寄存器后用于与计数器比较产生 OC 输出
15:0	CCR	RW	16'h0000	捕捉/比较通道寄存器 如果通道配置为输出: 这是一个 preload 寄存器，其内容被载入 shadow 寄存器后用于与计数器比较产生 OC 输出 注意：中央对齐模式中，当此值设置和 ARR 相等时，向上计数过程中无法产生 CCIF 中断，只有向下计数过程会产生中断 如果通道配置为输入: CCR 保存最近一次输入捕捉事件发生时的计数器值，此时 CCR 为只读

18.3.11 GTIM 硬件触发寄存器 GTIM_CARS1（偏移：28h）

位	名称	属性	复位值	描述
31:16	ARRS1	RW	16'h0000	ADC 硬件触发时间设置: 此位用来设置 ADC 硬件触发点 通过此组寄存器，设置一组 PWM 时间点，通过 PWM 的上升沿和下降沿（有效沿在 ADC 中可以设置），来硬件触发 ADC

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
15:0	CCRS1	RW	16'h0000	ADC 硬件触发时间设置: 此位用来设置 ADC 硬件触发点 通过此组寄存器，设置一组 PWM 时间点，通过 PWM 的上升沿和下降沿（有效沿在 ADC 中可以设置），来硬件触发 ADC

18.4 使用说明

18.4.1 计数器模式

- 往上计数
  - 在往上计数模式中，counter 从 0 计数到自动重载值，然后重新到 0 开始计数，并产生中断。而且在此时，UEV 事件发生
  - 当 UEV 事件发生时，芯片内部加载寄存器才会被更新
- 往下计数
  - 在往下计数模式中，counter 从自动重载值计数到 0，然后重新到自动重载值开始计数，并产生中断。此时，UEV 事件发生
  - 当 UEV 事件发生时，芯片内部加载寄存器才会被更新
- 中央对齐模式（上下计数）
  - 在中央对齐模式中，counter从0计数到自动重载值-1，产生中断；然后又从自动重载值计数到1，产生中断；然后又从0开始计数。当counter处于中央对齐模式时，DIR寄存器无效
  - 每次向上溢出和向下溢出时，UEV 事件发生
  - 当 UEV 事件发生时，芯片内部加载寄存器才会被更新

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

18.4.2 输入捕获模式

在输入捕获模式中，当在相应的ICx信号出现触发沿时，捕捉寄存器（CCR）会把当时的counter值保存下来。当一次捕获发生后，相应的中断标志被置位，同时产生一次捕获中断。CCIF由软件清0。触发变化沿可以由寄存器控制是上升沿或下降沿。捕捉源可以选择滤波或不滤波。

18.4.3 PWM 模式

PWM 模式可以产生波形，其频率取决于 ARR 寄存器和 PSC，而占空比取决于 CCR 寄存器。

- PWM 边沿对齐模式
  - ➢ 向上计数

向上计数的情况下，配置 GTIM_CCER.CCP 为 0 时，OCxREF 信号在 CNT < CCR 时为高电平，否则为低电平。如果 CCR 值大于 ARR 值，则 OCxREF 被锁定为 1；如果 CRR 为 0，则 OCxREF 被固定为 0。下图为 ARR=7 时的 PWM 波形实例:

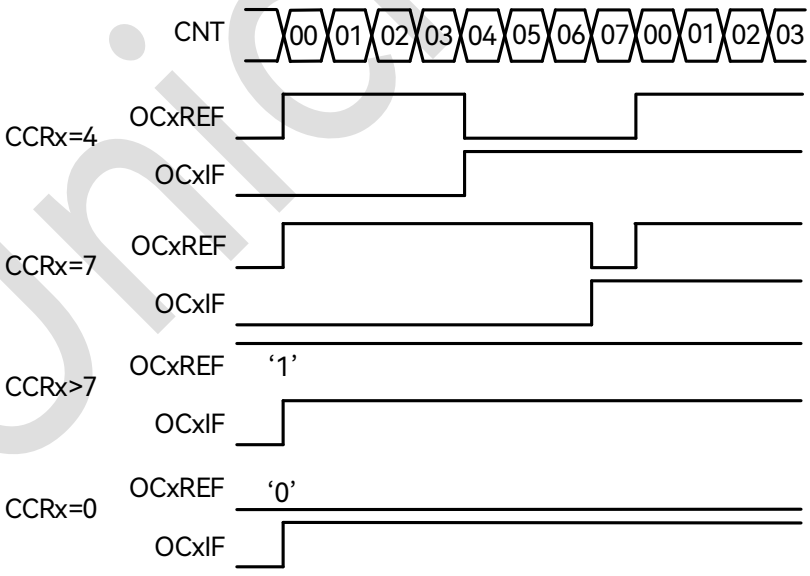


图 18-1：PWM 向上计数时序图

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

➢ 向下计数

向下计数的情况下，配置 GTIM_CCER.CCP 为 0 时，OCxREF 信号在 CNT > CCR 时为低电平，否则为高电平。如果 CCR 值大于 ARR 值，则 OCxREF 被锁定为 1；如果 CRR 为 0，则 OCxREF 被固定为 0。

- PWM 中央对齐模式

根据 GTIM_CR.CMS 位的配置，比较标志可以在计数器向上计数时置 1、比较标志可以在计数器向下计数时置 1、比较标志可以在计数器向上和向下计数时置 1。

图 18-2 为 ARR=7 时的 PWM 波形实例：

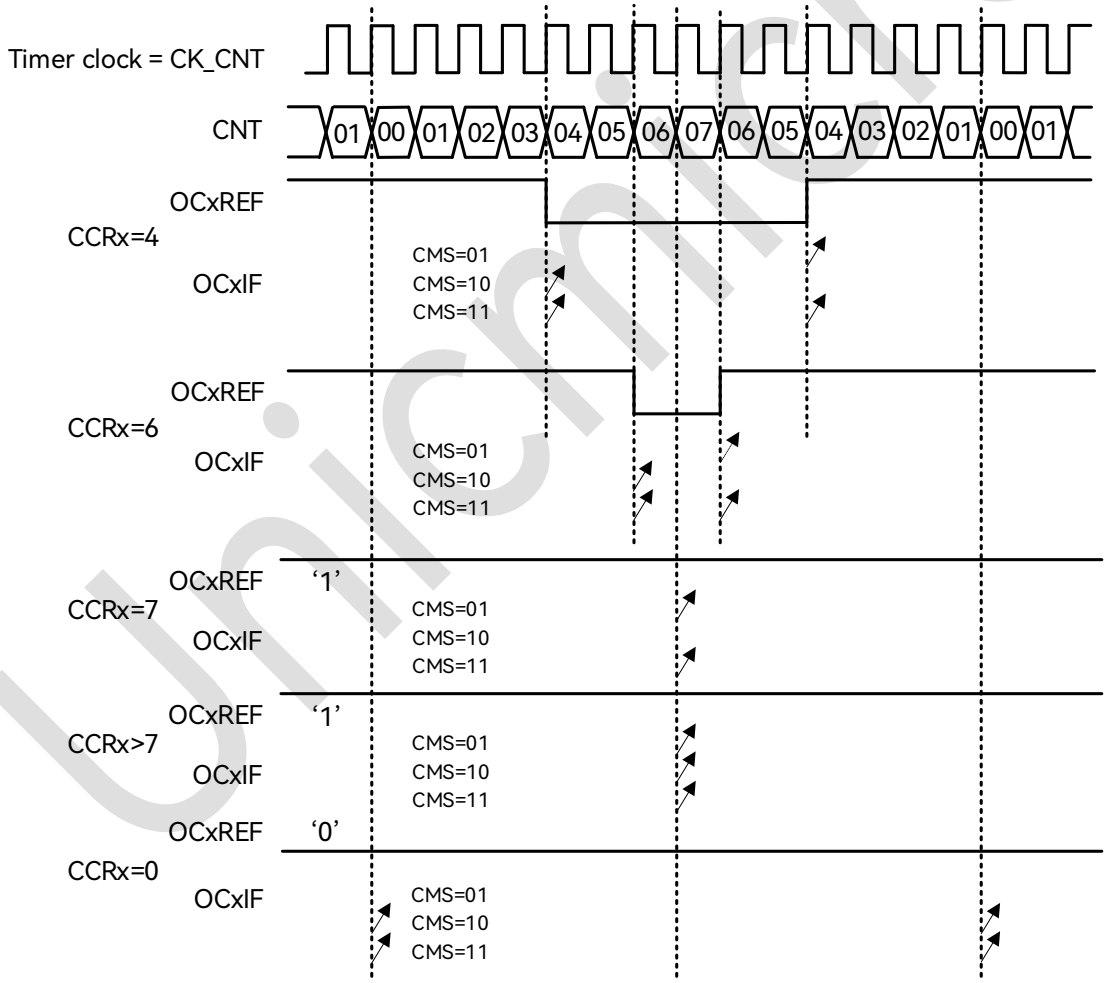


图 18-2：PWM 中央对齐时序图

Copyright © 2026 广芯微电子（广州）股份有限公司

18.4.4 互补输出和死区插入

互补输出：GTimer0、1、2 均可输出两路互补 PWM，配置 GTIM_CCR.CCR 和 GTIM_CCR.CCRN，使能 GTIM_CR.PWM_DEAD 后，可输出互补信号 OCx 和 OCxN（注：使能 GTIM_CR.PWM_DEAD 后，以 CCRN 和 CCR 的最小值做 CCR，以 ARRN 和 ARR 的最大值做 ARR）。

死区插入：死区时间由 GTIM_ARR.ARR 和 GTIM_ARR.ARRN 的差值、GTIM_CCR.CCR 和 GTIM_CCR.CCRN 的差值决定（注：当 ARR = 2、CCR = 1 时不能调节出死区）。

18.4.5 刹车功能

可使用软件刹车或硬件刹车功能，且可选择多种片内外设触发刹车功能。刹车触发后 PWM 的极性状态由 GTIM_CR.PWMS_B_S 和 GTIM_CR.PWMN_B_S 决定。刹车生效后，GTIM_CR.MOE 被置 0，若需要重新输出 PWM，则需要重新手动将 GTIM_CR.MOE 置 1。

18.5 使用流程

1. 若想将 GTIM_ARR、GTIM_CCR、GTIM_PSC 的值立即载入到 shadow 寄存器中，则写入后手动将 GTIM_EGR 写 1 触发 Update 事件，并清除 GTIM_SR.UIF 状态。
2. 使能了 GTIM_CR.ARPE 后，新的 GTIM_ARR、GTIM_CCR、GTIM_PSC 值会在触发 Update 事件后才会载入到 shadow 寄存器中。

18.5.1 普通定时器

1. 配置 GTIM_CCMR.TSSEL，选择计数时钟源。
2. 配置 GTIM_ARR.ARR，设置重载值。
3. 配置 GTIM_PSC.PSC，设置预分频值。
4. 配置 GTIM_EGR 为 1，手动产生 Update 事件将 ARR 和 PSC 的值立即载入到 shadow 寄存器，并清除 GTIM_SR.UIF。

Copyright © 2026 广芯微电子（广州）股份有限公司

5. 配置 GTIM_CR.DIR 和 GTIM_CR.CMS，设置计数方向。
6. 配置 GTIM_CR.CEN，启动 GTimer 计数。

18.5.2 PWM 输出

1. 根据 IO 复用关系，将 IO 复用为 GTIM_CH 和 GTIM_CHN。
2. 配置 GTIM_CCMR.TSSEL，选择计数时钟源。
3. 配置 GTIM_ARR.ARR，设置重载值。
4. 配置 GTIM_CCR.CCR，设置比较值。
5. 配置 GTIM_PSC.PSC，设置预分频值。
6. 若想输出互补 PWM，则设置 GTIM_ARR.ARRN 和 GTIM_CCR.CCRN，并使能 GTIM_CR.PWM_DEAD。
7. 配置 GTIM_EGR 为 1,手动产生 Update 事件将 ARR 和 PSC 的值立即载入到 shadow 寄存器，并清除 GTIM_SR.UIF。
8. 配置 GTIM_CR.DIR 和 GTIM_CR.CMS，设置计数方向。
9. 配置 GTIM_CCMR.CCS 为 0，设置通道为输出。
10. 配置 GTIM_CCER.CCP，设置通道输出极性。
11. 配置 GTIM_CCER.CCE 为 1，使能 OC 通道输出。
12. 配置 GTIM_CR.CEN，启动 GTimer 计数。
13. 配置 GTIM_CR.MOE 为 1，使能总输出。

18.5.3 输入捕获

1. 根据 IO 复用关系，将 IO 复用为 GTIM_CH。
2. 配置 GTIM_CCMR.CAPSSEL，设置捕捉源。
3. 配置 GTIM_CCMR.ICPSC，设置捕捉源分频。
4. 配置 GTIM_CCMR.CAPEDGE，设置捕捉源触发方式。

Copyright © 2026 广芯微电子（广州）股份有限公司

5. 配置 GTIM_CCMR.TSSEL，选择计数时钟源。
6. 配置 GTIM_ARR.ARR，设置重载值。
7. 配置 GTIM_PSC.PSC，设置预分频值。
8. 配置 GTIM_EGR 为 1,手动产生 Update 事件将 ARR 和 PSC 的值立即载入到 shadow 寄存器，并清除 GTIM_SR.UIF。
9. 配置 GTIM_CR.DIR 和 GTIM_CR.CMS，设置计数方向。
10. 配置 GTIM_CCMR.CCS 为 1，设置通道为输入。
11. 配置 GTIM_CCER.CCE 为 1，使能捕捉功能。
12. 若使用捕捉中断，配置 GTIM_IER.CCIE 为 1，使能捕捉中断。
13. 配置 GTIM_CR.CEN，启动 GTimer 计数。

18.5.4 刹车功能

硬件刹车使用流程:

1. 根据 IO 复用关系，将 IO 复用为 GTIM_BK。
2. 配置 GTIM_CR.BREAK1_SEL 和 GTIM_CR.BREAK2_SEL，选择刹车源。
3. 配置 GTIM_CR.BKE_POL，设置刹车信号极性。
4. 配置 GTIM_CR.PWMN_B_S 和 GTIM_CR.PWMS_B_S，刹车触发后 PWM 的极性状态。
5. 若使用刹车中断，配置 GTIM_IER.BKE_IE 为 1，使能刹车中断。
6. 配置 GTIM_CR.BKE 为 1，使能刹车功能。

软件刹车使用流程:

1. 配置 GTIM_CR.BREAK1_SEL 和 GTIM_CR.BREAK2_SEL，选择刹车源。
2. 配置 GTIM_CR.BKE_POL，设置刹车信号极性。
3. 配置 GTIM_CR.PWMN_B_S 和 GTIM_CR.PWMS_B_S，刹车触发后 PWM 的极性状态。
4. 若使用刹车中断，配置 GTIM_IER.BKE_IE 为 1，使能刹车中断。
5. 配置 GTIM_CR.BKE 为 1，使能刹车功能。
6. 配置 GTIM_CR.SOFT_BK 为 1，软件触发刹车信号。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

19 LPTIMER

19.1 概述

LPTIMER 是 16 位的低功耗定时/计数器模块。通过选择合适的工作时钟，在各种低功耗模式下保持运行，并且只消耗很低的功耗。可以在没有内部时钟的条件下工作，可实现休眠模式下的外部脉冲计数功能。此外，与外部输入的触发信号结合，可以实现低功耗超时唤醒功能。

19.2 主要特性

- 3 个独立的 16 位向上计数器（LPTimer0、LPTimer1、LPTimer2）
- 3 位异步时钟预分频器，8 种分频系数（1、2、4、8、16、32、64、128）
- 可选工作时钟
  - 内部时钟源：LSCLK（CLK32K）、RCLP（CLK1HZ）、PCLK
  - 外部时钟源：LPTIN（带有模拟滤波）
- 16 位比较寄存器
- 16 位目标值寄存器
- 软件 / 硬件触发
- 输入极性选择
- 无时钟外部脉冲计数
- 外部触发的休眠超时唤醒
- 支持 16 位 PWM

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

19.3 寄存器描述

LPTIMER0 寄存器基地址：0x40001000

LPTIMER1 寄存器基地址：0x40002800

LPTIMER2 寄存器基地址：0x40002C00

表 19-1：LPTIMER 寄存器列表

偏移地址	名称	描述
0x00	LPTM_CFG	LPTIM 配置寄存器
0x04	LPTM_CNT	LPTIM 计数寄存器
0x08	LPTM_COMP	LPTIM 比较值寄存器
0x0C	LPTM_TARGET	LPTIM 目标值寄存器
0x10	LPTM_IE	LPTIM 中断使能寄存器
0x14	LPTM_IF	LPTIM 中断标志寄存器
0x18	LPTM_CTRL	LPTIM 控制寄存器

19.3.1 配置寄存器 LPTM_CFG（偏移：00h）

位	名称	属性	复位值	描述
31:13	RSV	-	-	保留
12:10	DIVSEL	RW	3’b000	计数时钟分频选择: 000：1 分频 001：2 分频 010：4 分频 011：8 分频 100：16 分频 101：32 分频 110：64 分频 111：128 分频
9:8	CLKSEL	RW	2’b10	时钟源选择: 00: LSCLK（由 SYSREG->SYSCTRL0[12]选择的系统低速时钟 CLK32K, 即 RCL 或 XTL）作为计数时钟 01: RCLP 作为计数时钟（LPTIMER0 模块选择 RTC_1Hz 作为 RCLP；LPTIMER1 模块选择 LPTIMER0_OUT 输出作为 RCLP;

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
				LPTIMER2 模块选择 LPTIMER1_OUT 输出作为 RCLP) 10：PCLK的门控时钟（PCLK）作为计数时钟 11：LPTIN（由 SYSREG->SYSCTRL0[21]选择的外部引脚或 CLK_1HZ）作为计数时钟
7	EDGESEL	RW	1'b0	LPTIN 输入边沿选择: 0：LPTIN 的上升沿计数 1：LPTIN 的下降沿计数
6:5	TRIGCFG	RW	2'b00	外部触发边沿选择: 00：外部输入信号上升沿 trigger 01：外部输入信号下降沿 trigger 10/11：外部输入信号上升下降沿 trigger
4	POLARITY	RW	1'b0	计数时钟分频选择: 0：正极性波形，即第一次计数值=比较值时产生输出波形上升沿 1：负极性波形，即第一次计数值=比较值时产生输出波形下降沿
3	PWM	RW	1'b0	脉宽调制模式: 0：周期方波输出模式 1：PWM 输出模式
2	MODE	RW	1'b0	计数模式: 0:连续计数模式:计数器被触发后保持运行，直到被关闭为止。计数器达到目标值后回到 0 重新开始计数，并产生溢出中断 1：单次计数模式：计数器被触发后计数到目标值后回到 0，并自动停止，产生溢出中断
1:0	TMODE	RW	2'b00	工作模式选择: 00：带波形输出的普通定时器模式 01：Trigger 脉冲触发计数模式 10：外部异步脉冲计数模式 11：Timeout 模式

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

19.3.2 计数值寄存器 LPTM_CNT（偏移：04h）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15:0	CNT16	R	16'h0000	计数器数值

19.3.3 比较寄存器 LPTM_COMP（偏移：08h）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15:0	COMPARE_REG	RW	16'h0000	比较值寄存器

19.3.4 目标寄存器 LPTM_TARGET（偏移：0Ch）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15:0	TARGET_REG	RW	16'h0000	目标值寄存器

19.3.5 中断使能寄存器 LPTM_IE（偏移：10h）

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留
2	TRIGIE	RW	1'b0	外部触发到来中断使能位: 0：外部触发到来中断禁止 1：外部触发到来中断使能
1	OVIE	RW	1'b0	计数器溢出中断使能位: 0：计数器溢出中断禁止 1：计数器溢出中断使能
0	COMPIE	RW	1'b0	比较匹配中断使能位: 0：计数器值和比较值匹配中断禁止 1：计数器值和比较值匹配中断使能

19.3.6 中断标志寄存器 LPTM_IF（偏移：14h）

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2	TRIGIF	RW	1'b0	外部触发到来中断标志位: 0：无中断产生 1：外部触发到来中断产生 写 1 清 0 注：使用 LPtimer2 时，需要先将该标志位手动清 0
1	OVIF	RW	1'b0	计数器溢出中断使能位: 0：无中断产生 1：计数器溢出中断产生 写 1 清 0
0	COMPIF	RW	1'b0	比较匹配中断使能位: 0：无中断产生 1：计数器值和比较值匹配中断产生 写 1 清 0

19.3.7 控制寄存器 LPTM_CTRL（偏移：18h）

位	名称	属性	复位值	描述
31:2	RSV	-	-	保留
1	CEN_ALL_EN	RW	1'b0	GTIMER0 中 CEN_ALL 控制使能: 0：当前 LPTIMER 计数不受 CEN_ALL 控制 1：当前 LPTIMER 计数受 CEN_ALL 控制
0	LPTEN	RW	1'b0	LPTIM 使能位: 0：禁止计数器计数 1：使能计数器计数

19.4 使用流程

19.4.1 普通定时器

1. 配置 LPTM_CFG.CLKSEL，选择时钟源。
2. 配置 LPTM_CFG.DIV，设置分频值。
3. 配置 LPTM_CFG.MODE，设置计数模式。

Copyright © 2026 广芯微电子（广州）股份有限公司

4. 配置 LPTM_CFG.TMODE，选择普通定时器模式。
5. 配置 LPTM_TARGET 目标寄存器值。
6. 使能 LPTM_IE 中断寄存器，选择溢出中断。
7. 使能 LPTM_CTRL.LPTEN 位，启动计数器。

19.4.2 PWM 输出

1. 配置 LPTM_CFG.CLKSEL，选择时钟源。
2. 配置 LPTM_CFG.DIV，设置分频值。
3. 配置 LPTM_CFG.MODE，设置计数模式。
4. 配置 LPTM_CFG.PWM，选择 PWM 输出模式。
5. 配置 LPTM_CFG.POLARITY，选择波形极性。
6. 配置 LPTM_CFG.TMODE，选择普通定时器模式。
7. 配置 LPTM_COMP 比较寄存器值。
8. 配置 LPTM_TARGET 目标寄存器值。
9. 使能 LPTM_IE 中断寄存器，打开中断。
10. 使能 LPTM_CTRL.LPTEN 位，启动计数器。

19.4.3 Trigger 脉冲触发计数模式

1. 配置 LPTM_CFG.CLKSEL，选择时钟源。
2. 配置 LPTM_CFG.DIV，设置分频值。
3. 配置 LPTM_CFG.MODE，设置计数模式。
4. 配置 LPTM_CFG.TRIGCFG，设置外部触发边沿。
5. 配置 LPTM_CFG.TMODE，选择 Trigger 脉冲触发计数模式。
6. 使能 LPTM_IE.TRIGIE 中断寄存器，打开外部触发中断。
7. 使能 LPTM_CTRL.LPTEN 位，启动计数器。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

19.4.4 外部异步脉冲计数模式

1. 配置 LPTM_CFG.CLKSEL，选择时钟源为 LPTIN。
2. 配置 LPTM_CFG.DIV，设置分频值。
3. 配置 LPTM_CFG.MODE，设置计数模式。
4. 配置 LPTM_CFG.EDGESEL，设置 LPTIN 输入边沿。
5. 配置 LPTM_CFG.TMODE，选择外部异步脉冲计数模式。
6. 配置 LPTM_TARGET 目标寄存器值。
7. 使能 LPTM_IE 中断寄存器，打开中断。
8. 使能 LPTM_CTRL.LPTEN 位，启动计数器。

19.4.5 Timeout 模式

1. 配置 LPTM_CFG.CLKSEL，选择时钟源 LSCLK。
2. 配置 LPTM_CFG.DIV，设置分频值。
3. 配置 LPTM_CFG.MODE，设置计数模式。
4. 配置 LPTM_CFG.TRIGCFG，设置外部触发边沿。
5. 配置 LPTM_CFG.TMODE，选择 Timeout 模式。
6. 配置 LPTM_TARGET 目标寄存器值。
7. 使能 LPTM_IE 中断寄存器，打开溢出中断。
8. 使能 LPTM_CTRL.LPTEN 位，启动计数器。

注：计数器溢出前没有出现新的 trigger，则产生溢出中断并停止计数，并清除使能，如果要重新使用，需要再次使能该中断。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

20 OPA

20.1 概述

OPA 是一款具有轨到轨输入和 AB 类输出级的运算放大器，输入输出端可以根据需要配置成不同连接。

20.2 主要特性

- 一个运算放大器
- 电压范围：1.8 ~ 3.6V
- 工作电流：1.02mA

20.3 功能框图

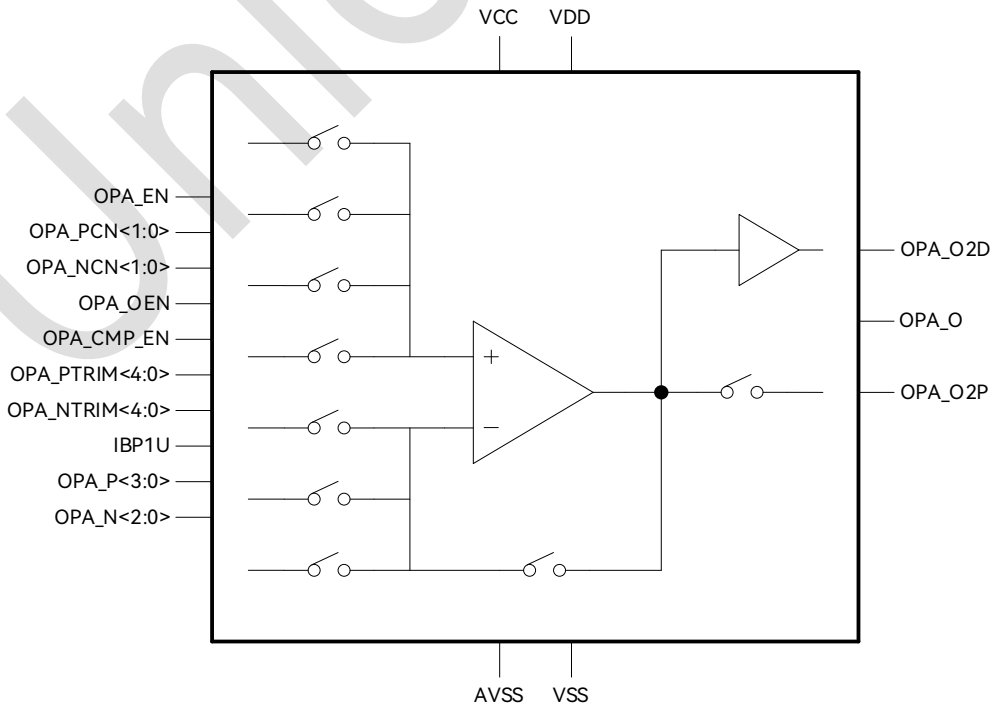


图 20-1：OPA 功能框图

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

20.4 寄存器描述

寄存器基地址：0x40002000

表 20-1：OPA 寄存器列表

偏移地址	名称	描述
0x088	OPA_CFG	OPA 控制寄存器
0x0C8	OPA_STAUS	放大器状态寄存器

20.4.1 OPA 控制寄存器 OPA_CFG（偏移：088h）

位	名称	属性	复位值	描述
31:12	RSV	-	-	保留
11	OPA_LVEN	RW	1'b0	OPA 作为比较器滤波使能信号: 0：滤波关闭 1：滤波使能
10:9	OPA_LVSET	RW	2'b00	OPA 作为比较器滤波时间设置: 00：输出滤波 2 个 32K 系统低速时钟 01：输出滤波 4 个 32K 系统低速时钟 10：输出滤波 8 个 32K 系统低速时钟 11：输出滤波 16 个 32K 系统低速时钟
8	OPA_POL	RW	1'b1	OPA 作为比较器使用时极性选择: 0：N 端电压高时输出 1 1：P 端电压高时输出 1
7	OPA_INTEN	RW	1'b0	OPA 作为比较器使用时，中断使能: 0：OPA 中断不使能 1：OPA 中断使能
6:5	OPA_PCN	RW	1'b0	OPA 正端信号选择: 00：选择 ADC 输入 01：OPA_P0 10：OPA_P1 11：OPA_P2
4	OPA_OEN	RW	1'b0	OPA 输出使能: 0：OPA 输出关闭 1：OPA 输出使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
3:2	OPA_NCN	RW	2’b00	OPA 负端信号选择: 00：OPA_N0 01：OPA_N1 10：OPA_N2 11：内部连接 OPA 输出
1	OPA_EN	RW	1’b0	OPA 使能: 0：关闭 OPA 功能 1：开启 OPA 功能
0	OPA_COMP_EN	RW	1’b0	OPA 比较器功能使能: 0：关闭 OPA 比较器功能 1：开启 OPA 比较器功能

20.4.2 放大器状态寄存器 OPA_STATUS（偏移：0C8h）

位	名称	属性	复位值	描述
31:2	RSV	-	-	保留
1	OPA_CST	R	1’b0	OPA 实时状态寄存器: 0：当前 OPA 没有真事件 1：当前 OPA 有真事件发生
0	OPA_INTR	RW	1’b0	OPA 中断状态: 0：OPA 未发生中断 1：OPA 发生中断 写 1 清 0

20.5 OPA 使用流程

1. 配置 OPA_CFG 的 OPA_EN，使能 OPA 功能。
2. 配置 PAD_ADS 寄存器，配置 OPA 的输入引脚为模拟接口。
3. 配置 OPA_CFG 的 OPA_PCN，配置 OPA 正端的信号选择（如 ADC 使用 OPA 缓冲则选择内部接 ADC 输入）。
4. 配置 OPA_CFG 的 OPA_NCN，配置 OPA 负端的信号选择（如选择负端通过内部连接输出则 OPA 是作为信号跟随器，不放大电压）。
5. 配置 OPA_CFG 的 OPA_ENO，使能 OPA 输出。

Copyright © 2026 广芯微电子（广州）股份有限公司

20.6 OPA 作为 COMP 使用流程

1. 配置 OPA_CFG 的 OPA_EN，使能 OPA 功能。
2. 配置 PAD_ADS 寄存器，配置 OPA 的输入引脚为模拟接口。
3. 配置 OPA_CFG 的 OPA_PCN，配置 OPA 正端的信号选择。
4. 配置 OPA_CFG 的 OPA_NCN，配置 OPA 负端的信号选择。
5. 配置 OPA_CFG 的 OPA_ENO，使能 OPA 输出。
6. 配置 OPA_CFG 的 OPA_COMP_EN，使能 OPA 作为 COMP 功能。
7. 配置 OPA_CFG 的 OPA_POL，选择 OPA 作为 COMP 时的极性。
8. 配置 OPA_CFG 的 OPA_LVSET，设置滤波时间。
9. 配置 OPA_CFG 的 OPA_LVEN，使能滤波。
10. 配置 OPA_CFG 的 OPA_INTEN，使能 OPA 中断。
11. 根据极性选择，当 P 端或者 N 端的电压比另外一个高时，会触发中断。

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

21 COMP

21.1 概述

COMP 是一款具有轨到轨输入的迟滞比较器，输入端根据需要配置。

比较器用作电压比较，有两个输入端 IN+和 IN-，可选择其中一个输入端作为参考点来比较，当另一输入端电压小于参考电压时比较器输出低电平，反之输出高电平。

21.2 主要特性

- 1 个电压比较器
- 可产生比较中断
- 比较器精度可调
- 电压范围：1.8 ~ 3.6V
- 工作电流：5μA

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

21.3 功能框图

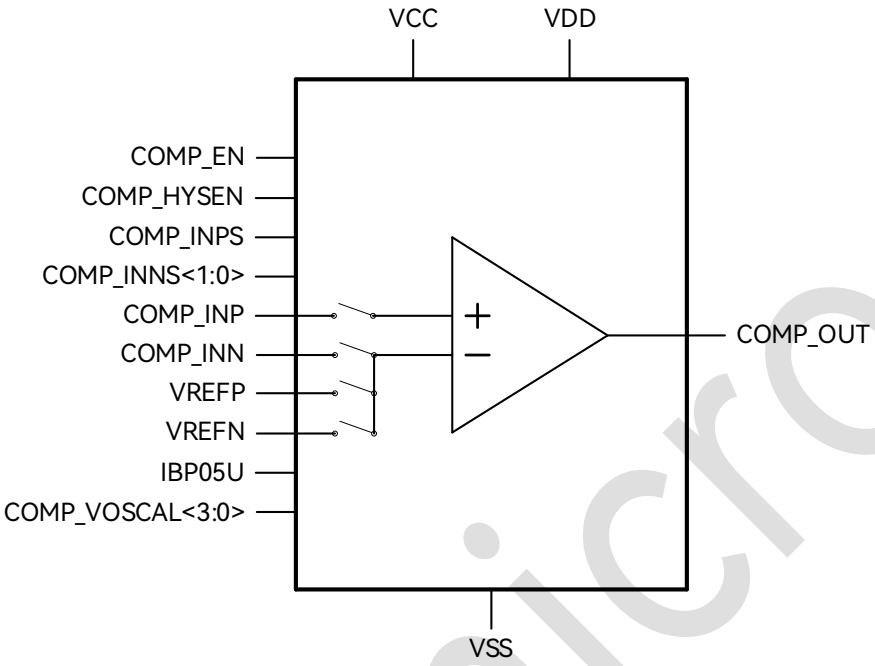


图 21-1：COMP 功能框图

21.4 寄存器描述

寄存器基地址：0x40002000

表 21-1：COMP 寄存器列表

偏移地址	名称	描述
0x08C	COMP_CFG	COMP 控制寄存器
0x0BC	COMP0_STAUS	比较器 0 状态寄存器
0x0C0	COMP1_STAUS	比较器 1 状态寄存器

21.4.1 COMP 控制寄存器 COMP_CFG（偏移：08Ch）

位	名称	属性	复位值	描述
31:20	RSV	-	-	保留
19	COMP1_LVEN	RW	1'b0	比较器 1 滤波使能信号： 0：滤波关闭 1：滤波使能

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
18:17	COMP1_LVSET	RW	2'b00	比较器 1 滤波时间设置: 00：比较器 1 输出滤波 2 个 32K 时钟 01：比较器 1 输出滤波 4 个 32K 时钟 10：比较器 1 输出滤波 8 个 32K 时钟 11：比较器 1 输出滤波 16 个 32K 时钟
16	COMP1_POL	RW	1'b1	COMP1 极性选择: 0：COMP1 N 端电压高时输出 1 1：COMP1 P 端电压高时输出 1
15	COMP1_INPS	RW	1'b0	COM1 正端信号选择: 0：VREFN 1：COMP1_INP
14:13	COMP1_INNS	RW	2'b00	COMP1 负端信号选择: 00：VREFN 01：VREFP 10/11：COMP1_INN
12	COMP1_HYSEN	RW	1'b0	使能 COMP1 迟滞滤波: 0：关闭比较器迟滞滤波功能 1：使能比较器迟滞滤波功能
11	COMP1_EN	RW	1'b0	COMP1 使能: 0：关闭 COMP1 1：使能 COMP1
10	COMP1_CALEN	RW	1'b0	COMP1 校准使能: 0：关闭 COMP1 校准功能 1：使能 COMP1 校准功能
9	COMP0_LVEN	RW	1'b0	比较器 0 滤波使能信号: 0：滤波关闭 1：滤波使能
8:7	COMP0_LVSET	RW	2'b00	比较器 0 滤波时间设置: 00：比较器 0 输出滤波 2 个 32K 时钟 01：比较器 0 输出滤波 4 个 32K 时钟 10：比较器 0 输出滤波 8 个 32K 时钟 11：比较器 0 输出滤波 16 个 32K 时钟
6	COMP0_POL	RW	1'b1	COMP0 极性选择: 0：COMP0 N 端电压高时输出 1 1：COMP0 P 端电压高时输出 1

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
5	COMP0_INPS	RW	1’b0	COMP0 正端信号选择: 0：VREFN 1：COMP0_INP
4:3	COMP0_INNS	RW	2b’00	COMP0 负端信号选择: 00：VREFN 01：VREFP 10/11：COMP0_INN
2	COMP0_HYSEN	RW	1’b0	使能 COMP0 迟滞滤波: 0：关闭比较器迟滞滤波功能 1：使能比较器迟滞滤波功能
1	COMP0_EN	RW	1’b0	COMP0 使能: 0：关闭 COMP0 1：使能 COMP0
0	COMP0_CALEN	RW	1’b0	COMP0 校准使能: 0：关闭 COMP0 校准功能 1：使能 COMP0 校准功能

21.4.2 COMP0 寄存器 COMP0_STATUS（偏移：0BCh）

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留
2	COMP0_INTEN	RW	1’b0	COMP0 中断使能 1：COMP0 中断使能 0：COMP0 中断关闭
1	COMP0_CST	R	1’b0	COMP0 实时状态寄存器 1：当前 COMP0 有真事件发生 0：当前 COMP0 没有真事件
0	COMP0_INTR	RW	1’b0	COMP0 中断状态 1：COMP0 发生中断 0：COMP0 未发生中断 写 1 清 0

21.4.3 COMP1 寄存器 COMP1_STATUS（偏移：0C0h）

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2	COMP1_INTEN	RW	1'b0	COMP1 中断使能 1：COMP1 中断使能 0：COMP1 中断关闭
1	COMP1_CST	R	1'b0	COMP1 实时状态寄存器 1：当前 COMP1 有真事件发生 0：当前 COMP1 没有真事件
0	COMP1_INTR	RW	1'b0	COMP1 中断状态 1：COMP1 发生中断 0：COMP1 未发生中断 写 1 清 0

21.5 使用流程

1. 配置 IO 复用为 COMP_OUT，作为输出端。
2. 配置 PAD_ADS 寄存器，将两个输入端 IO 配置为模拟接口。
3. 配置 COMP_CFG 寄存器，配置 COMP 极性、正端信号选择、负端信号选择。
4. 配置 COMP0_STATUS 寄存器，使能中断、清中断状态标志。
5. 配置 COMP_CFG 寄存器，使能 COMP。

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

22 ADC

22.1 概述

这是一个 12 位的 ADC 逐次接近型模数转换器。它具有多达 8 个输入通道，可测量来自 7 个外部源的信号和 1 个内部 LDO 输出。这些通道的 A/D 转换可在单次或连续扫描模式下进行。ADC 控制器实现 CPU 和 SAR ADC 之间的通信。ADC 转换的结果存储在数据寄存器的低 12 位。

22.2 主要特性

- 支持 DMA 传输模式
- 16 位的可编程分频器，用于产生 A/D 时钟
- 支持 12 位分辨率 A/D 输入数据，最大采样率为 1Msps，采样率可通过软件配置
- 支持 8 通道 ADC 输入：7 个引脚通道、1 个内部 LDO 输出
- 支持关闭模拟 ADC
- 支持轮询（poll）和中断（interrupt）传输模式
- 支持单次扫描或连续扫描模式
- 中断源：通道数据有效（8 个通道各有一个中断源）、FIFO 满（16 个数据）、FIFO 数据量达到设定值（1 或 8 个数据）
- 支持片内外设触发 ADC 转换
- ADC 电压输入范围：0 ~ Vref
- ADC 参考电压源可选择：芯片供电电压 VDDH、IO 管脚外接电压 VREFIO、内置 VREF

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

22.3 寄存器描述

ADC 寄存器基地址：0x40001C00

表 22-1：ADC 寄存器列表

偏移地址	名称	描述
0x00	ADC_GCR	ADC 通用控制寄存器
0x04	ADC0_DR	A/D 通道 0 数据寄存器
0x08	ADC1_DR	A/D 通道 1 数据寄存器
0x0C	ADC2_DR	A/D 通道 2 数据寄存器
0x10	ADC3_DR	A/D 通道 3 数据寄存器
0x14	ADC4_DR	A/D 通道 4 数据寄存器
0x18	ADC5_DR	A/D 通道 5 数据寄存器
0x1C	ADC6_DR	A/D 通道 6 数据寄存器
0x20	ADC7_DR	A/D 通道 7 数据寄存器
0x24	ADC_CDR	A/D 时钟分频寄存器
0x28	ADC_ISR	A/D中断状态寄存器
0x2C	ADC_IER	A/D 中断使能寄存器
0x30	ADC_ICR	A/D 中断清除寄存器
0x34	ADC_COUNT	A/D 切换间隔计数寄存器
0x38	ADC_RXREG	A/D 接收数据寄存器
0x3C	ADC_CSTAT	ADC 状态寄存器
0x40	ADC_SPW	ADC 采样脉宽寄存器
0x44	ADC_TCRL	模拟 ADC 配置寄存器
0x48	ADC_HDT	ADC 硬件触发使能配置寄存器

22.3.1 ADC 通用控制寄存器 ADC_GCR（偏移：000h）

位	名称	属性	复位值	描述
31:25	RSV	-	-	保留
24	DATA_SAMP_NEG	RW	1’b0	ADC 数据在 EOC 信号的边沿采样选择: 0：ADC 数据在 EOC 的上升沿被采样 1：ADC 数据在 EOC 的下降沿被采样 注意：在本芯片设计中此位只能设置为 0。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
23:16	CH_EN[7:0]	RW	8’h00	启用相关ADC通道进行模数转换，默认值为0 0：通道禁用 1：通道启用 Bit[16]：ch_en[0] 通道 0 使能信号 Bit[17]：ch_en[1] 通道 1 使能信号 Bit[18]：ch_en[2] 通道 2 使能信号 Bit[19]：ch_en[3] 通道 3 使能信号 Bit[20]：ch_en[4] 通道 4 使能信号 Bit[21]：ch_en[5] 通道 5 使能信号 Bit[22]：ch_en[6] 通道 6 使能信号 Bit[23]：ch_en[7] 通道 7 使能信号 注意： 1）在单次扫描模式下，每个通道只进行 1 次模数转换。例如，需要选择通道 0、4、6 进行模数转换，则设置 ch_en[7:0] = 8'b0101 0001，通道 6 转换结束后操作完成 2）在连续扫描模式下，按通道编号从低到高的顺序，重复循环地进行模数转换 例如，ch_en[7:0] = 8'b0101 0001，则选择了通道 0、4、6 一共 3 个通道，通道 0 将首先执行模数转换，接着通道 4 执行，然后通道 6 执行，再循环回通道 0
15:11	RSV	-	-	保留
10	ADC_START_EN	RW	1’b0	ADC 转换开始使能信号： 当信号从低到高转换时，ADC 转换开始 当信号从高到低转换时，ADC 转换完成 此位在 ADC_EN=0 时清零，默认值为 0
9	ADC_RST	RW	1’b1	ADC 内部模拟缓冲器复位信号： 0：SAR ADC 正常工作 1：SAR ADC 复位
8	ADC_PD_EN	RW	1’b1	SAR ADC 掉电使能信号： 0：SAR ADC 上电 1：SAR ADC 掉电
7	RSV	-	-	保留

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
6	ADC_CLK_SEL	RW	1’b0	A/D 时钟源选择信号： 0：ADC 时钟由内部时钟分频器产生 1：ADC 时钟由系统时钟产生
5	ADC_RCLR_EN	RW	1’b0	ADC 数据寄存器读取后清除使能： 0：禁止 ADC 数据寄存器读取后清除 1：使能 ADC 数据寄存器读取后清除
4	RXTLF	RW	1’b0	RX FIFO 中断触发条件位： 0：RX FIFO 里有 1 个或以上有效数据 1：RX FIFO 里有 8 个或以上有效数据
3	RXFIFO_EN	RW	1’b0	RX FIFO 使能位： 0：RX FIFO 禁用，刷新 RX FIFO 中的数据 1：RX FIFO 使能
2	DMAMODE	RW	1’b0	DMA 访问模式位： 0：CPU 访问模式（只有 CPU 能访问 RX FIFO） 1：DMA 访问模式（只有 DMA 能访问 RX FIFO）
1	CONTINUOUS	RW	1’b0	ADC 工作模式选择位： 0：单次扫描模式 1：连续扫描模式
0	ADC_EN	RW	1’b0	ADC 控制器使能信号： 0：禁用 ADC 模块 1：使能 ADC 模块

22.3.2 A/D 通道 0 数据寄存器 ADC0_DR（偏移：004h）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15	DATA_VALID0	R	1’b0	数据有效位：此位在ADC_EN=0 时清除，或者当ADC_RCLR_EN=1 时的读取操作后清除 0：数据无效 1：数据有效
14:12	RSV	-	-	保留
11:0	CH0_DATA	R	12’h000	A/D 通道 0 接收数据寄存器： 当 ADC_RCLR_EN=1 时进行读取操作后，此位将被清除

Copyright © 2026 广芯微电子（广州）股份有限公司

22.3.3 A/D 通道 1 数据寄存器 ADC1_DR（偏移：008h）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15	DATA_VALID1	R	1'b0	数据有效位：此位在ADC_EN=0 时清除，或者当ADC_RCLR_EN=1 时的读取操作后清除 0：数据无效 1：数据有效
14:12	RSV	-	-	保留
11:0	CH1_DATA	R	12'h000	A/D 通道 1 接收数据寄存器： 当 ADC_RCLR_EN=1 时进行读取操作后，此位将被清除

22.3.4 A/D 通道 2 数据寄存器 ADC2_DR（偏移：00Ch）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15	DATA_VALID2	R	1'b0	数据有效位：此位在ADC_EN=0 时清除，或者当ADC_RCLR_EN=1 时的读取操作后清除 0：数据无效 1：数据有效
14:12	RSV	-	-	保留
11:0	CH2_DATA	R	12'h000	A/D 通道 2 接收数据寄存器： 当 ADC_RCLR_EN=1 时进行读取操作后，此位将被清除

22.3.5 A/D 通道 3 数据寄存器 ADC3_DR（偏移：010h）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15	DATA_VALID3	R	1'b0	数据有效位：此位在ADC_EN=0 时清除，或者当ADC_RCLR_EN=1 时的读取操作后清除 0：数据无效 1：数据有效
14:12	RSV	-	-	保留

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
11:0	CH3_DATA	R	12'h000	A/D 通道 3 接收数据寄存器: 当 ADC_RCLR_EN=1 时进行读取操作后，此位将被清除

22.3.6 A/D 通道 4 数据寄存器 ADC4_DR（偏移：014h）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15	DATA_VALID 4	R	1'b0	数据有效位：此位在 ADC_EN=0 时清除，或者当 ADC_RCLR_EN=1 时的读取操作后清除 0：数据无效 1：数据有效
14:12	RSV	-	-	保留
11:0	CH4_DATA	R	12'h000	A/D 通道 4 接收数据寄存器: 当 ADC_RCLR_EN=1 时进行读取操作后，此位将被清除

22.3.7 A/D 通道 5 数据寄存器 ADC5_DR（偏移：018h）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15	DATA_VALID 5	R	1'b0	数据有效位：此位在 ADC_EN=0 时清除，或者当 ADC_RCLR_EN=1 时的读取操作后清除 0：数据无效 1：数据有效
14:12	RSV	-	-	保留
11:0	CH5_DATA	R	12'h000	A/D 通道 5 接收数据寄存器: 当 ADC_RCLR_EN=1 时进行读取操作后，此位将被清除

22.3.8 A/D 通道 6 数据寄存器 ADC6_DR（偏移：01Ch）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
15	DATA_VALID 6	R	1'b0	数据有效位：此位在 ADC_EN=0 时清除，或者当 ADC_RCLR_EN=1 时的读取操作后清除 0：数据无效 1：数据有效
14:12	RSV	-	-	保留
11:0	CH6_DATA	R	12'h000	A/D 通道 6 接收数据寄存器： 当 ADC_RCLR_EN=1 时进行读取操作后，此位将被清除

22.3.9 A/D 通道 7 数据寄存器 ADC7_DR（偏移：020h）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15	DATA_VALID 7	R	1'b0	数据有效位：此位在 ADC_EN=0 时清除，或者当 ADC_RCLR_EN=1 时的读取操作后清除 0：数据无效 1：数据有效
14:12	RSV	-	-	保留
11:0	CH7_DATA	R	12'h000	A/D 通道 7 接收数据寄存器： 当 ADC_RCLR_EN=1 时进行读取操作后，此位将被清除

22.3.10 ADC 时钟分频寄存器 ADC_CDR（偏移：024h）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15:0	CLKDIV	RW	16'h00FF	ADC 内部时钟分频寄存器： 分频公式： adc_clk = f_{pclk} / CLKDIV（f_{pclk}：APB 总线时钟） 注：建议 CLKDIV >= 1。请勿把 clkdiv 设为 0 或 1，若把 clkdiv 设为 0 或 1，也当作 2 分频。如需使用 1 分频，建议使用外部时钟

Copyright © 2026 广芯微电子（广州）股份有限公司

22.3.11 ADC 中断状态寄存器 ADC_ISR（偏移：028h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
9	RXFIFO_FULL_INTF	R	1'b0	RX FIFO 满中断标志位: 0：接收 FIFO 未满 1：接收 FIFO 满
8	RX_INTF	R	1'b0	接收器数据可用中断标志位: 当接收器 FIFO 接收到足够数据时,此标志位置 1（根据 RXTLF 位设置） 0：接收器 FIFO 无可用数据 1：接收器 FIFO 有可用数据
7	CH7_INTF	R	1'b0	通道 7 数据中断，高电平有效，软件给 ch7_int_clr 写 1 后清除: 0：没有中断 1：中断激活
6	CH6_INTF	R	1'b0	通道 6 数据中断，高电平有效，软件给 ch6_int_clr 写 1 后清除: 0：没有中断 1：中断激活
5	CH5_INTF	R	1'b0	通道 5 数据中断，高电平有效，软件给 ch5_int_clr 写 1 后清除: 0：没有中断 1：中断激活
4	CH4_INTF	R	1'b0	通道 4 数据中断，高电平有效，软件给 ch4_int_clr 写 1 后清除: 0：没有中断 1：中断激活
3	CH3_INTF	R	1'b0	通道 3 数据中断，高电平有效，软件给 ch3_int_clr 写 1 后清除: 0：没有中断 1：中断激活
2	CH2_INTF	R	1'b0	通道 2 数据中断，高电平有效，软件给 ch2_int_clr 写 1 后清除: 0：没有中断 1：中断激活

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
1	CH1_INTF	R	1'b0	通道 1 数据中断，高电平有效，软件给 ch1_int_clr 写 1 后清除: 0：没有中断 1：中断激活
0	CH0_INTF	R	1'b0	通道 0 数据中断，高电平有效，软件给 ch0_int_clr 写 1 后清除: 0：没有中断 1：中断激活

22.3.12 ADC 中断使能寄存器 ADC_IER（偏移：02Ch）

位	名称	属性	复位值	描述
31:10	RSV	-	-	保留
9	RXFIFO_FULL_IEN	RW	1'b0	RX FIFO 满中断使能(有 16 个数据时触发中断): 0：禁止中断 1：中断使能
8	RXIEN	RW	1'b0	接收器 FIFO 中断使能（有 1 个或 8 个数据时触发中断): 0：禁止中断 1：中断使能
7	CH7_INT_EN	RW	1'b0	通道 7 数据中断使能，高电平有效: 0：禁止中断 1：中断使能
6	CH6_INT_EN	RW	1'b0	通道 6 数据中断使能，高电平有效: 0：禁止中断 1：中断使能
5	CH5_INT_EN	RW	1'b0	通道 5 数据中断使能，高电平有效: 0：禁止中断 1：中断使能
4	CH4_INT_EN	RW	1'b0	通道 4 数据中断使能，高电平有效: 0：禁止中断 1：中断使能
3	CH3_INT_EN	RW	1'b0	通道 3 数据中断使能，高电平有效: 0：禁止中断 1：中断使能

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2	CH2_INT_EN	RW	1'b0	通道 2 数据中断使能，高电平有效: 0：禁止中断 1：中断使能
1	CH1_INT_EN	RW	1'b0	通道 1 数据中断使能，高电平有效: 0：禁止中断 1：中断使能
0	CH0_INT_EN	RW	1'b0	通道 0 数据中断使能，高电平有效: 0：禁止中断 1：中断使能

22.3.13 ADC 中断清除寄存器 ADC_ICR（偏移：030h）

位	名称	属性	复位值	描述
31:10	RSV	-	-	保留
9	RXFIFO_FULL_ICLR	W	1'b0	RX FIFO 满中断清除: 0：不清除中断 1：清除中断
8	RXICLR	W	1'b0	RX FIFO 中断清除: 0：不清除中断 1：清除中断
7	CH7_INT_CLR	W	1'b0	通道 7 数据中断清除，高电平有效: 0：不清除中断 1：清除中断
6	CH6_INT_CLR	W	1'b0	通道 6 数据中断清除，高电平有效: 0：不清除中断 1：清除中断
5	CH5_INT_CLR	W	1'b0	通道 5 数据中断清除，高电平有效: 0：不清除中断 1：清除中断
4	CH4_INT_CLR	W	1'b0	通道 4 数据中断清除，高电平有效: 0：不清除中断 1：清除中断
3	CH3_INT_CLR	W	1'b0	通道 3 数据中断清除，高电平有效: 0：不清除中断 1：清除中断

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2	CH2_INT_CLR	W	1'b0	通道 2 数据中断清除，高电平有效: 0：不清除中断 1：清除中断
1	CH1_INT_CLR	W	1'b0	通道 1 数据中断清除，高电平有效: 0：不清除中断 1：清除中断
0	CH0_INT_CLR	W	1'b0	通道 0 数据中断清除，高电平有效: 0：不清除中断 1：清除中断

22.3.14 ADC 切换间隔计数寄存器 ADC_COUNT（偏移：034h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	ADC_COUNT	RW	8'h01	通道切换间隔时间，这个值的单位为 ADC 时钟周期 实际通道切换时间 = (adc_count+16) * ADC 时钟周期 注：此寄存器只能在 ADC 控制器使能前配置，否则无效

22.3.15 ADC 接收数据寄存器 ADC_RXREG（偏移：038h）

位	名称	属性	复位值	描述
31:12	RSV	-	-	保留
11:0	RXFIFO_OUT	R	12'h000	接收器 FIFO 的输出，SAR ADC 的值，此寄存器只读

22.3.16 ADC 状态寄存器 ADC_CSTAT（偏移：03Ch）

位	名称	属性	复位值	描述
31:1	RSV	-	-	保留
0	RXAVL	R	1'b0	CPU 轮询模式下的接收数据可用标志位: 0：接收器 FIFO 为空 1：接收器 FIFO 有有效数据 当接收器接收到有效数据时此位置 1

Copyright © 2026 广芯微电子（广州）股份有限公司

22.3.17 ADC 采样脉宽寄存器 ADC_SPW（偏移：040h）

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留
2:0	SAMPCLK_WIDTH	RW	3'b101	采样脉宽配置，注意：在本芯片设计中，此寄存器应该设置大于或等于 3 的值 011: SAMPCLK 为 4 个 ADC_CLK 脉冲信号 100: SAMPCLK 为 5 个 ADC_CLK 脉冲信号 101: SAMPCLK 为 6 个 ADC_CLK 脉冲信号 110: SAMPCLK 为 7 个 ADC_CLK 脉冲信号 111: SAMPCLK 为 8 个 ADC_CLK 脉冲信号 若测试精度不准确可适当增加此值，此寄存器值需与 ADC_COUNT 寄存器值同时更改 注：请谨慎设置此值，增加此数值是以转换效率为代价

22.3.18 模拟 ADC 配置寄存器 ADC_TCRL（偏移：044h）

位	名称	属性	复位值	描述
31:5	RSV	-	-	保留
4:3	SPEED	RW	2'b00	ADC 转换速度，建议设为默认值 0
2:1	VREF_SEL	RW	2'b00	选择 ADC 参考电压源: 00/01: 选择 VDDH 作为 ADC 的参考电压源 10：选择 VREFIO 作为 ADC 的参考电压源 11: 选择内置 VREF 作为 ADC 的参考电压源
0	USE_OPA	RW	1'b0	选择 ADC 输入通道是否经 OPA 缓冲: 0：关闭 OPA 缓冲使能 1：开启 OPA 缓冲使能

22.3.19 ADC 硬件触发使能配置寄存器 ADC_HDT（偏移：048h）

位	名称	属性	复位值	描述
31:30	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
29:28	OPA_SET	RW	2'b00	OPA 硬件触发极性选择（作为比较器时有真事件发生）: 00：上升沿触发 01：下降沿触发 10/11：双边沿触发
27:26	RSV	-	-	保留
25:24	COMP1_SET	RW	2'b00	COMP1 硬件触发极性选择（有真事件发生） 00：上升沿触发 01：下降沿触发 10/11：双边沿触发
23:22	COMP0_SET	RW	2'b00	COMP0 硬件触发极性选择（有真事件发生） 00：上升沿触发 01：下降沿触发 10/11：双边沿触发
21:20	LPTIM2_SET	RW	2'b00	LPTIM2 硬件触发极性选择（PWM 输出）: 00：上升沿触发 01：下降沿触发 10/11：双边沿触发
19:18	LPTIM1_SET	RW	2'b00	LPTIM1 硬件触发极性选择（PWM 输出）: 00：上升沿触发 01：下降沿触发 10/11：双边沿触发
17:16	LPTIM0_SET	RW	2'b00	LPTIM0 硬件触发极性选择（PWM 输出）: 00：上升沿触发 01：下降沿触发 10/11：双边沿触发
15:14	GTIMER2_SET	RW	2'b00	GTIMER2 硬件触发极性选择（PWM 输出）: 00：上升沿触发 01：下降沿触发 10/11：双边沿触发
13:12	GTIMER1_SET	RW	2'b00	GTIMER1 硬件触发极性选择（PWM 输出）: 00：上升沿触发 01：下降沿触发 10/11：双边沿触发

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
11:10	GTIMER0_SET	RW	2'b00	GTIMER0 硬件触发极性选择（PWM 输出）: 00：上升沿触发 01：下降沿触发 10/11：双边沿触发
9	OPA_HT	RW	1'b0	OPA 硬件触发使能: 0：OPA 硬件触发关闭 1：OPA 硬件触发使能
8	RSV	-	-	保留
7	COMP1_HT	RW	1'b0	COMP1 硬件触发使能 1：COMP1 硬件触发使能 0：COMP1 硬件触发关闭
6	COMP0_HT	RW	1'b0	COMP0 硬件触发使能 1：COMP0 硬件触发使能 0：COMP0 硬件触发关闭
5	LPTIM2_HT	RW	1'b0	LPTIMER2 硬件触发使能: 0：LPTIMER2 硬件触发关闭 1：LPTIMER2 硬件触发使能
4	LPTIM1_HT	RW	1'b0	LPTIMER1 硬件触发使能: 0：LPTIMER1 硬件触发关闭 1：LPTIMER1 硬件触发使能
3	LPTIM0_HT	RW	1'b0	LPTIMER0 硬件触发使能: 0：LPTIMER0 硬件触发关闭 1：LPTIMER0 硬件触发使能
2	GTIM2_HT	RW	1'b0	GTIMER2 硬件触发使能: 0：GTIMER2 硬件触发关闭 1：GTIMER2 硬件触发使能
1	GTIM1_HT	RW	1'b0	GTIMER1 硬件触发使能: 0：GTIMER1 硬件触发关闭 1：GTIMER1 硬件触发使能
0	GTIM0_HT	RW	1'b0	GTIMER0 硬件触发使能: 0：GTIMER0 硬件触发关闭 1：GTIMER0 硬件触发使能

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

22.4 ADC 使用流程

22.4.1 单次扫描模式单通道 A/D 转换

单次扫描模式下，ADC 启动转换后只执行一次转换。

1. 配置 ADC_GCR.ADCRST 和 ADC_GCR.ADC_PD_EN 为 0，模拟 ADC 复位释放和上电。
2. 配置 ADC_GCR.ADC_CLK_SEL 为 0，选择 ADC 时钟源为内部时钟分频器产生时钟。
3. 配置 ADC_CDR，设置 ADC 时钟分频。
4. 配置 ADC_SPW 和 ADC_COUNT，设置 ADC 转换速度。
5. 配置 ADC_TCRL.VREF_SEL，设置 ADC 参考电压源。
6. 配置 ADC_GCR.CONTINUOUS 为 0，选择单次扫描模式。
7. 配置 ADC_GCR.ADC_EN 为 1，启用 ADC 模块。
8. 根据 ADC 输入通道对应的 GPIO 管脚，将待转换通道配置为模拟接口（PAD_ADS）。
9. 配置 ADC_GCR.CH_EN，启用待转换的通道。
10. 配置 ADC_GCR.ADC_START_EN 为 1，启动 ADC 转换。
11. 等待 REG_ADC_ISR 的相应通道标志位为 1，读取 ADC_DR 中的数据。
12. 如需要进行多次单次转换，则重复执行第 10 和第 11 个步骤（注：启动 ADC 转换前需确保 ADC_GCR.ADC_START_EN 为 0）。
13. 如使能 ADC_IER.CH_INT_EN 和 ADC_IER.RXIEN 中断，则等待中断触发后读取 ADC_DR。

22.4.2 单次扫描模式多通道 A/D 转换

单次扫描模式下，ADC 启动转换后只执行一次转换。当同时启用了多个通道时，开启 ADC 转换后，会依次按通道优先级 0 ~ 7 进行转换，当优先级最低的通道转换完成，表示此次单次扫描转换完成。

Copyright © 2026 广芯微电子（广州）股份有限公司

1. 配置 ADC_GCR.ADCRST 和 ADC_GCR.ADC_PD_EN 为 0，模拟 ADC 复位释放和上电。
2. 配置 ADC_GCR.ADC_CLK_SEL 为 0，选择 ADC 时钟源为内部时钟分频器产生时钟。
3. 配置 ADC_CDR，设置 ADC 时钟分频。
4. 配置 ADC_SPW 和 ADC_COUNT，设置 ADC 转换速度。
5. 配置 ADC_TCRL.VREF_SEL，设置 ADC 参考电压源。
6. 配置 ADC_GCR.RXFIFO_EN 为 1，使能 RX FIFO。
7. 配置 ADC_GCR.CONTINUOUS 为 0，选择单次扫描模式。
8. 配置 ADC_GCR.ADC_EN 为 1，启用 ADC 模块。
9. 根据 ADC 输入通道对应的 GPIO 管脚，将待转换通道配置为模拟接口（PAD_ADS）。
10. 配置 ADC_GCR.CH_EN，启用待转换的通道。
11. 配置 ADC_GCR.ADC_START_EN 为 1，启动 ADC 转换。
12. 等待转换优先级最低的通道的 REG_ADC_ISR 的相应通道标志位为 1 后，再读取每个通道的 ADC_DR 中的数据。
13. 如需进行多次单次转换，则重复执行以上 2 个步骤（注：启动 ADC 转换前需确保 ADC_GCR.ADC_START_EN 为 0）。
14. 如使能了 ADC_IER.CH_INT_EN，则等待中断触发后读取 ADC_DR 中的数据。

注：

- 在使用多通道转换时，可以通过判断最低优先级通道数据有效后，再去读取每个通道的 ADC_DR 中的数据
- 在使用多通道转换时，若采样精度不足，建议适当修改 ADC_SPW 和 ADC_COUNT 的值

22.4.3 连续扫描模式单通道 A/D 转换

连续扫描模式下，启动一次 ADC 转换后会对所选通道进行不断地连续转换，将 ADC_GCR.ADC_START_EN 写 0 可停止转换。

1. 配置 ADC_GCR.ADCRST 和 ADC_GCR.ADC_PD_EN 为 0，模拟 ADC 复位释放和上电。

Copyright © 2026 广芯微电子（广州）股份有限公司

2. 配置 ADC_GCR.ADC_CLK_SEL 为 0，选择 ADC 时钟源为内部时钟分频器产生时钟。
3. 配置 ADC_CDR，设置 ADC 时钟分频。
4. 配置 ADC_SPW 和 ADC_COUNT，设置 ADC 转换速度。
5. 配置 ADC_TCRL.VREF_SEL，设置 ADC 参考电压源。
6. 配置 ADC_GCR.CONTINUOUS 为 1，选择连续扫描模式。
7. 配置 ADC_GCR.ADC_EN 为 1，启用 ADC 模块。
8. 根据 ADC 输入通道对应的 GPIO 管脚，将待转换通道配置为模拟接口（PAD_ADS）。
9. 配置 ADC_GCR.CH_EN，启用待转换的通道。
10. 配置 ADC_GCR.ADC_START_EN 为 1，启动 ADC 转换。
11. 等待 REG_ADC_ISR 的相应通道标志位为 1，读取 ADC_DR 中的数据。
12. 如需读取多个 ADC 数据，则重复第 11 个步骤。
13. 如使能 ADC_IER.CH_INT_EN，则等待中断触发后读取 ADC_DR 中的数据。

22.4.4 连续扫描模式多通道 A/D 转换

连续扫描模式下，启动一次 ADC 转换后会对所选通道进行不断地连续转换，将 ADC_GCR.ADC_START_EN 写 0 可停止转换。当同时启用了多个通道时，开启 ADC 转换后，会依次按通道优先级 0-7 进行转换，当优先级最低的通道转换完成，就代表此次连续扫描转换完成。

1. 配置 ADC_GCR.ADCRST 和 ADC_GCR.ADC_PD_EN 为 0，模拟 ADC 复位释放和上电。
2. 配置 ADC_GCR.ADC_CLK_SEL 为 0，选择 ADC 时钟源为内部时钟分频器产生时钟。
3. 配置 ADC_CDR，设置 ADC 时钟分频。
4. 配置 ADC_SPW 和 ADC_COUNT，设置 ADC 转换速度。
5. 配置 ADC_TCRL.VREF_SEL，设置 ADC 参考电压源。
6. 配置 ADC_GCR.CONTINUOUS 为 1，选择连续扫描模式。
7. 配置 ADC_GCR.ADC_EN 为 1，启用 ADC 模块。
8. 根据 ADC 输入通道对应的 GPIO 管脚，将待转换通道配置为模拟接口（PAD_ADS）。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

9. 配置 ADC_GCR.CH_EN，启用待转换的通道。
10. 配置 ADC_GCR.ADC_START_EN 为 1，启动 ADC 转换。
11. 等待 REG_ADC_ISR 的相应通道标志位为 1，读取 ADC_DR 中的数据。
12. 如需读取多个 ADC 数据，则重复第 11 个步骤。
13. 如使能 ADC_IER.CH_INT_EN 和 ADC_IER.RXIEN 中断，则等待中断触发后读取 ADC_DR。

注:

- 在使用多通道转换时,可以通过判断最低优先级通道数据有效后,再去读取每个通道的 ADC_DR 中的数据
- 在使用多通道转换时，若采样精度不足，建议适当修改 ADC_SPW 和 ADC_COUNT 的值

22.4.5 注意事项

- 若在单次扫描模式中使用 RX_INTF 中断，须将 ADC_GCR 寄存器的 RXTLF 位设为 0，否则 RXFIFO 中的数据会因为达不到 8 个而无法触发中断
- 在单次扫描模式中，若某通道的数据中断 CHx_INTF 被使能而且触发，则 ADC 控制器将结束模数转换,停止读取后面未采样通道的数据。已采样通道的 CHx_DATA 均保留在相应的 ADCx_DR 寄存器
- 在本芯片设计中，为了与 ADC 模块配合，ADC_GCR 寄存器的 DATA_SAMP_NEG 位只能设为 0，ADC_SPW 寄存器的值 SAMPCLK_WIDTH 应该大于或等于 3
- 每产生一次硬件触发事件，ADC 只转换一次，使能硬件触发时建议将 ADC 模式配置为单次扫描模式

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

22.5 ADC 经 OPA 缓冲采样使用流程

22.5.1 ADC 经 OPA 缓冲采样图

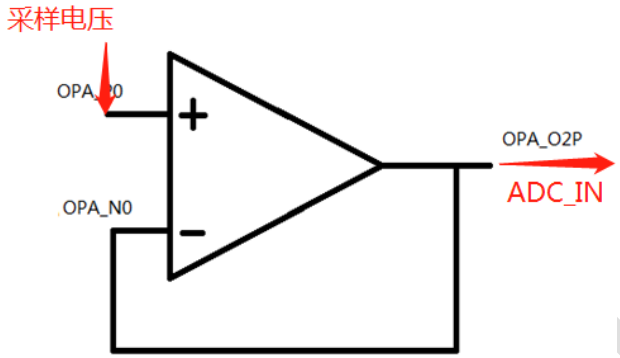


图 22-1：ADC 经 OPA 缓冲采样图

22.5.2 ADC 经 OPA 缓冲采样流程图

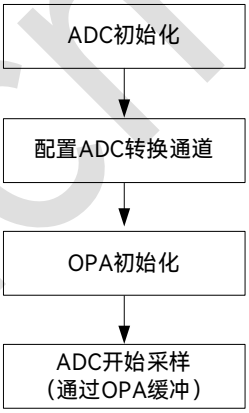


图 22-2：ADC 经 OPA 缓冲采样流程图

22.5.3 ADC 经 OPA 缓冲后采样使用流程

1. ADC 初始化。选择 ADC 参考电压源、ADCCLK 分频和采样模式。
2. 配置 ADC 转换通道。
3. OPA 初始化。配置成 OPA 正端内部接 ADC 输入，OPA 负端通过内部连接输出，使能 ADC 输入通道经 OPA 缓冲。
4. ADC 开始进行采样。

Copyright © 2026 广芯微电子（广州）股份有限公司

23 GPIO

23.1 概述

GPIO 包含通用数据输入输出接口，这些管脚可以与其他功能管脚共享，这取决于芯片的配置。通过这些数据接口，可以配置任意数目的管脚作为中断信号。UM2081F32 有五组 GPIO：GPIOA、GPIOB、GPIOC、GPIOD 和 GPIOE，分别简称为 PA、PB、PC、PD 和 PE。GPIO 的相关寄存器的功能需要设置对应的比特位，例如设置 PA1 方向为输出，GPIO_DIR 的 bit[1]控制位需要设置为 1，其他位的设置遵循此原则，也即是 PAx 对应寄存器 GPIO_DIR 的 bit[x]控制位。最大支持 31 个 GPIO。

23.2 主要特性

- 所有输入/输出引脚方向都可以通过软件进行配置
- 每个 GPIO_IN 引脚可配置成边沿或电平方式触发中断

23.3 寄存器描述

GPIOA 寄存器基地址：0x40004000

GPIOB 寄存器基地址：0x40004400

GPIOC 寄存器基地址：0x40004800

GPIOD 寄存器基地址：0x40004C00

GPIOE 寄存器基地址：0x40005000

表 23-1：GPIO 寄存器列表

偏移地址	名称	描述
0x00	GPIO_DIR	GPIO 数据方向寄存器
0x08	GPIO_SET	GPIO 输出置位寄存器
0x0C	GPIO_CLR	GPIO 输出清零寄存器

Copyright © 2026 广芯微电子（广州）股份有限公司

偏移地址	名称	描述
0x10	GPIO_ODATA	GPIO 输出引脚映射寄存器
0x14	GPIO_IDATA	GPIO 输入引脚映射寄存器
0x18	GPIO_IEN	GPIO 中断使能寄存器
0x1C	GPIO_IS	GPIO 中断触发模式寄存器
0x20	GPIO_IBE	GPIO 中断边沿触发设置寄存器
0x24	GPIO_IEV	GPIO 中断高低电平触发设置寄存器
0x28	GPIO_IC	GPIO 中断状态清除寄存器
0x2C	GPIO_RIS	GPIO 原始中断状态寄存器
0x30	GPIO_MIS	GPIO 屏蔽后中断状态寄存器

23.3.1 数据方向寄存器 GPIO_DIR（偏移：00h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	GPIO_DIR	RW	8'h00	8 位寄存器，GPIO 输入输出控制寄存器： 0：输入 1：输出

注：GPIOx_DIR[y]（x=A…E）寄存器中的 8 位与该组 8 个引脚一一对应，例如 GPIOA_DIR[1]与 PA1 对应。

23.3.2 输出置位寄存器 GPIO_SET（偏移：08h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	GPIO_SET	W	8'h00	8 位寄存器，GPIO 输出置位寄存器： 0：无效操作 1：当 IO 为输出时，IO 置位

注：GPIOx_SET[y]（x=A…E）寄存器中的 8 位与该组 8 个引脚一一对应，例如 GPIOA_SET[1]与 PA1 对应。

23.3.3 输出清零寄存器 GPIO_CLR（偏移：0Ch）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
7:0	GPIO_CLR	W	8'h00	8 位寄存器，GPIO 输出清零寄存器： 0：无效操作 1：当 IO 为输出时，IO 清零

注：GPIOx_CLR[y]（x=A…E）寄存器中的 8 位与该组 8 个引脚一一对应，例如 GPIOA_CLR[1]与 PA1 对应。

23.3.4 GPIO 输出引脚映射寄存器 GPIO_ODATA（偏移：10h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	GPIO_ODATA	RW	8'h00	8 位寄存器，GPIO 输出引脚映射寄存器： 当 GPIO 方向为输出有效，写操作直接写至外部引脚，读获得外部引脚值

注：GPIOx_ODATA[y]（x=A…E）寄存器中的 8 位与该组 8 个引脚一一对应，例如 GPIOA_ODATA[1]与 PA1 对应。

23.3.5 GPIO 输入引脚映射寄存器 GPIO_IDATA（偏移：14h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	GPIO_IDATA	R	8'h00	8 位寄存器，GPIO 输入引脚映射寄存器： 当 GPIO 方向为输入有效，读获得外部引脚值；此寄存器为只读寄存器

注：GPIOx_IDATA[y]（x=A…E）寄存器中的 8 位与该组 8 个引脚一一对应，例如 GPIOA_IDATA[1]与 PA1 对应。

23.3.6 GPIO 中断使能寄存器 GPIO_IEN（偏移：18h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	GPIO_IEN	RW	8'h00	8 位寄存器，GPIO 中断使能寄存器： 0：禁止相应引脚中断

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
				1：使能相应引脚中断

注：GPIOx_IEN[y]（x=A…E）寄存器中的 8 位与该组 8 个引脚一一对应，例如 GPIOA_IEN[1]与 PA1 对应。

23.3.7 GPIO 中断触发模式寄存器 GPIO_IS（偏移：1Ch）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	GPIO_IS	RW	8’h00	7 位寄存器，GPIO 中断触发模式： 0：边沿检测 1：电平检测

注：GPIOx_IS[y]（x=A…E）寄存器中的8位与该组8个引脚一一对应，例如GPIOA_IS[1]与PA1对应。

23.3.8 GPIO 中断边沿触发设置寄存器 GPIO_IBE（偏移：20h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	GPIO_IBE	RW	8’h00	8 位寄存器，GPIO 中断边沿触发设置： 0：单边沿触发 1：双边沿触发

注：GPIOx_SET[y]（x=A…E）寄存器中的 8 位与该组 8 个引脚一一对应，例如 GPIOA_SET[1]与 PA1 对应。

23.3.9 GPIO 中断高低电平触发设置寄存器 GPIO_IEV（偏移：24h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	GPIO_IEV	RW	8’h00	8 位寄存器，GPIO 中断高低电平触发设置： 0：下降沿/低电平触发 1：上升沿/高电平触发

注：GPIOx_IEV[y]（x=A…E）寄存器中的8位与该组8个引脚一一对应，例如GPIOA_IEV[1]与PA1对应。

Copyright © 2026 广芯微电子（广州）股份有限公司

23.3.10 GPIO 中断状态清除寄存器 GPIO_IC（偏移：28h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	GPIO_IC	W	8'h00	8 位寄存器，GPIO 中断清除寄存器： 0：无效操作 1：清除对应引脚中断

注：GPIOx_IC[y]（x=A…E）寄存器中的8位与该组8个引脚一一对应，例如GPIOA_IC[1]与PA1对应。

23.3.11 GPIO 原始中断状态寄存器 GPIO_RIS（偏移：2Ch）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	GPIO_RIS	R	8'h00	8 位寄存器，GPIO 原始中断寄存器： 0：对应引脚无中断挂起 1：对应引脚有中断挂起

注：GPIOx_RIS[y]（x=A…E）寄存器中的 8 位与该组 8 个引脚一一对应，例如 GPIOA_RIS[1]与 PA1 对应。

23.3.12 GPIO 屏蔽后中断状态寄存器 GPIO_MIS（偏移：30h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	GPIO_MIS	R	8'h00	32 位寄存器，GPIO 屏蔽后中断状态寄存器：反映对应引脚屏蔽后的中断状态。

注：GPIOx_MIS[y]（x=A…E）寄存器中的 8 位与该组 8 个引脚一一对应，例如 GPIOA_MIS[1]与 PA1 对应。

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

23.4 使用流程

23.4.1 输入输出 IO

- 配置 GPIO_DIR 寄存器，选择 GPIO 方向
- 可使用 GPIO_SET/GPIO_CLR 或 GPIO_ODATA 来设置输出电平
- 使用 GPIO_IDATA 来获取输入引脚电平

23.4.2 中断触发模式

中断初始化过程:

1. 设置 GPIO_DIR 为输入。
2. 清除 GPIO_IE 以避免异常。
3. 配置寄存器 GPIO_IS，选择是边沿/电平触发类型。
4. 在单边沿触发方式下，配置寄存器 GPIO_IBE，确定是单边触发还是双边触发。
5. 在单边沿触发方式下，配置寄存器 GPIO_IEV，确定是哪种边沿触发类型。
6. 在电平触发方式下，配置寄存器 GPIO_IEV，确定是哪种电平触发类型。
7. 配置寄存器 GPIO_IC 来清除中断。
8. 配置寄存器 GPIO_IE 使能相应位中断。

23.4.3 清除中断

ISR 写 GPIO_IC 来清除中断状态。如果在清除寄存器的同时有新的边沿触发中断产生，这个新的中断将会保持有效直到下一次清除。读取中断状态操作应该在清 GPIO_IE 之前进行，清 GPIO_IE 操作将清除相应中断状态。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

24 CRC16

24.1 概述

CRC16 是一个以多项式 G(x) = $x^{16}+x^{12}+x^5+1$ 为计算式的硬件 16 位 CRC 循环冗余校验计算电路。可以根据用户预设的 CRC 初值，通讯数据计算出合适的 CRC 结果，并且支持设置输入数据与结果的正反向。

24.2 寄存器描述

CRC 寄存器基地址：0x40001800

表 24-1：CRC 寄存器列表

偏移地址	名称	描述
0x00	CRC16_DATA	写入需校验的数据与读出 CRC 结果
0x04	CRC16_INIT	写入 16 位 CRC 初值
0x08	CRC16_CTRL	CRC 控制寄存器

24.2.1 数据寄存器 CRC16_DATA（偏移：00H）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15:8	RSLT2	R	8'h00	读出 16 位 CRC 计算结果的高 8 位
7:0	DATA_RSLT1	RW	8'h00	写：写入需要进行 CRC 校验计算的数据，如需要校验的数据不止 8 位需按顺序逐次写入 读：读出 16 位 CRC 计算结果的低 8 位

低 8 位对于需校验数据来说为只写，写入后无法再次读出。读操作返回 16 位 CRC 计算结果，其中低 8 位为与数据寄存器复用。读操作将会对 CRC 计算清零，即读操作后将会重新载入初始值，次输入数据时会进行与读之前结果无关的新一轮计算。

Copyright © 2026 广芯微电子（广州）股份有限公司

24.2.2 初始值寄存器 CRC16_INIT（偏移：04H）

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15:0	INIT	RW	16'h0000	写入 16 位 CRC 初始值

24.2.3 控制寄存器 CRC16_CTRL（偏移：08H）

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留
2	RSLT_REV	RW	1'b0	CRC 计算结果是否进行高低位倒序: 0：不倒序 1：倒序
1	DATA_REV	RW	1'b0	CRC 计算数据是否进行高低位倒序: 0：不倒序 1：倒序
0	INITIAL_REV	RW	1'b0	CRC 初始值是否进行高低位倒序: 0：不倒序 1：倒序

24.3 使用流程

1. 设置 16 位初始值 CRC16_INIT。
2. 设置 CRC16_CTRL，选择数据是否倒序。
3. 向 CRC16_DATA 中写入 8 位 CRC 计算数据，如没有完成 CRC 数据输入顺次输入之后 8 位数据直至输入完成。
4. 读 CRC16_DATA，将一次返回 CRC 计算结果。

   注意：读取结果后 CRC 计算模块将结束当前计算并重新载入初始值以备下次计算使用。

Copyright © 2026 广芯微电子（广州）股份有限公司

25 WDT

25.1 概述

看门狗定时器在到达超时的值时可以产生不可屏蔽中断或者是复位。当系统由于软件错误或是由于外部设备故障而无法按照预期的方式响应时，使用看门狗定时器可以重新获得控制权。

25.2 主要特性

- 32 位递减并且可编程装载的寄存器
- 独立的看门狗时钟使能
- 带中断屏蔽的中断生成逻辑
- 软件跑飞保护锁定寄存器
- 复位使能/禁止产生逻辑
- 调试期间，微处理器的 CPU 暂停时，用户可使能的停滞

25.3 寄存器描述

WDT 寄存器基地址：0x40002400

表 25-1：WDT 寄存器列表

偏移地址	名称	描述
0x00	WDT_LOAD	装载寄存器
0x04	WDT_CNT	计数寄存器
0x08	WDT_CTRL	控制寄存器
0x0C	WDT_CLR	清除寄存器
0x10	WDT_INTRAW	RAW 中断状态寄存器
0x14	WDT_MINTS	MASK 中断状态寄存器
0x18	WDT_STALL	STALL 寄存器
0x1C	WDT_LOCK	LOCK 寄存器

Copyright © 2026 广芯微电子（广州）股份有限公司

25.3.1 装载寄存器 WDT_LOAD（偏移：00h）

位	名称	属性	复位值	描述
31:0	LOAD	RW	32'hFFFFFFFF	WDOG初始装载值

25.3.2 计数寄存器 WDT_CNT（偏移：04h）

位	名称	属性	复位值	描述
31:0	CNT	R	32'hFFFFFFFF	WDOG内部CNT计数值

25.3.3 控制寄存器 WDT_CTRL（偏移：08h）

位	名称	属性	复位值	描述
31	WRC	R	1'b1	WDT加载值设置或写WDT_CTRL寄存器生效。向WDT_LOAD或者WDT_CTRL寄存器进行写操作时，设置位生效会有一定时间的延时 0：设置位仍未生效 1：设置位生效
30:2	RSV	-	-	保留
1	RSTEN	RW	1'b0	WDT溢出复位使能: 0：不使能溢出复位功能 1：使能溢出复位功能
0	INTEN	RW	1'b0	WDT中断使能: 0：不使能中断 1：使能中断

25.3.4 清除寄存器 WDT_CLR（偏移：0Ch）

位	名称	属性	复位值	描述
31:0	CLR_CARRY	W	32'h00000000	向此寄存器写入任何值，将清除WDT溢出状态，从而清除掉中断和复位

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

25.3.5 RAW 中断状态寄存器 WDT_INTRAW（偏移：10h）

位	名称	属性	复位值	描述
30:1	RSV	-	-	保留
0	INTRAW	R	1'b0	原始中断寄存器，未经中断使能屏蔽: 0：WDT内部未发生溢出 1：WDT内部发生溢出

25.3.6 MASK 中断状态寄存器 WDT_MINTS（偏移：14h）

位	名称	属性	复位值	描述
30:1	RSV	-	-	保留
0	INTMS	R	1'b0	0：WDT未产生中断 1：WDT产生中断

25.3.7 STALL 控制寄存器 WDT_STALL（偏移：18h）

位	名称	属性	复位值	描述
31:16	CLKDIV	RW	16'h0000	WDT 计数时钟分频值: 0x0：不分频 0x1：2 分频 0x2：3 分频 …. 0xFFFE：0xFFFF 分频 0xFFFF：保留
15:9	RSV	-	-	保留
8	STALL	RW	1'b0	WDT 在芯片处于 HALT 状态时不计数功能的使能位: 0：不使能 HALT 状态计数器停止工作功能 1：使能 HALT 状态计数器停止工作功能
7:0	RSV	-	-	保留

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

25.3.8 LOCK 寄存器 WDT_LOCK（偏移：1Ch）

位	名称	属性	复位值	描述
31:0	LOCK	W	32'h00000000	WDT LOCK功能使能，当使能LOCK功能时，除此寄存器外的所有WDT寄存器均不可写。向此寄存器写任意值，使能WDT LOCK功能，向此寄存器写0x1ACCE551清除LOCK功能

25.4 使用流程

- WDT 定时器配置
  1. 向 WDT_LOCK 寄存器写入 0x1ACCE551 解锁寄存器。
  2. 在 WDT_STALL 寄存器设置分频值。
  3. 在 WDT_CTRL 寄存器自行选择 RSTEN 复位功能和 INTEN 中断功能。
  4. 等待 WDT_CTRL 寄存器的 WRC 位被置位。
  5. 在 WDT_LOAD 寄存器里装载所需要的加载值。
  6. 等待 WDT_CTRL 寄存器的 WRC 位被置位。
  7. 向 WDT_LOCK 寄存器写入任意值锁定寄存器。
- WDT 喂狗流程配置
  1. 向 WDT_LOCK 寄存器写入 0x1ACCE551 解锁寄存器。
  2. 在 WDT_LOAD 寄存器里装载所需要的重载值。
  3. 等待 WDT_CTRL 寄存器的 WRC 位被置位。
  4. 向 WDT_LOCK 寄存器写入任意值锁定寄存器。

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

26 WWDT

26.1 概述

窗口看门狗是一个与 CPU 同步运行的看门狗，目的是实时监控 CPU 运行状态，在 CPU 运行异常的情况下复位 CPU，避免不可预计的后果。

26.2 主要特性

- 10 位递减并且可编程装载的寄存器
- 系统内部的故障探测器
- 时钟与系统时钟相同
- 用于监视软件错误
- 窗口前喂狗或超时不喂狗都会触发复位（喂狗有效窗口为 50%-100%时间内）
- 计数器达到溢出时间的 75%时触发预警中断

26.3 寄存器描述

WWDT 寄存器基地址：0x40003C00

表 26-1：WWDT 寄存器列表

偏移地址	名称	描述
0x00	WWDT_CON	控制寄存器
0x04	WWDT_CFG	配置寄存器
0x08	WWDT_CNT	计数寄存器
0x0C	WWDT_IE	中断使能寄存器
0x10	WWDT_IF	中断标志寄存器

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

26.3.1 控制寄存器 WWDT_CON（偏移：00h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7:0	CON	W	8'h00	当CPU向此地址写入0x5A时启动WWDT定时器 在启动WWDT后，当CPU向此地址写入0xAC时清零计数器。

26.3.2 配置寄存器 WWDT_CFG（偏移：04h）

位	名称	属性	复位值	描述
31:3	RSV	-	-	保留
2:0	CFG	-	3'b000	配置看门狗溢出时间: 000：t_{PCLK} * 4096 * 1 001：t_{PCLK} * 4096 * 4 010：t_{PCLK} * 4096 * 16 011：t_{PCLK} * 4096 * 64 100：t_{PCLK} * 4096 * 128 101：t_{PCLK} * 4096 * 256 110：t_{PCLK} * 4096 * 512 111：t_{PCLK} * 4096 * 1024

26.3.3 计数寄存器 WWDT_CNT（偏移：08h）

位	名称	属性	复位值	描述
31:10	RSV	-	-	保留
9:0	CNT	R	10'h000	WWDT计数寄存器值，软件可通过查询此寄存器了解WWDT计时进度。

26.3.4 中断使能寄存器 WWDT_IE（偏移：0ch）

位	名称	属性	复位值	描述
31:1	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
0	IE	RW	1'b0	WWDT中断使能: 0：中断使能禁止 1：中断使能打开

26.3.5 中断标志寄存器 WWDT_IF（偏移：10h）

位	名称	属性	复位值	描述
31:1	RSV	-	-	保留
0	IF	RW	1'b0	WWDT 75%计时中断标志，写1清0: 0：无中断产生 1：中断标志置位

26.4 使用流程

- WWDT 定时器配置
  1. 在 WWDT_CFG 寄存器设置溢出时间长度。
  2. 在 WWDT_IE 寄存器里打开中断使能。
  3. 在 WWDT_CON 寄存器中写入 0x5A 启动 WWDT 定时器。
  4. 等待发生中断（计数到 75%时间产生中断）。
  5. 等待发生复位（溢出后产生复位）。
- WWDT 喂狗流程配置

  在计数时间 50% ~ 100%之内，在 WWDT_CON 寄存器中写入 0xAC 清零计数器。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

27 RTC

27.1 概述

实时时钟(RTC)是一个独立的定时器/计数器,可提供基本的闹钟中断或者长时间的计数服务。闹钟中断通过可配置的实时时钟计数周期实现。

27.2 主要特性

- 内部或者外部 32kHz 时钟源
- 使用 BCD 时间实现可编程的完整万年历
- 周期唤醒中断功能
- 可编程的闹钟功能
- 可从 PAD 输出 XTLF 时钟信号供用户校准
- 数字调校，精度+/-0.119ppm
- RTC 计时器部分不复位
- 2 路输入上下沿时间戳功能

27.3 低功耗时基分频器（LTBC）

27.3.1 LTBC 功能

低功耗时基计数器（LTBC）模块用于产生系统所需的低速工作时钟，功能包括:

- 通过对 RCL 的预分频得到 64Hz 的 RTC 工作时钟
- 可通过调整计数周期实现 RTC 时钟的数字调校，每 128s 调校一次可实现最小步长为 0.23842ppm 调校后理论精度+/-0.1192ppm

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

- 16.384MHz 时钟虚拟调校可得到精确秒时标
- 可产生 1kHz、256Hz、64Hz、16Hz、4Hz、1Hz 周期中断，其中 1k 和 256Hz 是未经调校的，其他是经过数字调校的（如果使能了数字调校）
- 64Hz 预分频电路不受芯片复位影响
- 1/256s 精度授时

27.3.2 LTBC 数字调校

数字调校用来弥补外部时钟源带来的误差。使用 ADJUST，ADSIGN，PR1SEN 寄存器对 RTC 进行正向或者负向的数字调校，具体使用方法见寄存器的定义。

27.4 时间戳功能

为了支持开盖合盖检测，RTC 支持外部 IO 事件触发的时间戳功能。外部 IO 触发源为 STAMP0 和 STAMP1 的输入电平变化。使用此功能时，将相应的 IO 复用为 STAMP0 和 STAMP1 功能，打开 RTCSTAMPEN 寄存器使能相应通道，当 STAMP0 或 STAMP1 上出现任何上升沿或下降沿时，RTC 会自动记录当前时间到 STAMP 寄存器组中，同时产生相应的标志，可用于产生中断或供软件查询。

注意：时间戳功能仅在 SLEEP 和 DEEPSLEEP 休眠模式下有效，ACTIVE 模式下时间戳功能不起作用，开盖合盖检测由软件中断来处理。

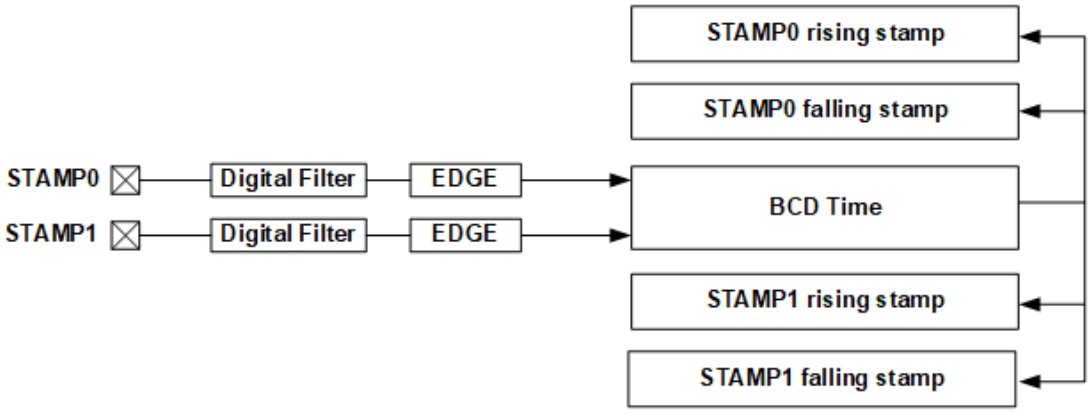


图 27-1：时间戳功能示意图

Copyright © 2026 广芯微电子（广州）股份有限公司

时间戳仅在相应标志寄存器为 0 的情况下记录事件发生时间，如果对应标志已经为 1，则忽略相应事件。因此如果有多次事件发生，时间戳仅记录第一次事件发生的时间，除非软件在事件发生后清除了标志寄存器。

27.5 寄存器描述

RTC 寄存器基地址：0x40001400

表 27-1：RTC 寄存器列表

偏移地址	名称	描述
0x00	RTC_WE	RTC 写使能寄存器
0x04	RTC_IE	RTC 中断使能寄存器
0x08	RTC_IF	RTC 中断标志寄存器
0x0C	RTC_BCDSEC	BCD 秒寄存器
0x10	RTC_BCDMIN	BCD 分寄存器
0x14	RTC_BCDHOUR	BCD 时寄存器
0x18	RTC_BCDDATE	BCD 天寄存器
0x1C	RTC_BCDWEEK	BCD 星期几寄存器
0x20	RTC_BCDMONTH	BCD 月寄存器
0x24	RTC_BCDYEAR	BCD 年寄存器
0x28	RTC_ALARM	闹铃设置寄存器
0x2C	RTC_FSEL	FOUT 输出选择寄存器
0x30	RTC_ADJUST	LTBC 计时调校寄存器
0x34	RTC_ADSIGN	LTBC 调校符号寄存器
0x38	RTC_PR1SEN	精确秒时标虚拟调校使能
0x3C	RTC_SECCNT	毫秒计数值寄存器
0x40	RTC_STAMPEN	RTC 时间戳使能寄存器
0x44	RTC_CLKSTAMP0R	RTC 上升沿时间戳 0
0x48	RTC_CALSTAMP0R	RTC 上升沿日历戳 0
0x4C	RTC_CLKSTAMP0F	RTC 下降沿时间戳 0
0x50	RTC_CALSTAMP0F	RTC 下降沿日历戳 0
0x54	RTC_CLKSTAMP1R	RTC 上升沿时间戳 1
0x58	RTC_CALSTAMP1R	RTC 上升沿日历戳 1
0x5C	RTC_CLKSTAMP1F	RTC 下降沿时间戳 1
0x60	RTC_CALSTAMP1F	RTC 下降沿日历戳 1

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

27.5.1 写使能寄存器（RTC_WE）（偏移：00h）

位	名称	属性	复位值	描述
31:0	RTCWE	RW	32’h00000000	RTC写使能寄存器： 当CPU向RTCWE写入 0xACACACAC 时，允许CPU向RTC的BCD时间寄存器写入初值，这时RTCWE置 1 当CPU向RTCWE写入不为 0xACACACAC的任意值时恢复写保护，这时RTCWE清 0

27.5.2 中断使能寄存器（RTC_IE）（偏移：04h）

位	名称	属性	复位值	描述
31:17	RSV	R	-	保留
16	STPR1IE	RW	1’b0	RTC STAMP1 上升沿事件中断使能： 0：禁止中断 1：使能中断
15	STPF1IE	RW	1’b0	RTC STAMP1 下降沿事件中断使能： 0：禁止中断 1：使能中断
14	STPR0IE	RW	1’b0	RTC STAMP0 上升沿事件中断使能： 0：禁止中断 1：使能中断
13	STPF0IE	RW	1’b0	RTC STAMP0 下降沿事件中断使能： 0：禁止中断 1：使能中断
12	ADJ128_IE	RW	1’b0	128 秒中断使能： 0：中断使能禁止 1：中断使能打开
11	ALARM_IE	RW	1’b0	闹钟中断使能： 0：中断使能禁止 1：中断使能打开
10	1KHZ_IE	RW	1’b0	1kHz 中断使能： 0：中断使能禁止 1：中断使能打开

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
9	256HZ_IE	RW	1'b0	256Hz 中断使能: 0：中断使能禁止 1：中断使能打开
8	64HZ_IE	RW	1'b0	64Hz 中断使能: 0：中断使能禁止 1：中断使能打开
7	16HZ_IE	RW	1'b0	16Hz 中断使能: 0：中断使能禁止 1：中断使能打开
6	8HZ_IE	RW	1'b0	8Hz 中断使能: 0：中断使能禁止 1：中断使能打开
5	4HZ_IE	RW	1'b0	4Hz 中断使能: 0：中断使能禁止 1：中断使能打开
4	2HZ_IE	RW	1'b0	2Hz 中断使能: 0：中断使能禁止 1：中断使能打开
3	SEC_IE	RW	1'b0	秒中断使能: 0：中断使能禁止 1：中断使能打开
2	MIN_IE	RW	1'b0	分中断使能: 0：中断使能禁止 1：中断使能打开
1	HOUR_IE	RW	1'b0	小时中断使能: 0：中断使能禁止 1：中断使能打开
0	DATE_IE	RW	1'b0	天中断使能: 0：中断使能禁止 1：中断使能打开

27.5.3 中断标志寄存器（RTC_IF）（偏移：08h）

位	名称	属性	复位值	描述
31:17	RSV	R	-	保留

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
16	STPR1IF	RW	1’b0	RTC STAMP1 上升沿事件中断标志： 0：无中断产生 1：中断置位 此寄存器为 1 时，时间戳 1 不再记录新的上升沿事件
15	STPF1IF	RW	1’b0	RTC STAMP1 下降沿事件中断标志： 0：无中断产生 1：中断置位 此寄存器为 1 时，时间戳 1 不再记录新的下降沿事件
14	STPR0IF	RW	1’b0	RTC STAMP0 上升沿事件中断标志： 0：无中断产生 1：中断置位 此寄存器为 1 时，时间戳 0 不再记录新的上升沿事件
13	STPF0IF	RW	1’b0	RTC STAMP0 下降沿事件中断标志： 0：无中断产生 1：中断置位 此寄存器为 1 时，时间戳 0 不再记录新的下降沿事件。
12	ADJ128_IF	RW	1’b0	128 秒中断标志： 0：无中断产生 1：中断置位 写 1 清 0
11	ALARM_IF	RW	1’b0	闹钟中断标志： 0：无中断产生 1：中断置位 写 1 清 0
10	1KHZ_IF	RW	1’b0	1kHz 中断标志： 0：无中断产生 1：中断置位 写 1 清 0
9	256HZ_IF	RW	1’b0	256Hz 中断标志： 0：无中断产生 1：中断置位 写 1 清 0

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
8	64HZ_IF	RW	1'b0	64Hz 中断标志: 0：无中断产生 1：中断置位 写 1 清 0
7	16HZ_IF	RW	1'b0	16Hz 中断标志: 0：无中断产生 1：中断置位 写 1 清 0
6	8HZ_IF	RW	1'b0	8Hz 中断标志: 0：无中断产生 1：中断置位 写 1 清 0
5	4HZ_IF	RW	1'b0	4Hz 中断标志: 0：无中断产生 1：中断置位 写 1 清 0
4	2HZ_IF	RW	1'b0	2Hz 中断标志: 0：无中断产生 1：中断置位 写 1 清 0
3	SEC_IF	RW	1'b0	秒中断标志: 0：无中断产生 1：中断置位 写 1 清 0
2	MIN_IF	RW	1'b0	分中断标志: 0：无中断产生 1：中断置位 写 1 清 0
1	HOUR_IF	RW	1'b0	小时中断标志: 0：无中断产生 1：中断置位 写 1 清 0
0	DATE_IF	RW	1'b0	天中断标志: 0：无中断产生 1：中断置位 写 1 清 0

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

27.5.4 BCD 时间秒寄存器（RTC_BCDSEC）（偏移：0Ch）

位	名称	属性	复位值	描述
31:7	RSV	R	-	保留
6:0	BCDSEC	RW	不会被复位	秒时间数值，BCD 格式

27.5.5 BCD 时间分钟寄存器（RTC_BCDMIN）（偏移：10h）

位	名称	属性	复位值	描述
31:7	RSV	R	-	保留
6:0	BCDMIN	RW	不会被复位	分钟时间数值，BCD 格式

27.5.6 BCD 时间小时寄存器（RTC_BCDHOUR）（偏移：14h）

位	名称	属性	复位值	描述
31:6	RSV	R	-	保留
5:0	BCDHOUR	RW	不会被复位	小时数值，BCD 格式

27.5.7 BCD 时间天寄存器（RTC_BCDDATE）（偏移：18h）

位	名称	属性	复位值	描述
31:6	RSV	R	-	保留
5:0	BCDDATE	RW	不会被复位	天数值，BCD 格式

27.5.8 BCD 时间星期寄存器（RTC_BCDWEEK）（偏移：1Ch）

位	名称	属性	复位值	描述
31:3	RSV	R	-	保留
2:0	BCDWEEK	RW	不会被复位	周数值，BCD 格式

27.5.9 BCD 时间月寄存器（RTC_BCDMONTH）（偏移：20h）

位	名称	属性	复位值	描述
31:5	RSV	R	-	保留
4:0	BCDMONTH	RW	不会被复位	月数值，BCD 格式

Copyright © 2026 广芯微电子（广州）股份有限公司

27.5.10 BCD 时间年寄存器（RTC_BCDYEAR）（偏移：24h）

位	名称	属性	复位值	描述
31:8	RSV	R	-	保留
7:0	BCDYEAR	RW	不会被复位	年数值，BCD 格式

27.5.11 闹钟寄存器（RTC_ALARM）（偏移：28h）

位	名称	属性	复位值	描述
31:22	RSV	R	-	保留
21:16	ALARMHOUR	RW	6'h00	闹钟的小时数值
15	RSV	R	-	保留
14:8	ALARMMIN	RW	7'h00	闹钟的分数值
7	RSV	R	-	保留
6:0	ALARMSEC	RW	7'h00	闹钟的秒数值

27.5.12 时钟信号输出控制寄存器（RTC_FSEL）（偏移：2Ch）

位	名称	属性	复位值	描述
31:4	RSV	R	-	保留
3:0	FSEL	RW	4'h00	频率输出选择信号: 4'b0000：输出 16.384M 时钟分频得到的精确 1 秒方波 4'b0001：输出 16.384M 时钟分频的高电平宽度 80ms 的秒时标 4'b0010: 输出秒计数器进位信号，高电平宽度 1s 4'b0011: 输出分计数器进位信号，高电平宽度 1s 4'b0100: 输出小时计数器进位信号，高电平宽度 1s 4'b0101: 输出天计数器进位信号，高电平宽度 1s 4'b0110：输出闹钟匹配信号 4'b0111：输出 128 秒方波信号 4'b1000：反向输出 16.384M 时钟分频

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
				的高电平宽度 80ms 的秒时标 4’b1001：反向输出秒计数器进位信号 4’b1010：反向输出分计数器进位信号 4’b1011：反向输出小时计数器进位信号 4’b1100：反向输出天计数器进位信号 4’b1101：反向输出闹钟匹配信号 4’b1110：反向输出 16.384M 时钟分频的精确 1s 方波信号 4’b1111：输出 RTC 内部秒时标方波

27.5.13 LTBC 数值调整寄存器（RTC_ADJUST）（偏移：30h）

位	名称	属性	复位值	描述
31:11	RSV	R	-	保留
10:0	ADJUST	RW	不会被复位	LTBC 补偿调整数值: 在进行数字调校时，ADJUST[10:7]为数字调校的公共值，在每秒的计数里调整 ADJUST[10:7]个 32768Hz 时钟周期；ADJUST[6:0]为数字调校的私有值，在 128s 计数里的第 0 秒到第 ADJUST[6:0]-1 秒各调整 1 个 32768Hz 时钟周期 在进行虚拟调校时，RTC 在 128s 计数里调整 ADJUST[10:0]个 30.5μs

27.5.14 LTBC 数值调整方向寄存器（RTC_ADSIGN）（偏移：34h）

位	名称	属性	复位值	描述
31:1	RSV	R	-	保留
0	ADSIGN	RW	不会被复位	LTBC 补偿方向: 0：增加计数初值 1：减少计数初值

Copyright © 2026 广芯微电子（广州）股份有限公司

27.5.15 LTBC 虚拟调校使能寄存器（RTC_PR1SEN）（偏移：38h）

位	名称	属性	复位值	描述
31:1	RSV	R	-	保留
0	PR1SEN	RW	1'b0	虚拟调校使能信号: 0: 使能虚拟调校功能, 使用 16.384MHz 时钟分频对 RTC 进行调校 1：禁止虚拟调校功能，使用 32768Hz 时钟分频对 RTC 进行调校

27.5.16 毫秒计数寄存器（RTC_SECCNT）（偏移：3Ch）

位	名称	属性	复位值	描述
31:8	RSV	R	-	保留
7:0	MSCNT	R	不会被复位	毫秒计数器值，以 256Hz 为周期计数，精度 3.9ms

27.5.17 RTC 时间戳使能寄存器（RTC_STAMPEN）（偏移：40h）

位	名称	属性	复位值	描述
31:2	RSV	R	-	保留
1	STAMP1EN	RW	不会被复位	STAMP1 触发的时间戳功能使能位：无复位值，建议软件上电后进行初始化: 0：关闭时间戳 1：打开时间戳
0	STAMP0EN	RW	不会被复位	STAMP0 触发的时间戳功能使能位，无复位值，建议软件上电后进行初始化: 0：关闭时间戳 1：打开时间戳

27.5.18 RTC 上升沿时间戳 0 寄存器(RTC_CLKSTAMP0R)(偏移：44h)

位	名称	属性	复位值	描述
31:22	RSV	R	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
21:16	HRSTP0R	RW	不会被复位	检测到STAMP0输入上升沿后存储BCD小时寄存器的值
15	RSV	R	-	保留
14:8	MINSTP0R	RW	不会被复位	检测到STAMP0输入上升沿后存储BCD分寄存器的值
7	RSV	R	-	保留
6:0	SECSTP0R	RW	不会被复位	检测到STAMP0输入上升沿后存储BCD秒寄存器的值

27.5.19 RTC 上升沿日历戳 0 寄存器(RTC_CALSTAMP0R)(偏移: 48h)

位	名称	属性	复位值	描述
31:24	YRSTP0R	RW	不会被复位	检测到STAMP0输入上升沿后存储BCD年寄存器的值
23:21	RSV	R	-	保留
20:16	MONSTP0R	RW	不会被复位	检测到STAMP0输入上升沿后存储BCD月寄存器的值
15:11	RSV	R	-	保留
10:8	WKSTP0R	RW	不会被复位	检测到STAMP0输入上升沿后存储BCD周寄存器的值
7:6	RSV	R	-	保留
5:0	DAYSTP0R	RW	不会被复位	检测到STAMP0输入上升沿后存储BCD天寄存器的值

27.5.20 RTC 下降沿时间戳 0 寄存器(RTC_CLKSTAMP0F)(偏移: 4Ch)

位	名称	属性	复位值	描述
31:22	RSV	R	-	保留
21:16	HRSTP0F	RW	不会被复位	检测到STAMP0输入下降沿后存储BCD小时寄存器的值
15	RSV	R	-	保留

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
14:8	MINSTP0F	RW	不会被复位	检测到STAMP0输入下降沿后存储BCD分寄存器的值
7	RSV	R	-	保留
6:0	SECSTP0F	RW	不会被复位	检测到STAMP0输入下降沿后存储BCD秒寄存器的值

27.5.21 RTC 下降沿日历戳 0 寄存器(RTC_CALSTAMP0F)(偏移: 50h)

位	名称	属性	复位值	描述
31:24	YRSTP0F	RW	不会被复位	检测到STAMP0输入下降沿后存储BCD年寄存器的值
23:21	RSV	R	-	保留
20:16	MONSTP0F	RW	不会被复位	检测到STAMP0输入下降沿后存储BCD月寄存器的值
15:11	RSV	R	-	保留
10:8	WKSTP0F	RW	不会被复位	检测到STAMP0输入下降沿后存储BCD周寄存器的值
7:6	RSV	R	-	保留
5:0	DAYSTP0F	RW	不会被复位	检测到STAMP0输入下降沿后存储BCD天寄存器的值

27.5.22 RTC 上升沿时间戳 1 寄存器(RTC_CLKSTAMP1R)(偏移: 54h)

位	名称	属性	复位值	描述
31:22	RSV	R	-	保留
21:16	HRSTP1R	RW	不会被复位	检测到STAMP1输入上升沿后存储BCD小时寄存器的值
15	RSV	R	-	保留
14:8	MINSTP1R	RW	不会被复位	检测到STAMP1输入上升沿后存储BCD分寄存器的值
7	RSV	R	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
6:0	SECSTP1R	RW	不会被复位	检测到STAMP1输入上升沿后存储BCD秒寄存器的值

27.5.23 RTC 上升沿日历戳 1 寄存器(RTC_CALSTAMP1R)(偏移: 58h)

位	名称	属性	复位值	描述
31:24	YRSTP1R	RW	不会被复位	检测到STAMP1输入上升沿后存储BCD年寄存器的值
23:21	RSV	R	-	保留
20:16	MONSTP1R	RW	不会被复位	检测到STAMP1输入上升沿后存储BCD月寄存器的值
15:11	RSV	R	-	保留
10:8	WKSTP1R	RW	不会被复位	检测到STAMP1输入上升沿后存储BCD周寄存器的值
7:6	RSV	R	-	保留
5:0	DAYSTP1R	RW	不会被复位	检测到STAMP1输入上升沿后存储BCD天寄存器的值

27.5.24 RTC 下降沿时间戳 1 寄存器(RTC_CLKSTAMP1F)(偏移: 5Ch)

位	名称	属性	复位值	描述
31:22	RSV	R	-	保留
21:16	HRSTP1F	RW	不会被复位	检测到STAMP1输入下降沿后存储BCD小时寄存器的值
15	RSV	R	-	保留
14:8	MINSTP1F	RW	不会被复位	检测到STAMP1输入下降沿后存储BCD分寄存器的值
7	RSV	R	-	保留
6:0	SECSTP1F	RW	不会被复位	检测到STAMP1输入下降沿后存储BCD秒寄存器的值

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

27.5.25 RTC 下降沿日历戳 1 寄存器(RTC_CALSTAMP1F)(偏移: 60h)

位	名称	属性	复位值	描述
31:24	YRSTP1F	RW	不会被复位	检测到STAMP1输入下降沿后存储BCD年寄存器的值
23:21	RSV	R	-	保留
20:16	MONSTP1F	RW	不会被复位	检测到STAMP1输入下降沿后存储BCD月寄存器的值
15:11	RSV	R	-	保留
10:8	WKSTP1F	RW	不会被复位	检测到STAMP1输入下降沿后存储BCD周寄存器的值
7:6	RSV	R	-	保留
5:0	DAYSTP1F	RW	不会被复位	检测到STAMP1输入下降沿后存储BCD天寄存器的值

27.6 使用流程

27.6.1 RTC 时间设置

由于 RTC 走时时钟较慢，为了提高抗 EMC 干扰能力，提供时间写保护功能，必须先对写保护寄存器写入 0xACACACAC，才能改写时间寄存器，软件可以通过写入除 0xACACACAC 外的任意值来禁止时间寄存器的写入，恢复写保护。

软件应在秒中断发生后再去置时,降低异步风险。同时支持 ms 级授时,即可以设置时间到 3.9ms 级别精度（1/256s)。此外，当软件写入秒时间时，硬件自动清零 64Hz->1Hz 的秒内计数器，以便实现秒对齐。

推荐的 RTC 时间设置流程如下:

1. 等待秒中断时间发生。
2. 连续写入年月日时分秒寄存器。
3. 如需 ms 级授时，再写入毫秒计数器。

Copyright © 2026 广芯微电子（广州）股份有限公司

4. 读出时间寄存器进行校验。

经过上述操作后最大授时误差在 4ms 以内。

27.6.2 RTC 时间读取

- 时间读取方式 1

1. 读 BCDTIME 值。
2. 再次读 BCDTIME 值。

如果两次读取内容一致，则为正确的当前时间；如果两次读取内容不一致，则重复前两个步骤。

- 时间读取方式 2

软件在 1s 中断发生后去读取时间，在 1s 内当前时间不会变化，因此能保证读到正确的当前时间值。

27.6.3 时间戳使用

1. 配置 SCU_PxSEL 寄存器，触发使用的 GPIO 为 RTC_STAMP 模式。
2. 配置 SCU_PADIE0 寄存器，触发使用的 GPIO 为输入使能模式。
3. 配置 GPIO_DIR(x)寄存器，触发使用的 GPIO 为输入模式。
4. 配置 RTCIE 寄存器，选择 GPIO 边沿触发中断的模式。
5. 配置 STAMPEN 寄存器，使能时间戳功能。
6. 使能 RTC 相关的中断。
7. 当 GPIO 检测到匹配信号时，触发中断，并记录时间戳。

27.6.4 RTC 设置闹钟

1. 配置 SCU_CTRL0 寄存器，32kHz RCL 时钟，RTC 模块内部自动分频成 1Hz 时钟。
2. 配置 RTCWE 寄存器，使能写功能。
3. 设定 BCD 码的时分秒初始值。

Copyright © 2026 广芯微电子（广州）股份有限公司

4. 配置 RTCWE 寄存器，关闭写功能。
5. 配置 ALARM 寄存器，设定 RTC 闹钟匹配值。
6. 写 RTCIF 寄存器清除 RTC 中断。
7. 配置 RTCIE 寄存器，使能 RTC 中断。
8. RTC 中断触发后，配置 RTCIF 寄存器清除中断。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

28 DMA

28.1 概述

直接存储器访问（DMA），支持 4 通道数据传输。

28.2 主要特性

- 支持单 MASTER 口
- 可以控制 FLASH、SRAM、SPI0、SPI1、UART1、ADC 模块之间的数据传输，其中 FLASH 仅可以作为源地址
- 支持 Memory to Memory 模式、Memory to Peripheral 模式、Peripheral to Memory 模式、Peripheral to Peripheral 模式
- 内部含有 4 个 DMA 通道
- 数据传输的位宽可设、传输的 Block 长度可设
- 内部含有深度为 16 的 FIFO
- Block 最大长度可设为 32767
- 支持源地址不变传输、递增传输。支持目的地址的不变传输、递增传输

28.3 寄存器描述

DMA 寄存器基地址：0x40020000

表 28-1：DMA 寄存器列表

偏移地址	名称	描述
0x00	DMA_SRC_ADDR_C0	通道 0 源传送地址寄存器
0x04	DMA_DST_ADDR_C0	通道 0 目的传送地址寄存器
0x08	DMA_CH_CTRL_C0	通道 0 控制信息寄存器

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

偏移地址	名称	描述
0x0C	DMA_CH_STS_C0	通道 0 传送状态寄存器
0x10	DMA_SRC_ADDR_C1	通道 1 源传送地址寄存器
0x14	DMA_DST_ADDR_C1	通道 1 目的传送地址寄存器
0x18	DMA_CH_CTRL_C1	通道 1 控制信息寄存器
0x1c	DMA_CH_STS_C1	通道 1 传送状态寄存器
0x20	DMA_SRC_ADDR_C2	通道 2 源传送地址寄存器
0x24	DMA_DST_ADDR_C2	通道 2 目的传送地址寄存器
0x28	DMA_CH_CTRL_C2	通道 2 控制信息寄存器
0x2C	DMA_CH_STS_C2	通道 2 传送状态寄存器
0x30	DMA_SRC_ADDR_C3	通道 3 源传送地址寄存器
0x34	DMA_DST_ADDR_C3	通道 3 目的传送地址寄存器
0x38	DMA_CH_CTRL_C3	通道 3 控制信息寄存器
0x3C	DMA_CH_STS_C3	通道 3 传送状态寄存器
0x40	DMAC_EN	DMA 控制器使能寄存器
0x44	DMA_SOFT_RESET	DMA 软复位寄存器
0x48	DMA_INT_STATUS	DMA 中断指示寄存器
0x4C	DMA_INT_MASK	DMA 中断屏蔽寄存器
0x54	DMA_PER_REQ	DMA 外设请求寄存器

28.3.1 通道源传送地址 DMA_SRC_ADDR_Cx（偏移：x0h）（x=0,1,2,3）

位	名称	属性	复位值	描述
31:21	HI_SRC_ADDR	RW	11'h000	源高位地址，主要用于 decoder 选通
20:0	LOW_SRC_ADDR	RW	21'h00000	源低位地址，主要用于具体外设的存储访问

28.3.2 通道目的传送地址 DMA_DST_ADDR_Cx（偏移：x4h）（x=0,1,2,3）

位	名称	属性	复位值	描述
31:21	HI_DST_ADDR	RW	11'h000	目的高位地址，主要用于 decoder 选通
20:0	LOW_DST_ADDR	RW	21'h00000	目的低位地址，主要用于具体外设的存储访问

Copyright © 2026 广芯微电子（广州）股份有限公司

28.3.3 通道控制信息 DMA_CH_CTRL_Cx（偏移：x8h）（x=0,1,2,3）

<table>
<tr><th>位</th><th>名称</th><th>属性</th><th>复位值</th><th>描述</th></tr>
<tr><td>31:30</td><td>WIDTH</td><td>RW</td><td>2’b00</td><td>数据位宽：
00：8 位数据位宽
01：16 位数据位宽
10：32 位数据位宽
11：非法，但模块表现为 32 位的读写
源和目的数据位宽相同</td></tr>
<tr><td>29:15</td><td>XFER_SIZE</td><td>RW</td><td>15’h0000</td><td>传输块大小，对 8 位模式支持 32767 字节的块，对 32 位模式支持 32767 words 的块</td></tr>
<tr><td>14:12</td><td>FLOW_CTRL</td><td>RW</td><td>3’b000</td><td>流控模式：
<table>
<tr><th>数值</th><th>源</th><th>目的</th><th>流控</th></tr>
<tr><td>000</td><td>Memory</td><td>Memory</td><td>DMAC</td></tr>
<tr><td>001</td><td>Memory</td><td>Peripheral</td><td>DMAC</td></tr>
<tr><td>010</td><td>Peripheral</td><td>Memory</td><td>DMAC</td></tr>
<tr><td>011</td><td>Peripheral</td><td>Peripheral</td><td>DMAC</td></tr>
</table></td></tr>
<tr><td>11</td><td>RSV</td><td>-</td><td>-</td><td>保留</td></tr>
<tr><td>10:8</td><td>DST_PER</td><td>RW</td><td>3’b000</td><td>目的外设，主要用于目的外设的请求选取，具体外设分配为：
000：SPI0 发送
010：SPI1 发送
100：UART1 发送
111：GPIO0_Gtimer</td></tr>
<tr><td>7:5</td><td>SRC_PER</td><td>RW</td><td>3’b000</td><td>源外设，主要用于源外设的请求选取，具体外设分配为：
001：SPI0 接收
011：SPI1 接收
101：UART1 接收
110：ADC 接收
111：GPIO0_Gtimer</td></tr>
<tr><td>4:3</td><td>DST_INC</td><td>RW</td><td>2’b00</td><td>目的地址递增指示位，如果有效，则目的地址将随读取的数据递增，否则保持不变：
01：地址递增
10：地址递减</td></tr>
</table>

UniChip

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
2:1	SRC_INC	RW	2'b00	源地址递增指示位，如果有效，则源地址将随读取的数据递增，否则保持不变: 01：地址递增 10：地址递减
0	CH_EN	RW	1'b0	通道使能标志，对于 DMAC 流控时，块传送结束后自动清 0

28.3.4 通道传送状态 DMA_CH_STS_Cx（偏移: xCh）(x=0,1,2,3)

位	名称	属性	复位值	描述
31:16	RSV	-	-	保留
15:1	LENGTH	R	15'h0000	在 DMA 传输时，表示此通道已经传输的数据长度
0	CH_BUSY	R	1'b0	通道工作状态信息: 0：空闲 1：忙碌

28.3.5 DMA 控制器使能寄存器 DMAC_EN（偏移：40h）

位	名称	属性	复位值	描述
31:1	RSV	-	-	保留
0	DMAC_EN	RW	1'b0	DMA 使能: 0：关闭 DMA 控制寄存器 1：使能 DMA 控制器

28.3.6 DMA 软复位寄存器 DMA_SOFT_RESET（偏移：44h）

位	名称	属性	复位值	描述
31:0	DMA_SOFT_RESET	W	-	本寄存器为写操作虚拟寄存器，当 DMAC 模块采样到对此寄存器有写操作时，DMAC 将复位状态机以及需要复位的寄存器 没有实际的比特存在

Copyright © 2026 广芯微电子（广州）股份有限公司

28.3.7 DMA 中断指示寄存器 DMA_INT_STATUS（偏移：48h）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7	INT_TC_C3	RW	1'b0	通道 3 块传输结束中断指示，写 1 清 0
6	INT_TC_C2	RW	1'b0	通道 2 块传输结束中断指示，写 1 清 0
5	INT_ERR_C3	RW	1'b0	通道 3 总线出错中断指示，写 1 清 0
4	INT_ERR_C2	RW	1'b0	通道 2 总线出错中断指示，写 1 清 0
3	INT_TC_C1	RW	1'b0	通道 1 块传输结束中断指示，写 1 清 0
2	INT_TC_C0	RW	1'b0	通道 0 块传输结束中断指示，写 1 清 0
1	INT_ERR_C1	RW	1'b0	通道 1 总线出错中断指示，写 1 清 0
0	INT_ERR_C0	RW	1'b0	通道 0 总线出错中断指示，写 1 清 0

28.3.8 DMA 中断屏蔽寄存器 DMA_INT_MASK（偏移：4Ch）

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7	MASK_TC_C3	RW	1'b0	通道 3 块传输结束中断屏蔽，如果为低，将不输出 IntTc 中断，即 IntTc=0
6	MASK_TC_C2	RW	1'b0	通道 2 块传输结束中断屏蔽，如果为低，将不输出 IntTc 中断，即 IntTc=0
5	MASK_ERR_C3	RW	1'b0	通道 3 总线出错中断屏蔽，如果为低，将不输出 IntErr 中断，即 IntErr=0
4	MASK_ERR_C2	RW	1'b0	通道 2 总线出错中断屏蔽，如果为低，将不输出 IntErr 中断，即 IntErr=0
3	MASK_TC_C1	RW	1'b0	通道 1 块传输结束中断屏蔽，如果为低，将不输出 IntTc 中断，即 IntTc=0
2	MASK_TC_C0	RW	1'b0	通道 0 块传输结束中断屏蔽，如果为低，将不输出 IntTc 中断，即 IntTc=0
1	MASK_ERR_C1	RW	1'b0	通道 1 总线出错中断屏蔽，如果为低，将不输出 IntErr 中断，即 IntErr=0
0	MASK_ERR_C0	RW	1'b0	通道 0 总线出错中断屏蔽，如果为低，将不输出 IntErr 中断，即 IntErr=0

Unicmo

Copyright © 2026 广芯微电子（广州）股份有限公司

28.3.9 DMA 外设请求寄存器 DMA_PER_REQ DMA（偏移：54h）

直接把 8 个外设请求连过来，没有实际的寄存器。

位	名称	属性	复位值	描述
31:8	RSV	-	-	保留
7	GPIO0_GTIM_REQ	R	1'b0	GPIO0_Gtimer 请求
6	ADC_REQ	R	1'b0	ADC 接收请求
5	UART1_RX_REQ	R	1'b0	UART1 接收请求
4	UART1_TX_REQ	R	1'b0	UART1 发送请求
3	SPI1_RX_REQ	R	1'b0	SPI1 接收请求
2	SPI1_TX_REQ	R	1'b0	SPI1 发送请求
1	SPI0_RX_REQ	R	1'b0	SPI0 接收请求
0	SPI0_TX_REQ	R	1'b0	SPI0 发送请求

28.4 使用流程

软件配置步骤：

1. 配置 DMA_CH_CTRL_Cx.FLOW_CTRL，选择 DMA 传输模式。
2. 配置 DMA_CH_CTRL_Cx.SRC_PER 和 DST_PER，选择外设握手信号（传输地址为外设时才需要设置）。
3. 配置 DMA_CH_CTRL_Cx.SRC_INC 和 DST_INC，选择源地址和目的地址是否递增或不变。
4. 配置 DMA_CH_CTRL_Cx.WIDTH，选择传输数据的位宽。
5. 配置 DMAC_EN 为 1，使能 DMA 控制器。
6. 配置 DMA_SRC_ADDR_Cx，配置通道源地址。
7. 配置 DMA_DST_ADDR_Cx，配置通道目的地址。
8. 配置 DMA_CH_CTRL_Cx.XFER_SIZE，配置传输块数量。
9. 配置 DMA_CH_CTRL_Cx.CH_EN，使能 DMA 通道传输。
10. 等待 DMA_CH_CTRL_Cx.CH_EN 为 0，传输完成。

    若使能了传输结束中断，则等待传输结束中断后再处理。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

29 Systick

29.1 概述

OS 要想支持多任务，就需要周期执行上下文切换，这样就需要有定时器之类的硬件资源打断程序执行。当定时器中断产生时，处理器就会在异常处理中进行 OS 任务调度，同时还会进行 OS 维护的工作。Cortex-M0+处理器中有一个称为 SysTick 的简单定时器，用于产生周期性的中断请求。

SysTick 为 24 位的定时器，并且向下计数。定时器的计数减到 0 后，就会重新装载一个可编程的数值，并且同时产生 SysTick 异常（异常编号为 15），该异常事件会引起 SysTick 异常处理的执行，这个过程是 OS 的一部分。

对于不需要 OS 的系统，SysTick 定时器也可以用作其他用途，比如定时、计时或者为需要周期执行的任务提供中断源。SysTick 异常的产生是可控的，如果异常被禁止，仍然可以用轮询的方法使用 SysTick 定时器，比如检查当前的计数值或者轮询溢出标志。

29.2 寄存器描述

SysTick 寄存器基地址：0xE000E010

表 29-1：SysTick 寄存器列表

偏移地址	名称	描述
0x00	SYS_CSR（SysTick_CTRL）	SysTick 控制和状态寄存器
0x04	SYS_RVR（SysTick_LOAD）	SysTick 重载值寄存器
0x08	SYS_CVR（SysTick_VAL）	SysTick 当前值寄存器

29.2.1 控制和状态寄存器 SYS_CSR（偏移：00h）

位	名称	属性	复位值	描述
31:17	RSV	-	-	保留

Copyright © 2026 广芯微电子（广州）股份有限公司

位	名称	属性	复位值	描述
16	COUNTFLAG	R	1'b0	Systick 定时器溢出标志: 0：Systick 定时器未发生溢出 1：Systick 定时器发生下溢出 读该寄存器，可清除 COUNTFLAG 标志
15:3	RSV	-	-	保留
2	CLKSOURCE	RW	1'b1	SysTick 时钟源选择: 0：外部参考时钟 1：HCLK
1	TICKINT	RW	1'b0	SysTick 中断使能: 0：禁止中断 1：使能中断
0	ENABLE	RW	1'b0	SysTick 定时器使能: 0：禁止 SysTick 1：使能 SysTick

29.2.2 重载值寄存器 SYS_RVR（偏移：04h）

位	名称	属性	复位值	描述
31:24	RSV	-	-	保留
23:0	RELOAD	RW	24'hFFFFFF	SysTick 定时器重载值

29.2.3 当前值寄存器 SYS_CVR（SysTick_VAL）（偏移：08h）

位	名称	属性	复位值	描述
31:24	RSV	-	-	保留
23:0	CURRENT	RW	24'hFFFFFF	读该寄存器，获取 SysTick 定时器的当前计数值 写任意值到该寄存器，清零该寄存器及 COUNTFLAG

29.3 使用流程

由于 SysTick 定时器的重载值和当前值在复位时都是未定义,为了防止产生异常结果,对 SysTick

Copyright © 2026 广芯微电子（广州）股份有限公司

的配置需要遵循一定的流程:

1. 配置 SysTick->CTRL.ENABLE 为 0，禁止 SysTick。
2. 配置 SysTick->CTRL.CLKSOURCE，选择 SysTick 的时钟源。
3. 配置 SysTick->LOAD，选择 SysTick 的溢出周期。
4. 向 SysTick->VAL 写入任意值，清零 SysTick->VAL 和 SysTick->CTRL。
5. 读 COUNTFLAG 清除标志。
6. 配置 SysTick->CTRL.TICKINT 为 1，使能 SysTick 中断。
7. 配置 SysTick->CTRL.ENABLE 为 1，使能 SysTick。
8. 查询等待定时器溢出标志到来之后关闭和清空计数器，或者在中断服务程序中读取 SysTick->CTRL 以清除溢出标志。

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

30 典型应用

30.1 参考原理图

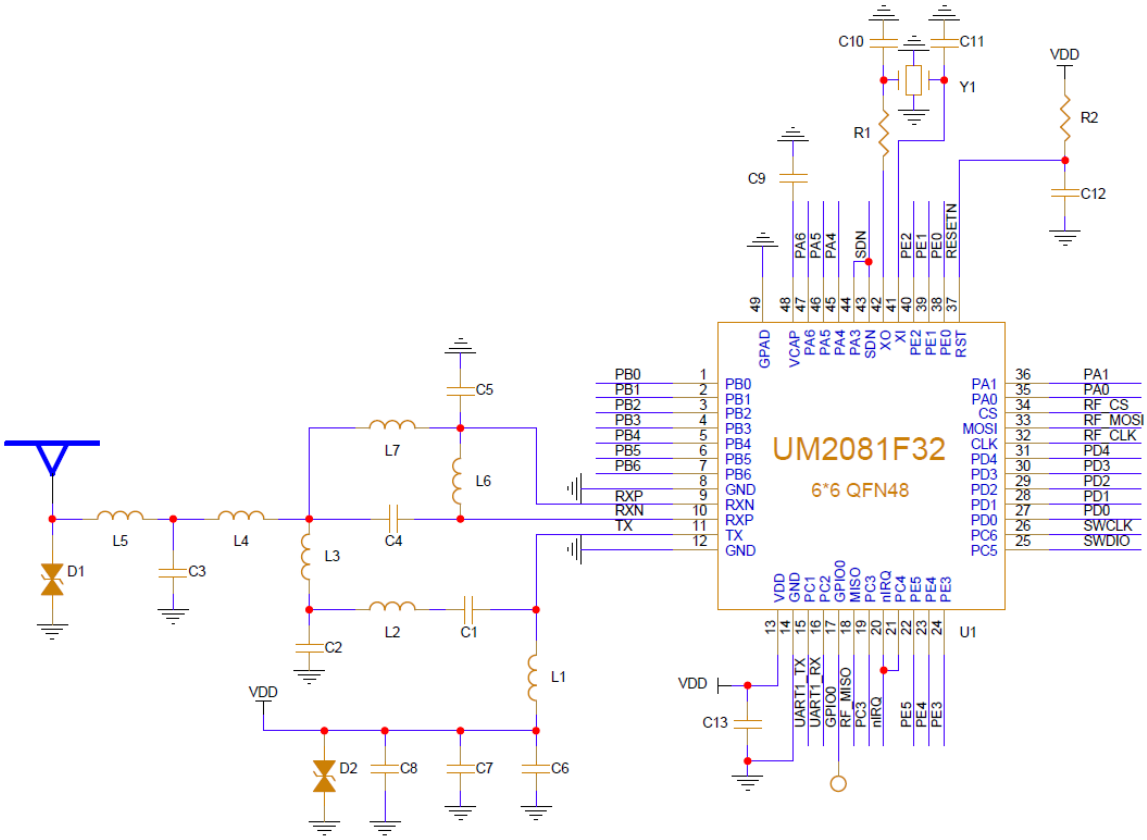


图 30-1：参考原理图

注：

- CLK、MOSI、CS：RF-MCU 通信互联保留脚，应用中默认保持 NC，不建议复用
- MISO：RF 多功能 IO；默认为 4 线 SPI MISO；如使用 4 线 SPI，需板级连接至 MCU GPIO；如使用 3 线 SPI，可保留为测试点或配置为 RF 功能 IO
- nIRQ：RF 多功能 IO；nIRQ 默认为 RF 中断输出，如应用需要 RF 中断唤醒或事件检测，需板级连接至 MCU GPIO
- GPIO0：RF 多功能 IO；用于测试 RF 信号，可预留测试点
- SDN：RF 关断使能；如需 MCU 控制 RF 关断/唤醒，需板级连接至 MCU GPIO；如应用不需要

Copyright © 2026 广芯微电子（广州）股份有限公司

独立关断控制，可接固定低电平

- 芯片关断时，CS、CLK、MOSI、MISO、nIRQ、GPIO0 处于高阻状态
- 芯片睡眠时，SDN、CS、CLK、MOSI 为输入，MISO、GPIO0、nIRQ 方向保持，若为输出，则输出低电平
- D1/D2 为 ESD 保护管，可根据应用要求来决定是否保留

30.2 +13dBm 匹配参数

表 30-1：+13dBm 典型应用物料清单

位号	描述	元件值			单位
		433	868	915	MHz
C1	±5%，0603，NP0，50V，YAGEO	6.8	6.8	5.6	pF
C2	±5%，0603，NP0，50V，YAGEO	5.6	5	4.7	pF
C3	±5%，0603，NP0，50V，YAGEO	6.2	3	3	pF
C4	±5%，0603，NP0，50V，YAGEO	2	1.5	1.2	pF
C5	±5%，0603，NP0，50V，YAGEO	6.8	2	2.2	pF
C6	±10%，0402，NP0，50V，YAGEO	470	470	470	pF
C7	±10%，0402，NP0，50V，YAGEO	100	100	100	nF
C8	±10%，0402，NP0，50V，YAGEO	2.2	2.2	2.2	μF
C9	±10%，0603，NP0，50V，YAGEO	4.7	4.7	4.7	μF
C10	±5%，0402，NP0，50V，YAGEO	24	24	24	pF
C11	±5%，0402，NP0，50V，YAGEO	24	24	24	pF
C12	±10%，0402，NP0，50V，YAGEO	100	100	100	nF
C13	±10%，0402，NP0，50V，YAGEO	2.2	2.2	2.2	μF
L1	±5%，0402，贴片电感，Sunlord	180	180	180	nH
L2	±5%，0603，贴片电感，Sunlord	56	12	12	nH
L3	±5%，0603，贴片电感，Sunlord	33	10	8.2	nH
L4	±5%，0603，贴片电感，Sunlord	22	10	10	nH
L5	±5%，0603，贴片电感，Sunlord	22	10	10	nH
L6	±5%，0402，贴片电感，Sunlord	47	10	10	nH
L7	±5%，0402，贴片电感，Sunlord	82	22	22	nH
R1	±1%，0402，贴片电阻，UNI-ROYAL	330	330	330	Ω
R2	±1%，0402，贴片电阻，UNI-ROYAL	10	10	10	kΩ
D1	ESD 保护二极管	-	-	-	-

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司

位号	描述	元件值			单位
		433	868	915	MHz
D2	ESD 保护二极管	-	-	-	-
Y1	3225 无源晶振，±10ppm，15pF 负载	26	26	26	MHz

30.3 +20dBm 匹配参数

表 30-2：+20dBm 典型应用物料清单

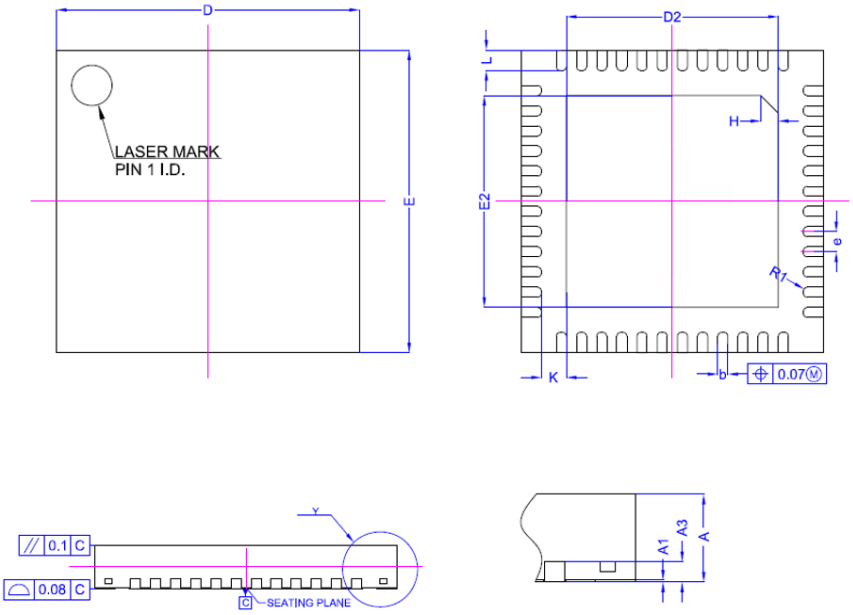
位号	描述	元件值			单位
		433	868	915	MHz
C1	±5%，0603，NP0，50V，YAGEO	10	5	5	pF
C2	±5%，0603，NP0，50V，YAGEO	8.2	3.3	3.3	pF
C3	±5%，0603，NP0，50V，YAGEO	8.2	3.3	3.3	pF
C4	±5%，0603，NP0，50V，YAGEO	2	1.5	1.2	pF
C5	±5%，0603，NP0，50V，YAGEO	6.8	2.7	2.2	pF
C6	±10%，0402，NP0，50V，YAGEO	470	470	470	pF
C7	±10%，0402，NP0，50V，YAGEO	100	100	100	nF
C8	±10%，0402，NP0，50V，YAGEO	2.2	2.2	2.2	μF
C9	±10%，0603，NP0，50V，YAGEO	4.7	4.7	4.7	μF
C10	±5%，0402，NP0，50V，YAGEO	24	24	24	pF
C11	±5%，0402，NP0，50V，YAGEO	24	24	24	pF
C12	±10%，0402，NP0，50V，YAGEO	100	100	100	nF
C13	±10%，0402，NP0，50V，YAGEO	2.2	2.2	2.2	μF
L1	±5%，0402，贴片电感，Sunlord	180	180	180	nH
L2	±5%，0603，贴片电感，Sunlord	22	15	12	nH
L3	±5%，0603，贴片电感，Sunlord	10	15	12	nH
L4	±5%，0603，贴片电感，Sunlord	39	10	10	nH
L5	±5%，0603，贴片电感，Sunlord	22	8.2	8.2	nH
L6	±5%，0402，贴片电感，Sunlord	47	10	10	nH
L7	±5%，0402，贴片电感，Sunlord	82	22	22	nH
R1	±1%，0402，贴片电阻，UNI-ROYAL	330	330	330	Ω
R2	±1%，0402，贴片电阻，UNI-ROYAL	10	10	10	kΩ
D1	ESD 保护二极管	-	-	-	-
D2	ESD 保护二极管	-	-	-	-
Y1	3225 无源晶振，±10ppm，15pF 负载	26	26	26	MHz

Unicmicro

 Copyright © 2026 广芯微电子（广州）股份有限公司

31 封装尺寸

31.1 QFN48（6 * 6mm）



COMMON DIMENSIONS
(UNITS OF MEASURE=MILLIMETER)

SYMBOL	MIN	NOM	MAX
A	0.80	0.85	0.90
A1	0.00	0.02	0.05
A3		0.203REF	
D	5.90	6.00	6.10
E	5.90	6.00	6.10
D2	4.10	4.20	4.30
E2	4.10	4.20	4.30
L	0.35	0.40	0.45
b	0.15	0.20	0.25
e	0.30	0.40	0.50
K		0.50 REF	
H		0.35 REF	
R1		0.075 REF	

图 31-1：QFN48 封装图

Copyright © 2026 广芯微电子（广州）股份有限公司

32 版本维护

版本	日期	描述
V1.0	2026-08-25	初始版本

Unicmicro

Copyright © 2026 广芯微电子（广州）股份有限公司