

高性能低功耗 32 位微控制器：ARM®Cortex®-M4 (FPU+DSP)、256KB eFlash、64KB SRAM、USB FS、加解密引擎、17 个定时器、RTC、2 个 ADC、1 个 DAC、多个通信接口

产品特性

● 低功耗电源管理系统

- 1.5μA @3.3V Standby 低压模式，RTC 工作
- 70μA/MHz @3.3V @168MHz Run 模式
- 集成 RTC、LPTIM、IWDG、LPUART
- 睡眠 (Sleep)、停机 (Stop)、待机 (Standby) 和深度待机 (DeepStandby) 模式
- 可选 VBAT 为 RTC 和 20×32 位备份寄存器 + 可选 8KB 备份 SRAM 供电

● 处理器

- 32 位 ARM Cortex-M4
- 内置 FPU (单精度浮点运算单元)
- 内置硬件 DSP 指令单元
- 支持内存保护单元 (MPU)
- 三级流水线，系统最高主频 168MHz (204MHz @boost mode)
- 单周期硬件乘法器
- CPU 运算性能达到 255DMIPS (1.25DMIPS/MHz, 204MHz)
- CoreMark 跑分高达 702 分 (3.445CoreMark/MHz, 204MHz)
- 2KB 指令 Cache，支持 0 等待周期取指

● 存储器

- 64KB SRAM，其中 8KB 可以作为 Retention SRAM
- 256KB eFlash

● 通用 I/O

- 多达 54 个具有中断功能的 I/O 端口
- 多达 28 个具有 5V 耐压的 I/O

● 复位和电源管理

- 上电复位 (POR)、掉电复位 (PDR)、低电压检测 (LVD) 和欠压复位 (BOR)

● 时钟

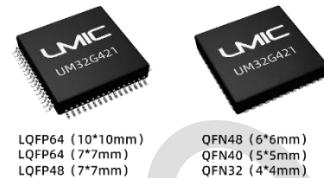
- 1MHz 到 48MHz 晶振
- 内置 96MHz RC 振荡器 (±1%精度@0~85°C)
- 带校准功能的 32.768kHz 晶振
- 内置低频 32kHz RC 振荡器 (常温±1%精度)
- 1 个 PLL (支持整数、小数、扩频功能)

● 通信接口

- 最大 4 个 UART 接口，其中 3 个标准 UART，1 个增强型 UART (UART1 支持流控，支持 7/8/9 数据位，最高支持 10.5Mbps，支持 IrDA 控制，支持 DMA 加速)
- 2 个 USART 接口，支持 UART/SPI/IrDA/LIN 功能，支持 DMA 加速
- 2 个低功耗串口 (LPUART)。低功耗模式下最高支持 9600Hz。高速模式下最高支持 115200Hz
- 3 个 I2C 接口 (最高支持 1 Mbps)，支持主/从模式，7bit/10bit 寻址。其中 I2C0 是标准 I2C，而 I2C1/2 是增强型 I2C，支持 SMBus 和 DMA 操作
- 1 个 I2S 接口 (支持 I2S/PCM 格式)，支持主/从模式
- 最大 3 个 SPI 接口 (最高支持 60MHz)，主/从模式，Mode0/1/2/3 协议，其中 SPI2 是增强型 SPI，支持数据大小从 4bits 到 32bits。支持 DMA 加速
- 最多支持 37 路 PWM 输出
- 1 个 CAN 工业总线，支持 CANFD，通信速率最高 8Mbps，同时兼容 CAN2.0A/B 协议

● 模拟外设

- 2 个 12 位最高采样率 5.25Msps 的 A/D 转换



器, 支持 4 个内部通道 (与 OPAX 内部连接、测量 VDDH/VBAT 电压、以及内部 1.2V 基准源和 TS 等) 和最多 16 个外部模拟输入通道。支持单端和差分输入

- 1 个 12 位 1Msps D/A 转换器, 带 Buffer
- 最大 3 个运算放大器 (OPA), 支持单端 PGA 和比较器功能
- 3 个快速模拟比较器 (ACMP)
- 内置 1.5/2/2.5/3V 参考电压源 (VREF)
- 内置温度传感器 (TS)

● 定时器

- 2 个 16 位高性能定时器(eQCT™: TIM0/TIM7), 每个定时器支持 4 路输入捕获, 3 对+1 路 PWM 输出, 3 对死区互补, 支持刹车功能; 支持系统时钟 4 倍频的 PWM 精度, 最高 1.736ns (576MHz @boost mode, 系统时钟 144MHz), 或者 2 倍频的 PWM 精度 (408MHz@boost mode, 系统时钟 204MHz); 支持高精度输入捕获 HRCAP (576MHz@boost mode); 每个定时器支持 2 对相位可配置的 PWM 互补输出; 2 个高性能定时器总共可以支持 4 对相位可配置的 PWM 互补输出; 支持增量正交编码器和霍尔传感器。
- 6 个 16 位通用定时器 (TIM1/TIM2/TIM3/TIM4/TIM8/TIM9), 每个定时器支持 4 路输入捕获, 4 路 PWM 输出; 支持系统时钟 4 倍频的 PWM 精度, 最高 1.736ns (576MHz @boost mode, 系统时钟 144MHz), 或者 2 倍频的 PWM 精度 (408MHz@boost mode, 系统时钟 204MHz); 支持高精度输入捕获 HRCAP (576MHz@boost mode)。支持增量正交编码器和霍尔传感器。
- 3 个 16 位通用定时器 (TIM14/TIM15/TIM16), 每个支持 1 路输入捕获、2 路死区互补 PWM 输出; 总共 3 路 PWM 输出
- 1 个 16 位基本定时器 (TIM5), 可触发 D/A 转换输出
- 2 个 16 位低功耗定时器 (LPTIM0/LPTIM1), 每个定时器支持 1 路输入捕获、1 路 PWM 输出。总共 2 路 PWM 输出
- 1 个低功耗看门狗定时器 IWDG, 可复位/中断
- 1 个窗口看门狗定时器 WWDG
- 1 个 24 位 SysTick 定时器

● 实时时钟 (RTC)

- 支持硬件万年历 (秒、分钟、小时、星期几、日期、月份和年份显示), 支持校准功能

● 高速接口

- 1 个 USB 接口, 支持全速 USB FS Device 接口 (内置 PHY)

● 硬件加速运算协处理器

- CORDIC 加速器 (sin、cos、arctan、双曲正弦、双曲余弦、平方根、乘法、除法等)

● 硬件加解密引擎

- 硬件加解密: 支持 AES-128/AES-256
- 随机数发生器
- CRC 计算单元

● 安全

- 防抄板设计, 防止 eFlash 中程序被盗取
- code CRC16-CCITT/CRC32 数据校验算法硬件加速
- 支持写保护、多重读保护
- 支持外部时钟停振监测
- 128 位全球唯一芯片序列号 ID

● 电气参数

- 工作电压: 1.8 ~ 3.6V
- 工作温度: -40 ~ 105°C
- ESD: ±4kV (HBM), ±1.5kV (CDM)
- LU: ±200mA@105°C

● 开发支持

- 内置 Boot 引导程序, 支持 UART 下载, 支持 ISP 和 IAP 应用程序更新
- JTAG->SWD 模式在线调试/下载
- 完整 SDK 开发包、EVB 硬件开发套件

● 选型

类型	型号
256KB Flash 版	UM32G421-RCT7-0 (LQFP64)
	UM32G421-RCT7-1 (LQFP64)
	UM32G421-CCT7 (LQFP48)
	UM32G421-CCU7 (QFN48)
	UM32G421-HCU7 (QFN40)
	UM32G421-KCU7 (QFN32)

注:

1. UM32G421-RCT7-0 封装为 LQFP64 (10*10mm)
2. UM32G421-RCT7-1 封装为 LQFP64 (7*7mm)

目录

1	产品简介.....	1
1.1	功能框图	2
1.2	型号命名规则.....	3
1.3	资源配置表	4
2	功能简介.....	6
2.1	处理器内核	6
2.2	硬件存储加速器	6
2.3	存储器	6
2.3.1	嵌入式 FLASH	6
2.3.2	嵌入式 SRAM.....	7
2.4	嵌套的向量式中断控制器 (NVIC)	7
2.5	时钟架构 (Clock)	8
2.6	复位 (Reset)	9
2.7	供电管理 (PMU)	9
2.8	启动模式	11
2.9	DMA 控制器 (DMA)	12
2.10	DMA 请求复用器 (DMAMUX)	12
2.11	通用异步收发器接口 (UART)	13
2.12	通用同步/异步收发器 (USART)	14
2.13	低功耗串口 (LPUART)	16
2.14	通用输入输出接口 (GPIO)	17
2.15	定时器/计数器 (TIMx)	17
2.16	低功耗定时器 (LPTIM)	18
2.17	I2C 接口 (I2C)	19
2.18	实时时钟 (RTC)	20
2.19	串行音频接口 (I2S)	20
2.20	控制器局域网 (CANFD)	21
2.21	同步串行接口 (SPI)	22
2.22	独立看门狗 (IWDG)	23
2.23	窗口看门狗 (WWDG)	24
2.24	硬件加速运算协处理器 (CORDIC)	24
2.25	随机数 (RNG)	24
2.26	高级加解密算法加速器 (AES)	24
2.27	USB FS Device 接口 (USB)	25
2.28	模拟/数字转换器 (ADC)	26
2.29	数字/模拟转换器 (DAC)	27

2.30	运算放大器 (OPA)	27
2.31	模拟比较器 (ACMP)	27
2.32	温度传感器 (TS)	28
2.33	安全系统	28
2.33.1	唯一 ID 号	28
2.33.2	CRC16/32 硬件循环冗余校验码	28
2.34	调试和编程系统	29
3	引脚定义和描述	30
3.1	引脚定义	30
3.2	引脚描述	34
3.3	引脚复用定义	44
4	电气特性	47
4.1	测试条件	47
4.1.1	最大值和最小值	47
4.1.2	典型值	47
4.1.3	典型曲线	47
4.1.4	供电方案	47
4.2	绝对最大额定值	48
4.3	工作条件	49
4.3.1	通用工作条件	49
4.3.2	上电和掉电时的工作条件	50
4.3.3	内嵌复位和电源控制模块特性	50
4.3.4	内置参考电压	52
4.3.5	供电电流特性	52
4.3.6	外部时钟源特性	56
4.3.6.1	外部高速时钟源 (HSE/XTH)	56
4.3.6.2	外部低速时钟源 (LSE/XTL)	57
4.3.7	内部时钟源特性	57
4.3.7.1	高速内部 RC 振荡器 (RCH)	57
4.3.7.2	低速内部 RC 振荡器 (RCL)	57
4.3.8	从低功耗模式唤醒的时间	58
4.3.9	PLL 特性	58
4.3.10	FLASH 存储器特性	59
4.3.11	绝对最大额定值 (电气敏感性)	59
4.3.11.1	静电放电 (ESD)	59
4.3.11.2	静态门锁 (LU)	59
4.3.11.3	EFT	60
4.3.12	I/O 端口特性	60

4.3.13 ADC 电气特性.....61

4.3.14 DAC 电气特性.....61

4.3.15 运算放大器（OPA）电气特性.....62

4.3.16 模拟比较器（ACMP）电气特性.....63

4.3.17 温度传感器（TS）特性.....63

5 封装尺寸.....64

5.1 LQFP64（10*10mm）64

5.2 LQFP64（7*7mm）65

5.3 LQFP48（7*7mm）65

5.4 QFN48（6*6mm）（参考）66

5.5 QFN40（5*5mm）66

5.6 QFN32（4*4mm）67

6 版本维护.....68

7 联系我们.....70

1 产品简介

UM32G421 系列芯片是高性能低功耗的 ARM® Cortex® -M4 核的通用微处理器芯片。其中，M4 处理器核支持 DSP 指令集，有浮点运算单元（FPU）、内存保护单元（MPU）。系统最高工作时钟频率 168MHz（204MHz @boost mode）。内置 FLASH 最大容量为 256KB，SRAM 最大容量为 64KB。支持 1.8 ~ 3.6V 宽电压供电，适宜在 -40°C 至 105°C 的温度下工作。

UM32G421 系列芯片带有丰富外设，包括 1 个 USB FS Device 接口、2 个 12 位的高速 ADC、1 个 12 位的 DAC、内置温度传感器、3 个比较器、3 个运算放大器、2 个 USART、4 个 UART、3 个 SPI 接口、3 个 I2C 接口、1 个 I2S 接口、2 个看门狗定时器、1 个 CAN-FD 总线接口、12 个计数器/定时器（高级控制器和通用定时器）、2 个低功耗串口（LPUART）、2 个低功耗计时器（LPTIM）、1 个 32 位 RTC 时钟及计数器、高达 54 通道的通用输入输出、同时集成硬件 CORDIC 模块（支持 sin、cos、arctan、双曲正弦、双曲余弦、平方根、乘除法等）、内建加解密引擎（包含 AES 等）、1 个可产生随机 Key 的随机数产生器（RNG）。

适用场景：

- 电机应用
- 数字电源
- 通用主控
- 物联网应用等

1.1 功能框图

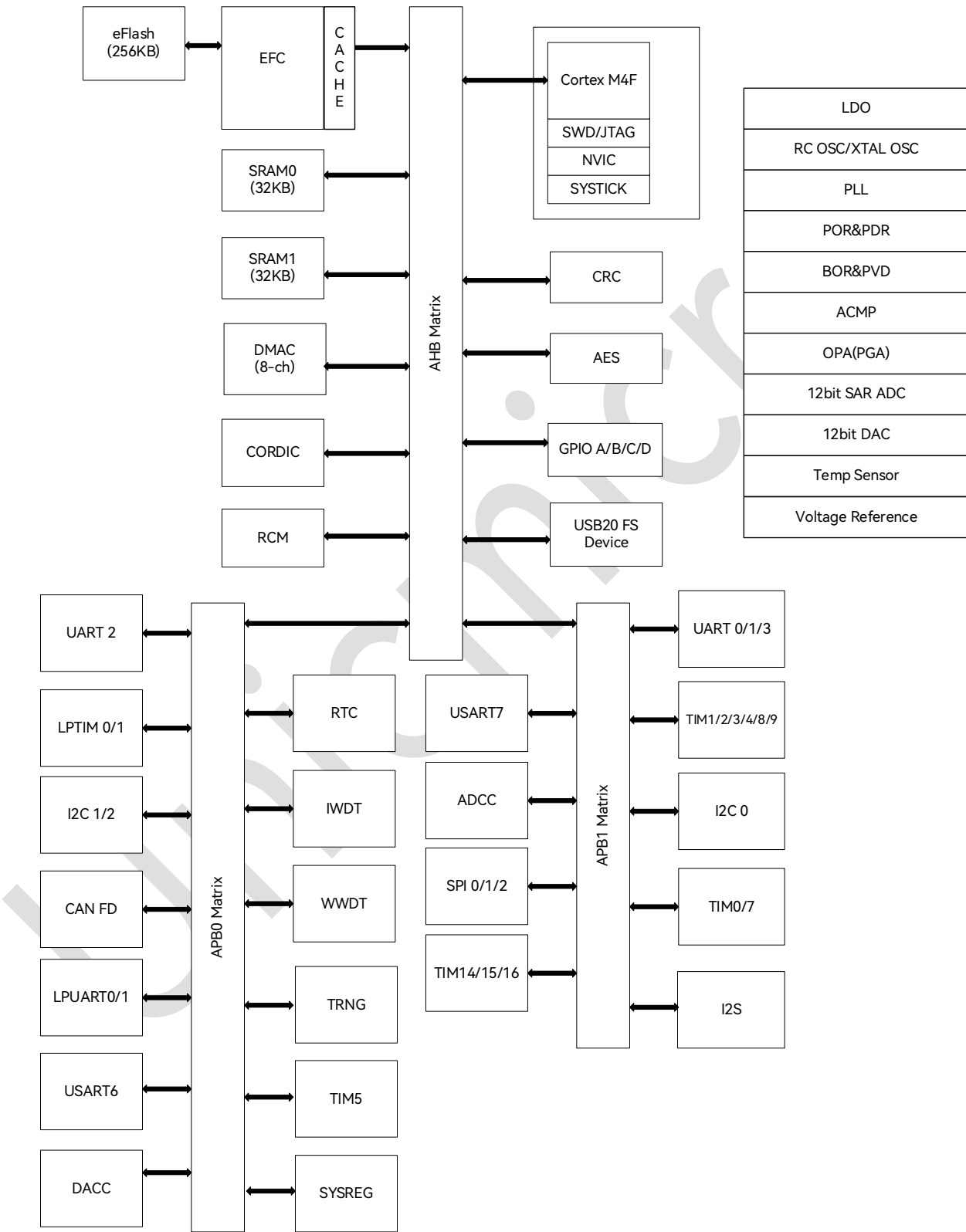


图 1-1：功能框图

1.2 型号命名规则

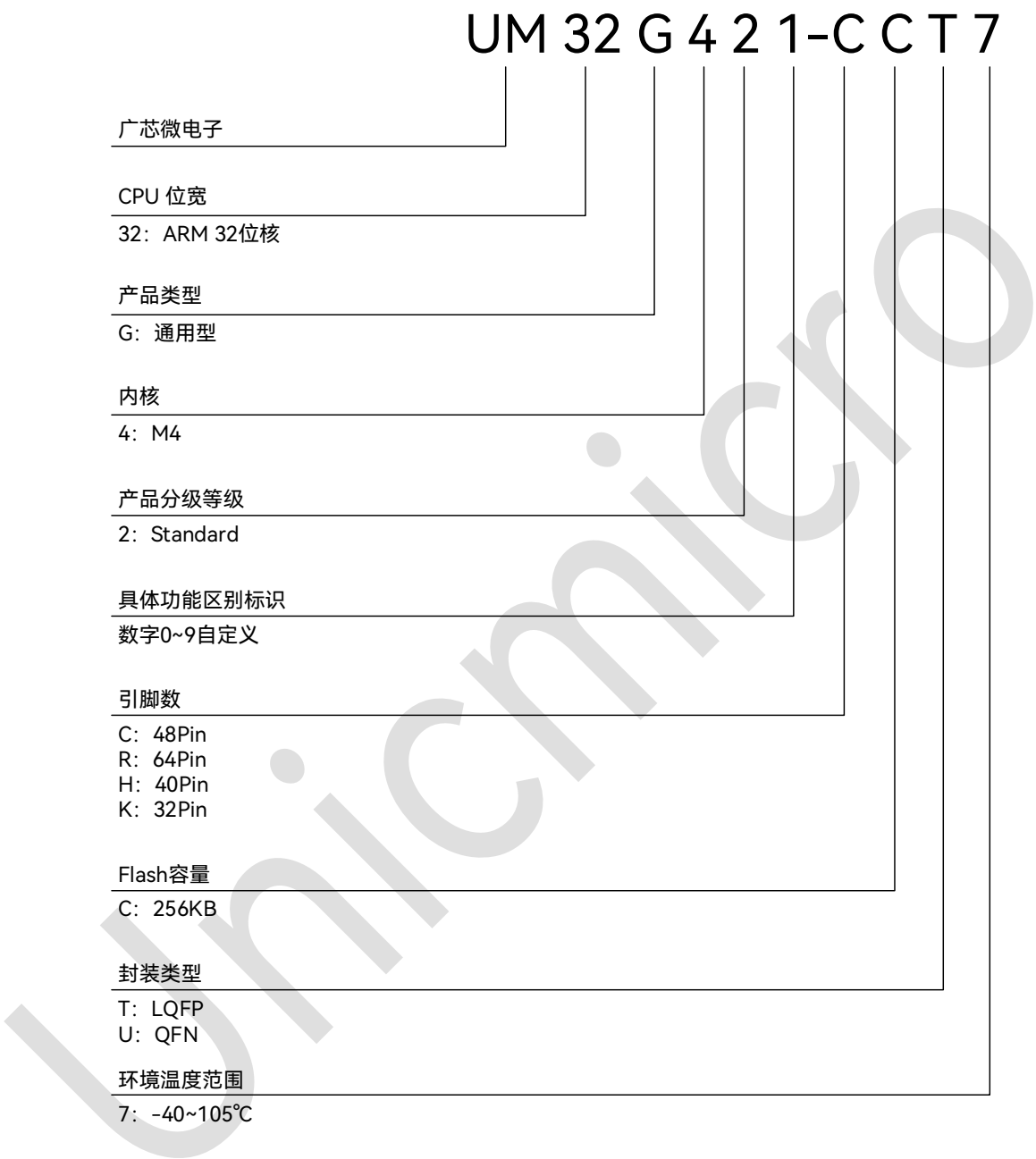


图 1-2: 型号命名规则示意图

1.3 资源配置表

表 1-1: 资源配置表

型号		UM32G421-KCU7	UM32G421-HCU7	UM32G421-CCU7	UM32G421-CCT7	UM32G421-RCT7-1	UM32G421-RCT7-0
Flash (KB)		256					
SRAM (KB)	系统	64 (32+32)					
	备份 (Backup)	8 (SRAM1 的最高 8KB 地址空间)					
定时器	通用定时器	9 (16bit)					
	高级控制定时器	2 (16bit)					
	基本定时器	1 (16bit)					
	SysTick	有					
	IWDT	有					
	WWDT	有					
	LPTIM	2					
通信接口	SPI	3	3	3	3	3	3
	I2S	1					
	I2C	3					
	USART	2					
	UART	4	4	4	4	4	4
	LPUART	2					
	CANFD	1					
	USB FS Device	无	1	1	1	1	1
	PWM Channels	23	26	30	30	37	37

型号		UM32G421-KCU7	UM32G421-HCU7	UM32G421-CCU7	UM32G421-CCT7	UM32G421-RCT7-1	UM32G421-RCT7-0
RTC		无	无	1	1	1	1
GPIO		29	36	43	40	54	51
DMA Channels		1 8					
模拟 (Analog)	12 位 ADC Channels	2 13	2 15	2 16	2 12	2 16	2 16
	12 位 DAC Channels	1 1					
	Internal Voltage Reference	无	有	有	有	有	有
	OPA (PGA)	3					
	ACMP	3					
	TS	有					
	CORDIC 算法模块	有					
硬件加解密引擎	CRC	有					
	AES (256)	有					
	随机数发生器	有					
Vbattery 供电		无	无	无	有	有	有
最大 CPU 频率		168MHz (204MHz@boost mode)					
工作电压		1.8 到 3.6 V					
工作温度		环境温度: -40 至 +105 °C					
封装		QFN32 (4*4mm)	QFN40 (5*5mm)	QFN48 (6*6mm)	LQFP48 (7*7mm)	LQFP64 (7*7mm)	LQFP64 (10*10mm)

2 功能简介

2.1 处理器内核

集成了最新一代嵌入式 ARM Cortex™-M4F 处理器，在 Cortex™-M3 内核的基础上强化了运算能力、新增加了浮点运算处理单元（FPU）、DSP 和并行计算指令，提供 1.25DMIPS/MHz 的优异性能。同时其高效的信号处理能力与 Cortex-M 系列处理器的低功耗，低成本和易于使用的优点组合，用以满足需要控制和信号处理混合能力且易于使用的应用场景。

ARM Cortex™-M4F 32 位精简指令集处理器具有优异的代码效率。

2.2 硬件存储加速器

针对工业标准 ARM® Cortex™-M4F 处理器优化的存储加速器，内置 2KB 指令 Cache，对于传统的 FLASH 技术而言，通常高速的 MCU 需要等待低速的 FLASH，从而影响性能。而此加速器很好地平衡了 ARM Cortex - M4F 与 FLASH 之间的性能差异。根据测试，凭借此加速器所获得的性能相当于 Flash 在 CPU 频率高达 168MHz 时以 0 个等待周期执行程序。

2.3 存储器

芯片包含嵌入式 FLASH 和嵌入式 SRAM。

2.3.1 嵌入式 FLASH

内置一个 256KB 的 eFlash，用于存储程序和数据，页面（page）大小 4Kbyte，支持整片擦除、页擦除、读、写等操作。

2.3.2 嵌入式 SRAM

主要特性:

- 多达 64KB 的系统 SRAM，其中包括 32KB 的 SRAM0 和 32KB 的 SRAM1，CPU 能以 0 等待周期访问。
- 8KB 的备份 SRAM（SRAM1 的最高 8KB 地址空间）

2.4 嵌套的向量式中断控制器（NVIC）

内置嵌套的向量式中断控制器，能够处理多个可屏蔽中断通道（不包括 16 个 Cortex™-M4F 的中断线）和 16 个优先级。

- 紧耦合的 NVIC 能够达到低延迟的中断响应处理
- 中断向量入口地址直接进入内核
- 紧耦合的 NVIC 接口
- 允许中断的早期处理
- 处理晚到的较高优先级中断
- 支持中断尾部链接功能
- 自动保存处理器状态
- 中断返回时自动恢复，无需额外指令开销

该模块以最小的中断延迟提供灵活的中断管理功能。

2.5 时钟架构 (Clock)

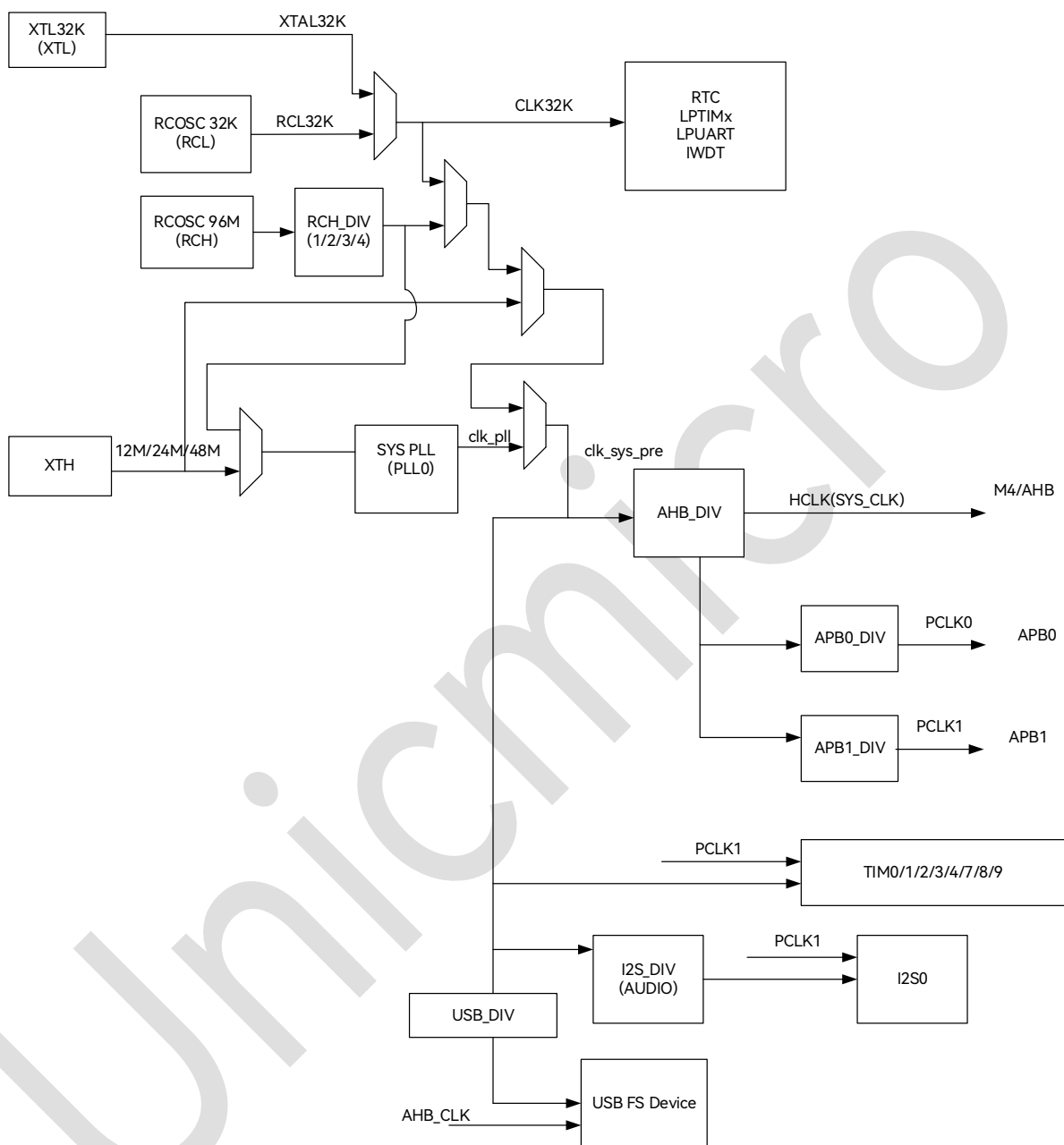


图 2-1: 时钟架构图

系统存在 4 个时钟源:

- 一个频率为 96MHz 的高精度内部时钟 RCH
- 一个频率为 32kHz 的内部时钟 RCL
- 一个频率为 32.768kHz 的外部晶体时钟 XTL
- 支持外部晶体时钟 XTH

内置 1 个 PLL，提供系统时钟、音频时钟和 USB 时钟。

时钟控制单元提供了一系列频率的时钟功能，包括一个内部 96M RC 振荡器时钟（RCH）、一个外部高速晶体振荡器时钟（XTH）、一个内部 32kHz RC 振荡器时钟（RCL）、一个外部低速晶体振荡器时钟（XTL）、一个锁相环（PLL）、一个 XTH 时钟监视器、时钟预分频器、时钟多路复用器和时钟门控电路。

AHB、APB、Cortex™-M4 源自系统时钟 (SYS_CLK)，系统时钟的时钟源可以选择 XTH、RCH、PLL 或低频 32kHz 的 RCL/XTL 时钟。独立看门狗定时器有采用低频的时钟源（RCL 或者 XTL），实时时钟（RTC）使用 RCL 或 XTL 作为时钟源。

2.6 复位（Reset）

芯片复位控制方式如下表所示：

表 2-1：复位方式

复位方式	产生条件
上电和掉电复位（POR&PDR）	V _{DDH} （1.8 ~ 3.6V）上电/掉电和内部 CORE 电压上电
RESETN 引脚复位	RESETN 外部管脚输入低电平
欠压复位（BOR）	V _{DDH} 电压降至低于 BOR 电压
低电压检测复位（LVD）	V _{DDH} 电压降至低于 LVD 电压
窗口看门狗复位（WWDT）	-
独立看门狗复位（IWDT）	-
软件复位	-
外部高速振荡器异常停振复位	外部高速振荡器异常停振时产生的复位

2.7 供电管理（PMU）

芯片支持单电源供电和 VBAT 备用电源，外部提供供电电源（1.8 ~ 3.6V），内置 LDO 产生内部数字电路工作电压。

VDDH: 1.8 ~ 3.6V，VDDH 引脚为 I/O、内部调压器、部分模拟 IP 供电。

VDDA: 1.8 ~ 3.6V，VDDA 引脚为 ADC/DAC 等模拟 IP 供电。

VBAT: 1.8 ~ 3.6V, 在待机模式下可以为 BKS RAM、RTC 等 always-on 模块供电。

支持多种低功耗模式: Sleep 模式、Stop 模式、Standby 模式、DeepStandby 模式。

表 2-2: 低功耗模式表

Power Modes	说明	进入方式	唤醒源
工作模式 (Run Mode)	所有电源上电, 高速时钟工作	-	-
睡眠模式 (Sleep Mode)	所有电源上电, M4 核高速时钟 关掉, 其他保持	1. PMU_STANDBY_EN=0, PMU_MODE[1:0]=00, PMU_BKSRAMOFF=0 2. EFC_Sys_Mode=0 3. WFI/WFE	1. 任何 GPIO 中断唤醒 2. 任何外设中断唤醒 3. 复位唤醒 (RESETN, IWDT 复位)
停止模式 (Stop Mode)	所有电源上电, 高速时钟关掉, 32K 低速时钟在	1. PMU_STANDBY_EN=0, PMU_MODE[1:0]=01, PMU_BKSRAMOFF=0 2. EFC_Sys_Mode=0 3. M4 核的 SLEEPDEEP =1 4. WFI 或 WFE	1. 任何 GPIO 中断唤醒 2. RTC 闹钟中断, RTC 时间 戳和侵入中断唤醒 3. IWDT 复位或者中断唤醒 4. 外部 LPUART 唤醒 5. LPTIM0~1 定时唤醒
待机模式 0 (Standby0 Mode)	CORE domain 断电, BBU domain 一直有 电, 32K 低速时 钟运行。 BKS RAM/IWDT/ LPTIM/LPUART 模块有电	1. PMU_STANDBY_EN=1, PMU_MODE[1:0]=10, PMU_BKSRAMOFF=0 2. EFC_Sys_Mode=1 3. M4 核的 SLEEPDEEP =1 4. WFI 或 WFE	1. 外部管脚 PA0, PA2, PC0, PC2, PC3, PC13 唤醒 2. RTC 闹钟中断, RTC 时间 戳和侵入中断唤醒 3. LPTIM0~1 定时唤醒 4. LPUART (只有 PC2 管脚 唤醒) 5. IWDT (复位和中断都支 持) 功能唤醒 6. 复位唤醒 (RESETN)
待机模式 1 (Standby1 Mode)	CORE domain 断电, BBU domain 一直有 电, 32K 低速时 钟运行。 BKS RAM/IWDT/ LPTIM/LPUART 模块掉电	1. PMU_STANDBY_EN=1, PMU_MODE[1:0]=10, PMU_BKSRAMOFF=1 2. EFC_Sys_Mode=1 3. 设置 M4 核的 SLEEPDEEP =1 4. WFI 或 WFE	1. 外部管脚 PA0, PA2, PC0, PC2, PC3, PC13 唤醒 2. RTC 闹钟中断, RTC 时间 戳和侵入中断唤醒 3. 复位唤醒 (RESETN)

Power Modes	说明	进入方式	唤醒源
深度待机模式 0 (DeepStandby 0 Mode)	CORE domain 断电, BBU domain 一直有电, 32K 低速时钟不在。 BKSRAM/IWDT/LPTIM/LPUART 有电	1. PMU_STANDBY_EN=1, PMU_MODE[1:0]=11, PMU_BKSRAMOFF=0 2. EFC_Sys_Mode=1 3. 设置 M4 核的 SLEEPDEEP=1 4. WFI 或 WFE	1. 外部管脚 PA0, PA2, PC0, PC2, PC3, PC13 唤醒 2. 复位唤醒 (RESETN)
深度待机模式 1 (DeepStandby 1 Mode)	CORE domain 断电, BBU domain 一直有电, 32K 低速时钟不在。 BKSRAM/IWDT/LPTIM/LPUART 掉电	1. PMU_STANDBY_EN=1, PMU_MODE[1:0]=11, PMU_BKSRAMOFF=1 2. EFC_Sys_Mode=1 3. 设置 M4 核的 SLEEPDEEP=1 4. WFI 或 WFE	1. 外部管脚 PA0, PA2, PC0, PC2, PC3, PC13 唤醒 2. 复位唤醒 (RESETN)
掉电模式 (Poweroff Mode)	所有电源断电	外部 VDDH&VBAT 掉电	上电

- 注：
- BBU domain 包括 RTC，备份寄存器和 PMU 逻辑。
 - 待机模式，可选 IO 状态保持。唤醒过程，IO 管脚回到上电复位状态（大部分 IO 管脚变为高阻态）。

2.8 启动模式

芯片上电后系统从 0x0000_0000 地址执行。

表 2-3: 启动模式

BOOT1 (PB2)	BOOT0	启动
x	0	MAIN FLASH 启动
0	1	系统存储器启动
1	1	SRAM 启动

注：同时支持写特定 NVR 地址，上电后直接 MAIN FLASH 启动。

2.9 DMA 控制器 (DMA)

DMA 可以协助 CPU 进行数据搬运的工作，减轻 CPU 的工作负担并提升系统效率。

本芯片内置 1 个 DMA 控制器 (DMA)，总共支持 8 个通道。

主要特性：

- 可以控制多个模块之间的数据传输
- 支持 Memory to Memory 模式、Memory to Peripheral 模式、Peripheral to Memory 模式、Peripheral to Peripheral 模式
- 每个控制器内含有 8 个 DMA 通道
- 数据传输的位宽可设、传输的 Block 长度可设
- 通道 0&1 含有大小为 4x32 的 FIFO，通道 2~7 含有大小为 2x32 的 FIFO
- Block 最大长度可设为 4095
- 支持 Multi-block 操作
- 支持 Reload 操作
- 支持源地址不变传输、递增/递减传输
- 支持目的地址的不变传输、递增/递减传输

2.10 DMA 请求复用器 (DMAMUX)

本芯片内置 1 个 DMAMUX 模块，可以自由映射到 DMA 控制器的 8 个握手信号，再匹配到 DMA 控制器的 8 个通道。

主要特性：

- 多达 8 通道可编程 DMA 请求线复用器输出
- 多达 4 通道 DMA 请求发生器
- 多达 8 个 DMA 请求发生器的触发输入
- 多达 16 个同步输入

- 每个 DMA 请求发生器通道均具有：
 - DMA 请求触发输入选择器
 - DMA 请求计数器
 - 所选 DMA 请求触发输入的事件溢出标志
- 每个 DMA 请求线复用器通道输出均具有：
 - 多达 79 个来自外设的输入 DMA 请求线
 - 一个 DMA 请求线输出
 - 同步输入选择器
 - DMA 请求计数器
 - 所选同步输入的事件溢出标志
 - 一个事件输出，用于 DMA 请求链接

2.11 通用异步收发器接口 (UART)

通用异步串口收发器 (UART) 是使用非常广泛的串行通信接口，支持全双工通信。通用异步串口收发器是把存储器或处理器中并行传输的数据串行的发送到外设的 UART 接收端，或接收 UART 外设的串行数据并转换为并行数据提供给处理器。UART 支持与外部接口设备的串行通信。

其中 UART1 是增强型串口，UART0/UART2/UART3 是基本型通用串口模块。

UART1 主要特性：

- 16 字节的硬件 FIFO
- 波特率支持整数和小数分频
- 支持 CTS, RTS 流控制
- 支持错误起始位侦测
- 支持帧中断检测
- 支持断路检测
- 支持数据位宽 (5~9bits)，停止位个数 (1bit、1.5bits 和 2bits) 设置

- 支持对数据进行固定校验、奇偶校验或无校验
- 支持 IrDA 1.0 协议，波特率范围在 9.6k~115.2k
- 支持 DMA 操作

UART0/UART2/UART3 主要特性:

- 提供标准的异步通讯数据格式
 - 生成 1 位起始位
 - 生成 1 位校验位（可设置奇校验或偶校验）或无校验位
 - 生成 1 位停止位
- 字节从低位到高位依次传输
- 8 比特 4 级的接收 FIFO
- 可编程波特率（波特率可以根据分频器参数调整）
- 支持数据通讯及错误处理中断
- 状态位的访问可采用查询或者中断两种方式
- 提供 FIFO 非空、半满、全满、溢出标志
- 提供发送数据错误和奇偶校验错误标志
- 可支持在 9600bps、19200bps、115200bps 等常见波特率进行传输
- 支持自测模式，即自己接收自己发送的数据

2.12 通用同步/异步收发器（USART）

通用同步异步收发器（USART）提供了一个完整的全双工通用同步异步串行链路。为支持最大的标准，数据帧格式可编程范围广（数据长度、奇偶校验、停止位数）。这个接收器实现奇偶校验错误、帧错误和溢出错误检测。接收器超时允许处理可变长度的帧，发送器时间保护便于和慢速远程设备进行通信。多点通信也可通过接收和传输中的地址位处理来支持。

主要特性:

- 可编程波特率发生器

- 5至9位全双工同步或异步串行通信
 - 异步模式下 1、1.5 或 2 个停止位，或同步模式下 1 或 2 个停止位模式
 - 奇偶校验生成和错误检测
 - 帧错误检测、溢出错误检测
 - MSB 或 LSB 优先
 - 可选的断路符生成和检测
 - 8 倍或 16 倍过采样接收机频率
 - 接收器超时和发送器时间保护
 - 带有地址生成和检测的多点模式
- IrDA调制解调
 - 通信速率高达 115.2 kbps
- SPI模式
 - 主机或从机
 - 串行时钟的相位和极性可编程
 - SPI 串行时钟 (SCK) 频率高达内部时钟频率 MCK/2
- LIN模式
 - 符合 LIN1.3 和 LIN2.0 规范
 - 主机或从机
 - 处理多达 256 个数据字节的帧
 - 响应数据长度可以通过标识符进行配置或自动定义
 - 从机节点配置中的自同步
 - 自动处理和验证“Synch Break”和“Synch Field”
 - 即使“Synch Break”与数据字节部分叠加，也会被检测到
 - 自动标识符奇偶校验计算、发送和验证
 - 可以禁用奇偶校验发送和验证
 - 自动校验和的计算、发送和验证

- 可以禁用校验和的发送和验证
- 支持“经典”和“增强”两种校验和类型
- 完整的 LIN 错误检查和报告
- 支持DMA操作

2.13 低功耗串口 (LPUART)

LPUART 是一个低功耗 UART 接口，当工作在 32kHz 时钟下，最高支持 9600 波特率的数据接收，当工作在 APB0 时钟下，波特率最高支持 115200Hz。

主要特性：

- 异步数据收发
- 标准UART帧格式
 - 1bit 起始位
 - 7 或 8bit 数据
 - 奇校验、偶校验或无校验位
 - 1 或 2bit 停止位
- 使用32768Hz XTL时钟或者32kHz RCL时钟工作，支持波特率300 ~ 9600Hz
- 使用APB0时钟PCLK0下，波特率最高支持115200Hz
- 可编程数据极性
- 中断标志
 - 接收 Buffer 满标志
 - 接收 Buffer 溢出标志
 - 接收帧格式错误标志
 - 接收校验位错误标志
 - START 检测标志
 - 数据匹配标志

- 发送完成标志
- 低功耗模式下唤醒芯片
 - RXD 下降沿唤醒
 - 起始位检测唤醒
 - 1 字节接收完成唤醒
 - 1 字节数据匹配唤醒
- 若对时钟精度有要求，需用外部低速时钟

2.14 通用输入输出接口 (GPIO)

最多可提供 54 个 GPIO 端口。每个端口由独立的控制寄存器位来控制。支持边沿触发中断和电平触发中断，可从各种低功耗模式下把芯片唤醒到工作模式。内置上拉电阻、下拉电阻，带有施密特触发器输入滤波功能。输出驱动能力可配置，最大支持 20mA 的电流驱动能力。54 个通用 IO 可支持外部异步中断。其中 28 个 IO 可以支持 5V 耐压输入。

2.15 定时器/计数器 (TIMx)

2 个 16 位高性能定时器 (eQCT™: TIM0/TIM7)，每个定时器支持 4 路输入捕获，3 对+1 路 PWM 输出，3 对死区互补，支持刹车功能，支持两相的硬件相移功能，支持系统时钟 4 倍频的 PWM 精度（最高 576MHz@boost mode，系统时钟 144MHz）；支持系统时钟 4 倍频的高精度输入捕获 HRCAP（576MHz@boost mode，系统时钟 144MHz）。每个定时器支持 2 对相位可配置的 PWM 互补输出（CH1/CH1N 与 CH3/CH3N，或者 CH2/CH2N 与 CH3/CH3N）。2 个高性能定时器总共可以支持 4 对相位可配置的 PWM 互补输出；支持增量正交编码器和霍尔传感器。

6 个 16 位通用定时器 (TIM1/TIM2/TIM3/TIM4/TIM8/TIM9)，每个定时器支持 4 路输入捕获，4 路 PWM 输出；支持系统时钟 4 倍频的 PWM 精度（最高 576MHz@boost mode，系统时钟

144MHz)；支持系统时钟 4 倍频的高精度输入捕获 HRCAP (576MHz@boost mode，系统时钟 144MHz)；支持增量正交编码器和霍尔传感器。

3 个 16 位通用定时器 (TIM14/TIM15/TIM16)，每个支持 1 路输入捕获、1 对死区互补 PWM 输出。

1 个 16 位基本定时器 (TIM5)，可触发 D/A 转换输出。

定时器各功能比较如下：

表 2-4: 定时器功能

定时器类型	定时器	分辨率	类型	预分频系数	产生 DMA 请求	捕获/比较通道	互补输出
高级定时器	TIM0 TIM7	16	向上，向下， 向上/向下	1~65536 之间的任意整数	Y	4	Y
通用定时器	TIM1 TIM2 TIM3 TIM4 TIM8 TIM9	16	向上，向下， 向上/向下	1~65536 之间的任意整数	Y	4	N
通用定时器	TIM14 TIM15 TIM16	16	向上，向下， 向上/向下	1~65536 之间的任意整数	Y	1	Y
基本定时器	TIM5	16	向上	1~65536 之间的任意整数	Y	0	N
低功耗定时器	LPTIM0 LPTIM1	16	向上	1~65536 之间的任意整数	N	1	N

2.16 低功耗定时器 (LPTIM)

LPTIM 是运行在 Always-On 电源域下的 16 位低功耗定时器/计数器模块。通过选择合适的工作时钟，LPTIM 在各种低功耗模式下保持运行，并且只消耗很少的电量。LPTIM 可以在没有内部时钟的条件下实现低功耗模式下的外部脉冲计数功能。此外，与外部输入的触发信号结合，可以实现低功耗超时唤醒功能。

主要特性:

- 16 位递增计数器
- 3 位异步时钟分频器, 8 种分频系数 (1、2、4、8、16、32、64、128)
- 可选工作时钟源:
 - 内部时钟源: LSCLK (XTL 或者 RCL)、CLK1Hz、系统 APB0 时钟 (PCLK0)
 - 外部时钟源: LPTIMx_IN
- 16 位比较寄存器
- 16 位目标寄存器
- 软件/硬件触发
- 输入极性选择
- 无时钟外部脉冲计数
- 外部触发的低功耗超时唤醒
- 支持 16 位 PWM

2.17 I2C 接口 (I2C)

I2C 接口支持主从模式。其中 I2C0 是基本型 I2C 接口, I2C1/I2C2 是增强型 I2C 接口。

I2C0 主要特性:

- 支持主机接收、发送, 从机接收、发送四种工作模式
- 支持标准模式 (100Kb/s)、快速模式 (400Kb/s) 和快速模式+ (1Mb/s)
- 支持 7 位/10 位寻址功能
- 支持广播地址
- 最多支持 4 个从机地址
- 支持中断查询功能

I2C1/I2C2 主要特性:

- 支持主机发送/接收, 从机发送/接收

- 最高支持 1Mbps 工作速率
- 支持 7 位和 10 位寻址功能
- 支持中断状态查询功能
- 接收和发送各 2 个字节深度的 FIFO
- 支持 DMA 加速

2.18 实时时钟 (RTC)

实时时钟模块，支持硬件万年历（秒、分钟、小时、星期几、日期、月份和年份显示），同时支持 1 个闹钟、1 个周期性唤醒源、一个篡改检测器和 80 个字节的备份寄存器。

2.19 串行音频接口 (I2S)

集成电路内置音频总线 (Inter-IC Sound Bus, I2S) 是由飞利浦 (Philips) 开发的一种标准化的通信接口，用于许多基于（超）大规模集成电路的系统，尤其是在许多数字立体声音频系统中。

主要特性：

- 支持主机和从机模式
- 支持单工发送、单工接收、双工收发
- 支持飞利浦 (Philips)、左对齐、右对齐、PCM 长/短帧标准
- 声道长度可选 16 位或 32 位
- 音频数据长度可选 8 位、16 位、24 位或 32 位
- 对于非 PCM 标准，支持双声道数据和单声道数据
- 对于双声道音频数据，可选左声道先传输或右声道先传输
- 对于单声道音频数据，可选左声道或右声道传输
- 对于非 PCM 标准，WS 的极性可选
- 对于非 PCM 标准，SD 和 WS 的切换的时刻可选 SCK 的上升或下降沿

对于 PCM 标准，SD 和 WS 的切换的时刻固定为 SCK 的上升沿

- 内置 8 字深的 TXFIFO 和 RXFIFO（1 字 = 32 位），各自可以储存 16 条 16 位的数据或 8 条 32 位的数据
- 主机模式下需要 PLL 生成的 MCLK，其频率是音频采样率（Fs）的 256 倍，音频采样率通常为 8/11.025/16/22.05/24/32/44.1/48/96/192 kHz
- 如果使能了中断，则下列情况会触发中断：
 - TXFIFO 有足够空间
 - RXFIFO 有足够的数
 - TXFIFO 欠载
 - RXFIFO 溢出
- 支持 DMA 操作

2.20 控制器局域网络（CANFD）

CAN（Controller Area Network）控制器可以用于汽车电子和工业控制领域，支持 CANFD 协议，最高速率 8Mbps，同时兼容 CAN2.0A/B 协议。

主要特性：

- 符合 ISO 11898-1:2015 规范
- 支持 CAN 和 CAN FD 格式
- 支持多达 64 字节的数据帧
- 支持灵活的数据速率
- 数据速率高达 8Mbps
- 硬件报文过滤（双/单过滤器）
- 支持 DMA 发送和接收
- 3 个发送缓冲器
- 256 字节的 RX FIFO，以及 256 字节的 TX FIFO

- FIFO 溢出时生成过载帧
- 协议异常事件检测
- 支持正常模式和监听模式
- 最多 32 个可配的接收过滤器
- 发送器延迟补偿，最多三个数据位长
- 单次发送
- 可以中止传输
- 错误计数器可读

2.21 同步串行接口 (SPI)

同步串行接口支持主从模式。支持 DMA 硬件数据传输。

串行外围接口 (SPI) 被广泛用于在 EEPROM、FLASH、微控制器、DAC、ADC 等不同设备之间提供经济的板级接口。

SPI0/SPI1 是基本型 SPI 接口。SPI2 是增强型 SPI 接口。

基本型 SPI0/SPI1 主要特性:

- 全双工 4 线或半双工 3 线串行同步收发
- 主/从模式
- 可编程时钟极性和相位
- 可编程比特速率
- 从模式最大频率为系统频率/2
- 传输结束中断标志
- 写冲突错标志
- 主模式错误检测、保护和中断标志
- 内置 8 字节 FIFO
- 支持 DMA 单字传输

- 支持 2 个从器件

增强型 SPI2 主要特性:

- 可配置主机模式或从机模式
- 主机和从机模式下均支持串行的全双工、半双工、单工发送和单工接收操作
- 可配置 16 位 SPI 时钟频率控制寄存器：在主机模式下，SCK 频率最高为 PCLK 频率的 1/2；在从机模式下，SCK 频率最高为 PCLK 频率的 1/4
- 可配置 SCK 的极性和相位
- 可配置摩托罗拉（Motorola）或德州仪器（TI）时序模式
- 可配置按最高位或最低位优先的顺序发送和接收数据
- 可配置每个字符长度为 4 至 32 位，默认为 8 位
- 具有 8 级 32 位宽的发送 FIFO 和接收 FIFO
- 可配置软件或硬件控制片选
- 支持 DMA 操作

2.22 独立看门狗 (IWDG)

看门狗定时器在到达超时的值的时候可以产生不可屏蔽中断或者是复位。当系统由于软件错误或是由于外部设备故障而无法按照预期的方式响应的时候，使用看门狗定时器可以重新获得控制权。

主要特性:

- 32 位递减并且可编程装载的定时器
- 独立的看门狗时钟使能
- 带中断屏蔽的中断生成逻辑
- 软件跑飞保护锁定寄存器
- 软件启动功能：WDT 控制寄存器中复位使能/禁止的设置
- 在调试期间 CPU 暂停时，可暂停定时器计数的寄存器配置

2.23 窗口看门狗 (WWDT)

带窗口的看门狗是一个与 CPU 同步运行的看门狗，目的是实时监控 CPU 运行状态，在 CPU 运行异常的情况下复位 CPU，避免不可预计的后果。

为了保证同步性和实时性，WWDT 使用 PCLK 时钟工作，内部有一个预分频电路，以产生同步计数使能信号。

主要特性：

- 计数模式为从 0 开始向上计数到溢出时间
- 窗口开放期为计数器大于或等于溢出时间的 50%
- 支持预警中断功能，在计数到溢出时间的 75% 时候中断

2.24 硬件加速运算协处理器 (CORDIC)

CORDIC 控制器可以使用 CORDIC 算法计算 $m \cdot \sin \theta$ 、 $m \cdot \cos \theta$ 、 $\text{atan2}(y, x)$ 、 $\sqrt{x^2 + y^2}$ 、 $y \cdot x$ 、 y/x 、 $\sinh w$ 、 $\cosh w$ 、 $\tanh^{-1}(y/x)$ 、 $\ln x$ 、 \sqrt{x} 等函数。

主要特性：

- 内部使用 24 位精度计算
- AHB 接口可以输入输出 32 或 16 位数据

2.25 随机数 (RNG)

RNG 控制器可以产生随机数。可以利用随机数种子产生随机数。

2.26 高级加解密算法加速器 (AES)

AES 模块可以实现 FIPS PUB 197 中定义的 AES-128 或 AES-256 算法。

主要特性:

- 支持 128 位和 256 位密钥长度
- 支持 AES 加密和解密运算
- 支持 Electronic Code Book (ECB) 模式和 Cipher Block Chaining (CBC) 模式
- 数据输入和输出支持 SWAP 模式，即大小端可配置
- 支持加解密过程中硬件 MASK

2.27 USB FS Device 接口 (USB)

USB 设备控制器是一个兼容 USB2.0 全速协议设备接口，其与 USB PHY 配合使用，提供芯片与 USB HOST 通讯功能。

主要特性:

- 兼容 USB1.1 和 USB2.0 全速协议
- 含有 4 个通用双向传输 End Point (EP1、EP2、EP3、EP4)
- End Point 支持最大包长度 64 bytes，支持 Memory 和 Fifo 两种访问功能
- FIFO 模式支持 32-bit 方式访问
- Memory 访问支持 8、16、32-bit 三种访问方式
- 支持挂起、唤醒和远程唤醒功能
- 支持 Toggle 硬件比对与软件控制功能
- 支持每一个 End Point 数据传输产生中断功能
- 支持 Bus Reset、Suspend 和 Resume 中断功能
- 支持可选的 CRC 错误回复 NAK 功能
- 支持数据包超过最大包长度 (64 bytes) 自动回复 NAK 功能
- 支持 IN 操作主机未回 ACK，接下来 IN 操作 USB 设备回复 NAK 功能
- 支持令牌包与数据包 EOP 丢失检测，支持可选的丢失 EOP 自动回复 NAK 功能

2.28 模拟/数字转换器 (ADC)

支持 2 个 12 位最高支持 5.25Msps 采样率的 SAR ADC，支持单端输入和差分输入。可测量 16 个外部通道, 4 个内部通道 (支持 OPA 内部测量, 内部 1.2V 基准源, VDDH 测量以及 VBAT 测量)。

主要特性:

- 分辨率 12 位的逐次型 ADC
- ADC 供电要求: 1.8 ~ 3.6V; ADC 输入范围: $V_{REF-} \leq V_{IN} \leq V_{REF+}$
- V_{REF} 参考源可选: V_{DDA} , 内部 1.5/2.0/2.5/3V V_{REF} , 或者外部输入 V_{REF}
- 2 个 ADC 可与内部运算放大器 (OPA) 配合使用, 在采样之前先放大信号或者作为 BUFFER
- 触发方式可由软件配置寄存器触发, 或内部定时器事件 (上升沿、下降沿或双边沿) 触发, 或 GPIOA 中断触发
- 转换模式有单次模式、连续模式、断续模式、双 ADC 协同模式
- 有常规序列和注入序列。常规序列最多包含 16 个通道转换的位置, 注入序列最多包含 4 个通道转换的位置, 常规序列和注入序列中的每个位置可以选择任意一个通道。注入序列的优先级高于常规序列。
- 可连续多次 (2, 4, 8, 16, 32, 64 或 128 次) 对某个或某些通道采样转换并计算平均数
- 支持模拟看门狗功能, 监视转换结果
- 每个通道都有独立的数据寄存器, 可统一设定读取后是否自动清除数据
- 两个 ADC 控制器各有一个 32 级深、16 位宽的接收器 FIFO, 用于保存常规序列和注入序列的转换结果
- 支持 DMA 模式
- 与温度传感器, 测量芯片内温度
- 测量 VBAT 电池电量
- 测量外部供电电源 VDDH 的电压
- 测量内部 1.2V 基准源

2.29 数字/模拟转换器 (DAC)

内置独立的 D/A 转换模块，可以控制数模转换器将 12 位数字量转换为模拟电压输出。

主要特性：

- 支持 8/12 位数字输入
- 支持两个转换器同时更新转换数据
- 支持产生三角波和噪声波
- 支持 DMA 操作
- 支持外部触发更新转换数据

2.30 运算放大器 (OPA)

主要特性：

- 支持 OPA 功能
- 支持 1/2/4/8/16/32/64x 的单端 PGA 功能（采用内部反馈电阻），以及支持放大倍数 x 的 PGA 功能（采用外部反馈电阻）
- 可作为模拟比较器使用
- 可作为 BUFFER，与 ADC 配合使用

2.31 模拟比较器 (ACMP)

ACMP 模块用于比较两个输入模拟电压的大小，并根据比较结果输出高/低电平。当“INP”输入端电压高于“INM”输入端电压时，比较器输出为高电平，当“INP”输入端电压低于“INM”输入端电压时，比较器输出为低电平。

主要特性：

- 模拟比较器输出，可以产生中断。

- 比较器输出，可以作为 TIMx 刹车输入，也可以输出到外部管脚
- 典型 100ns

2.32 温度传感器 (TS)

温度传感器产生一个随温度线性变化的电压，采用内部的 A/D 转换电路 (ADC0)，用于将温度传感器的输出转换到数字数值。

2.33 安全系统

2.33.1 唯一 ID 号

每颗芯片出厂前具备唯一的 16-byte 设备标识号，包括 waferlot 信息，以及芯片坐标信息等。

2.33.2 CRC16/32 硬件循环冗余校验码

CRC 控制器可以以多种多项式进行循环冗余计算。

主要特性：

- 支持以下多项式：
 - $x^{16} + x^{12} + x^5 + 1$
 - $x^{16} + x^{15} + x^2 + 1$
 - $x^{32} + x^{26} + x^{23} + x^{22} + x^{16} + x^{12} + x^{11} + x^{10} + x^8 + x^7 + x^5 + x^4 + x^2 + x^1 + 1$
- 支持输入字节、半字、字型数据
- 支持输入数据按字、半字、字节倒序、初始值倒序、结果值倒序

2.34 调试和编程系统

调试和编程系统特性如下：

- **嵌入式调试系统**

嵌入式调试解决方案，提供全功能的实时调试器，配合标准成熟的 Keil/IAR 等调试开发软件，支持 4 个硬断点以及多个软断点。

- **在线编程模式**

支持在线编程，复位完成后的数毫秒为 ISP 模式，之后进入用户模式。

- **高安全性**

加密型嵌入式调试解决方案，提供全功能的实时调试器。

3 引脚定义和描述

3.1 引脚定义

芯片有多种封装。管脚功能由 IO 控制寄存器配置，除电源管脚和 RESETN 复位管脚外，其余管脚均可复用。系统复位后，管脚功能将被设置成默认值。

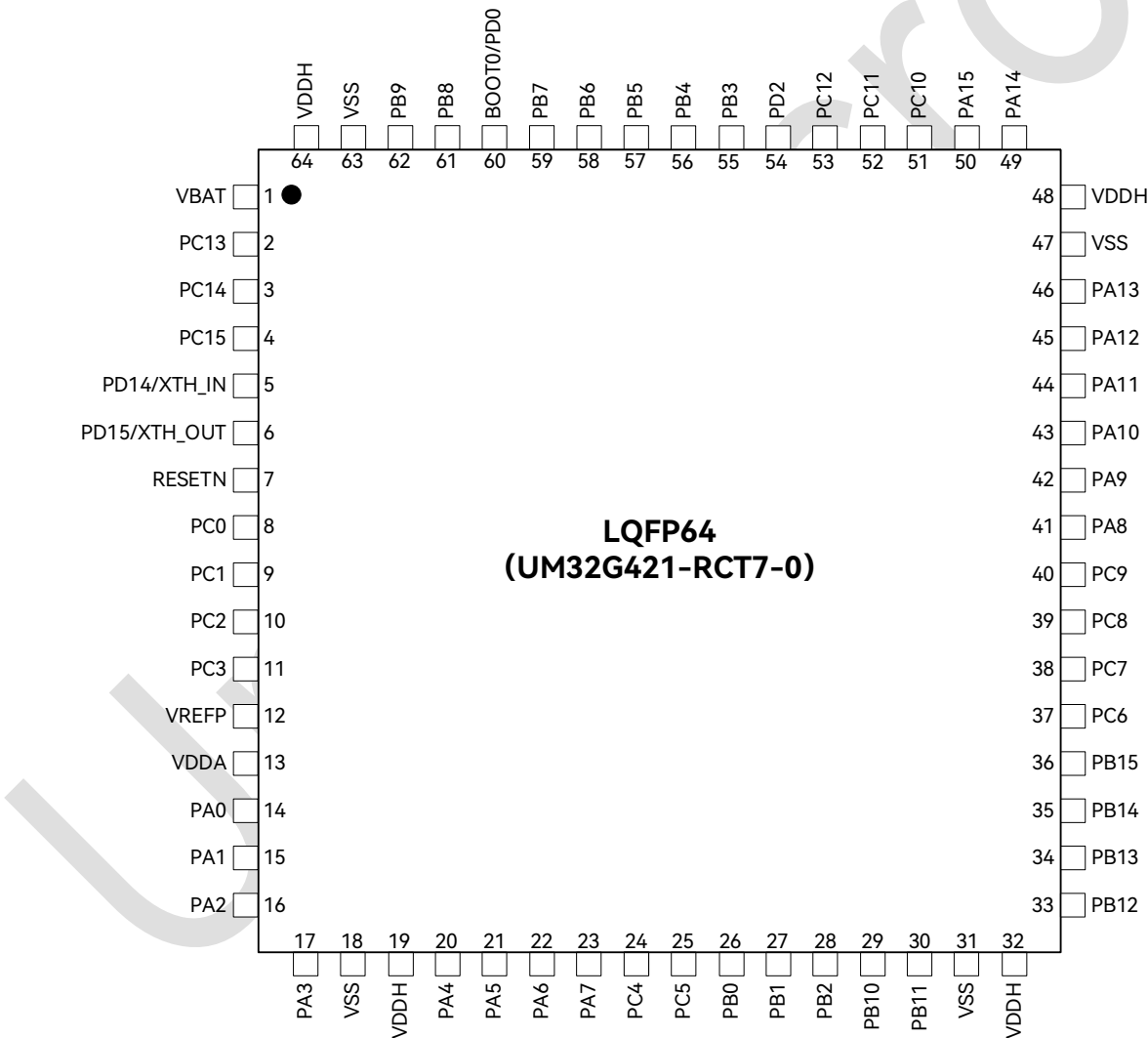


图 3-1: LQFP64 (10*10mm) 引脚分布图

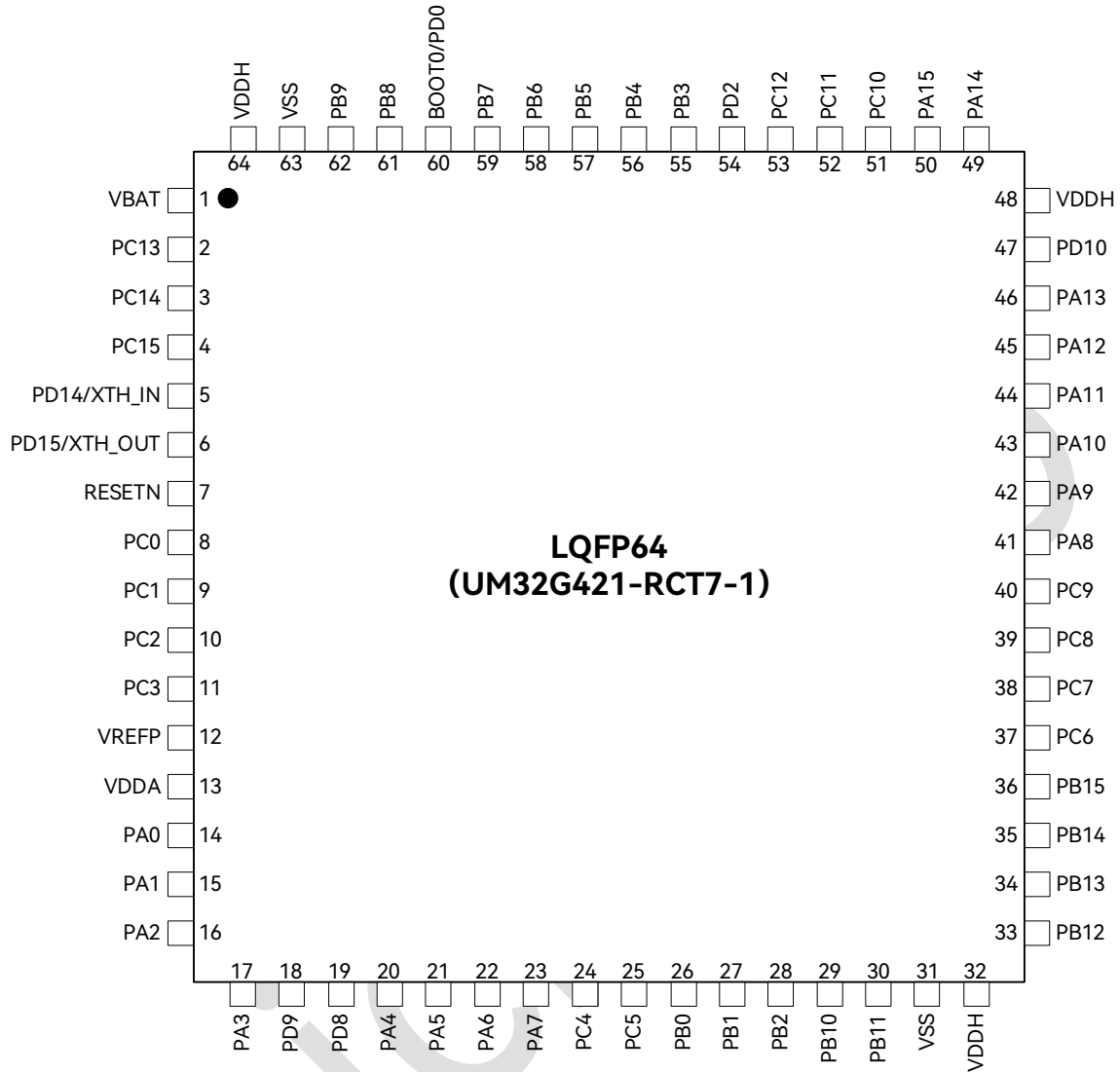


图 3-2: LQFP64 (7*7mm) 引脚分布图

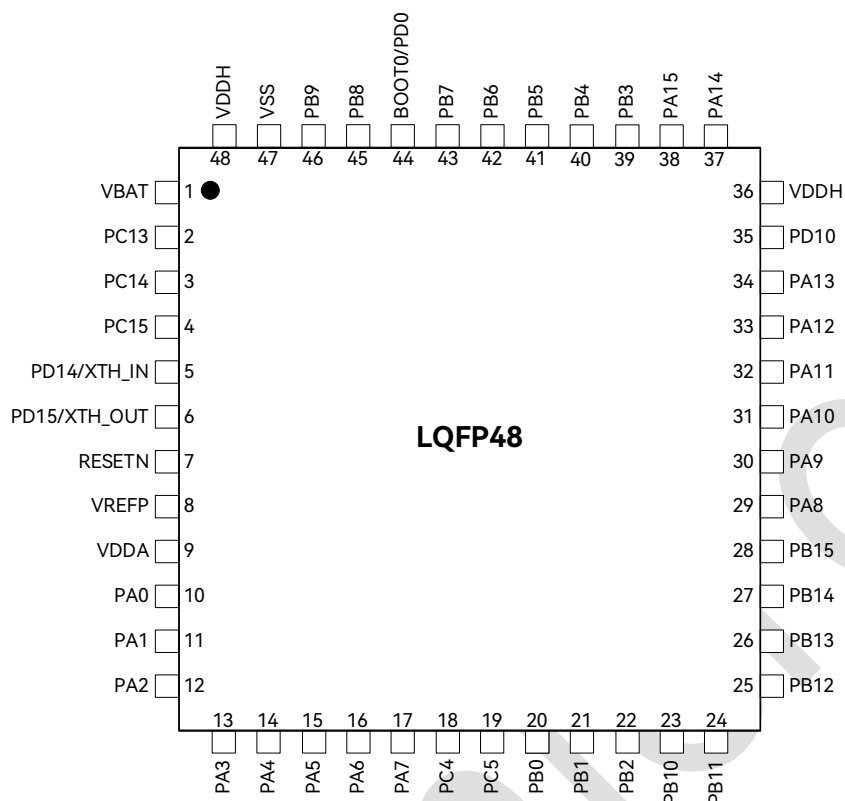


图 3-3: LQFP48 (7*7mm) 引脚分布图

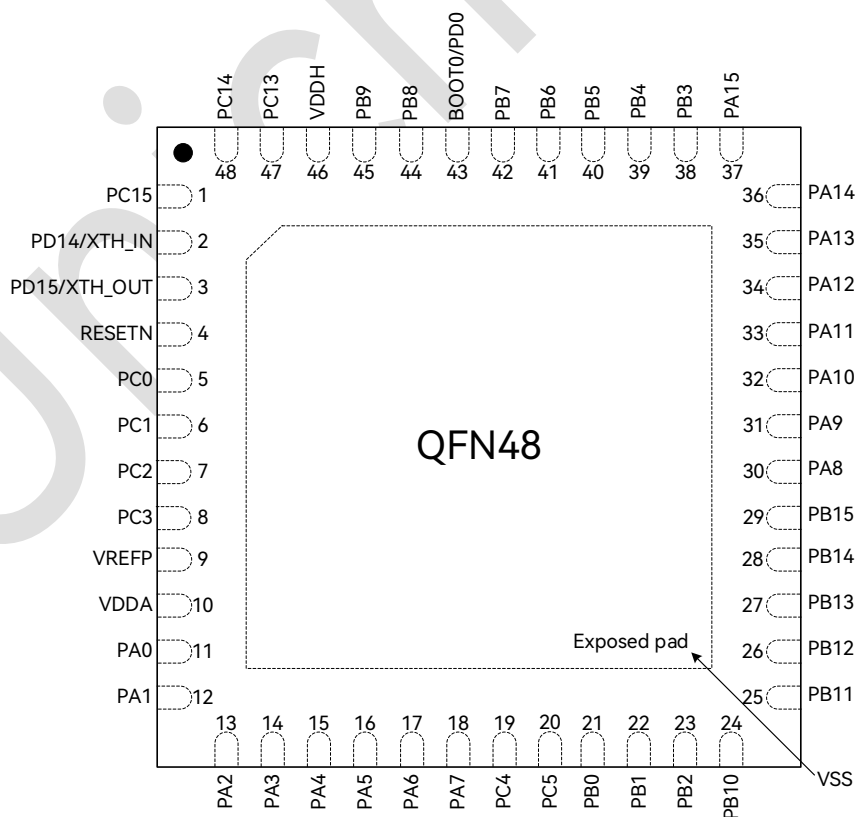


图 3-4: QFN48 (6*6mm) 引脚分布图

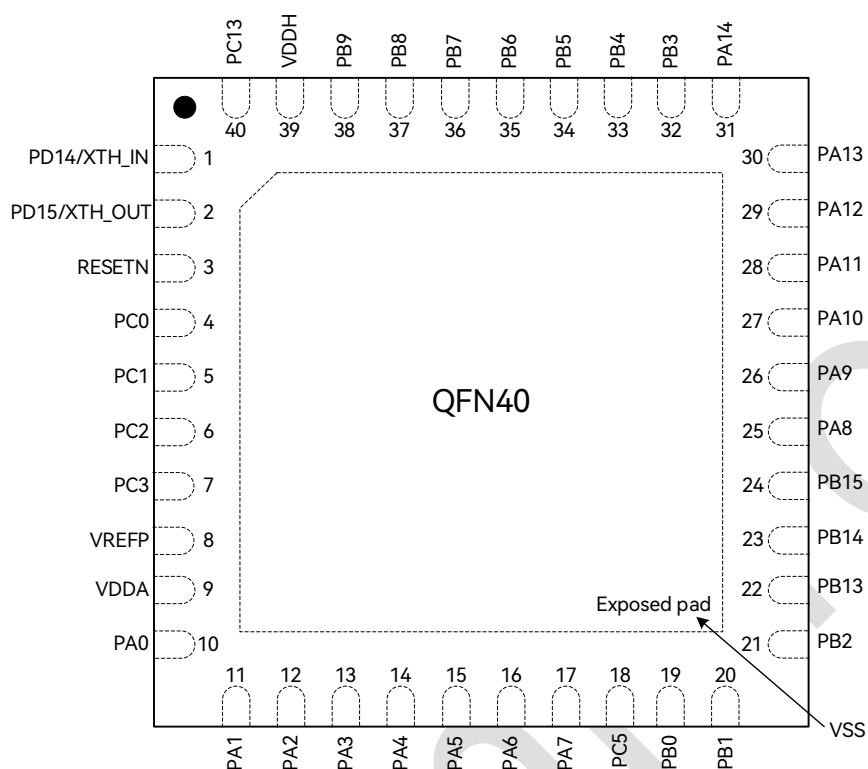


图 3-5: QFN40 (5*5mm) 引脚分布图

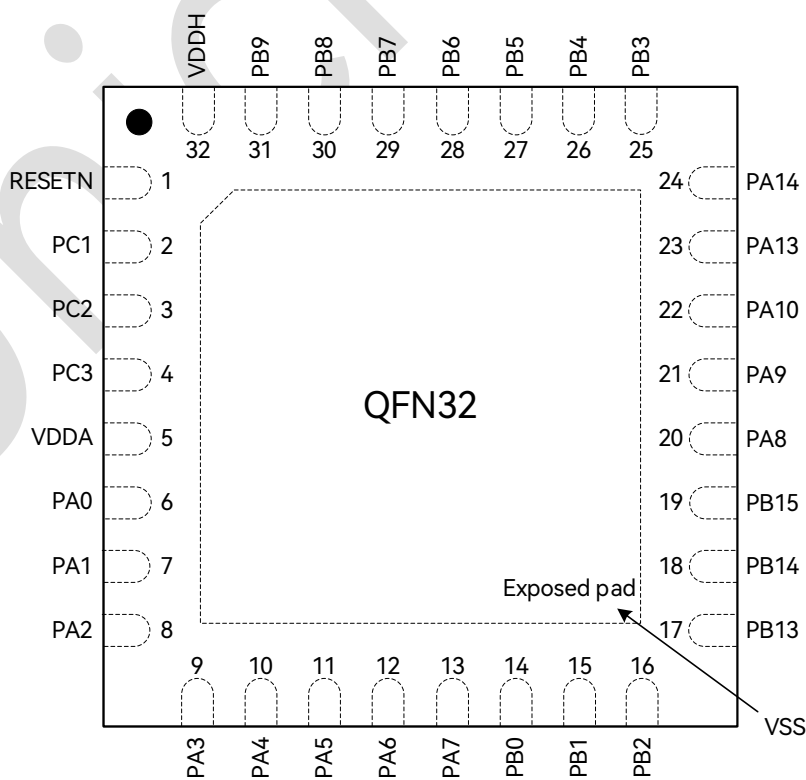


图 3-6: QFN32 (4*4mm) 引脚分布图

3.2 引脚描述

表 3-1：缩写词定义

名称	缩写	定义
引脚名称	除非在引脚名称下使用括号特别说明，否则在复位期间和复位之后的引脚功能均与实际引脚名称相同。	
类型	S	电源引脚
	I	仅输入引脚
	I/O	输入/输出引脚
I/O 结构	FT	5V 耐压 I/O，支持 Fail-Safe
	TTa	支持 fail-safe，3.3V 耐压 I/O，直接连接到 ADC 等
	B	专用 BOOT0 引脚
	RST	嵌入了弱上拉电阻的输入复位引脚
复用功能	通过 GPIOx_AFR 寄存器选择的功能	
可选功能	通过外设寄存器直接选择/使能	
说明	除非通过注释特别说明，否则所有 I/O 在复位期间和复位之后均设置为悬空输入（模拟功能，高阻态）	

表 3-2: 引脚定义

引脚编号						引脚名称 (复位后)	类型	I/O 结构	Fail safe 支持	可选的复用功能		说明
LQFP64-0	LQFP64-1	LQFP48	QFN48	QFN40	QFN32					复用功能	可选功能	
1	1	1	-	-	-	VBAT	S	-	-	-	-	不使用此管脚时，外加电容接地或接 VDDH
2	2	2	47	40	-	PC13- TAMPER-RTC	I/O	TTa	Yes	EVENTOUT	TAMPER-RTC/ WKUP	RESETN=0，此管脚有内部下拉
3	3	3	48	-	-	PC14-XTL_IN	I/O	TTa	Yes	-	XTL_IN	-
4	4	4	1	-	-	PC15-XTL_OUT	I/O	TTa	Yes	-	XTL_OUT	-
5	5	5	2	1	-	PD14-XTH_IN	I/O	TTa	-	TIM3_CH3/I2C1_SDA/USART6_TX	XTH_IN	-
6	6	6	3	2	-	PD15- XTH_OUT	I/O	TTa	-	TIM3_CH4/I2C1_SCL/USART6_RX	XTH_OUT	-
7	7	7	4	3	1	RESETN	I	RST	-	-	-	默认上拉
8	8	-	5	4	-	PC0	I/O	TTa	Yes	LPTIM0_IN/TIM4_CH1/I2C0_SCL/UART1_TX/ USART6_TX/USART6_CTS/I2C2_SCL/ SPI0_SSN2/TIM9_ETR/EVENTOUT	ADC_IN10/ OPA1_VINP1/ TAMPER-RTC	-
9	9	-	6	5	2	PC1	I/O	TTa	Yes	LPTIM0_OUT/TIM4_CH2/I2C0_SDA/SPI2_MOSI/ UART1_RX/USART6_RX/USART6_RTS/ I2C2_SDA/SPI1_MOSI/SPI0_MOSI/EVENTOUT	ADC_IN11/ OPA1_VINM1	-
10	10	-	7	6	3	PC2	I/O	TTa	Yes	TIM4_CH3/SPI1_MISO/I2S_EXTSD/ LPUART0_RX/USART6_TX	ADC_IN12/ OPA0_VINP1/ ACMP2_INP1	-
11	11	-	8	7	4	PC3	I/O	TTa	Yes	LPTIM0_TRIG/TIM4_CH4/SPI1_MOSI/I2S_SD/ USART6_RX	ADC_IN13/ OPA0_VINM1/ ACMP2_INM	-
12	12	8	9	8	-	VREFP (VREF+)	S	-	-	-	-	VREF+与 VREFP 相同。

引脚编号						引脚名称 (复位后)	类型	I/O 结构	Fail safe 支持	可选的复用功能		说明
LQFP64-0	LQFP64-1	LQFP48	QFN48	QFN40	QFN32					复用功能	可选功能	
												此管脚外接电容，可以使用芯片内部的 1.5/2/2.5/3V 参考电压。或者外部直接输入参考电压。
13	13	9	10	9	5	VDDA	S	-	-	-	-	如果不使用 VREFP 管脚，此管脚同时作为 VREF+ 的参考电压管脚
14	14	10	11	10	6	PA0	I/O	TTa	Yes	ACMP0_OUT/TIM1_ETR/TIM4_CH1/TIM7_ETR/ I2C2_SCL/SPI0_MISO/I2S_MCLK/UART1_CTS/ UART3_TX/USART6_CTS/USART6_RX/ LPUART0_RX/TIM0_ETR/TIM0_CH1/TIM1_CH1/ EVENTOUT	ADC_IN0/ OPA0_VINP0/ TAMPER-RTC	-
15	15	11	12	11	7	PA1	I/O	TTa	Yes	TIM1_CH2/TIM4_CH2/TIM14_CH1N/I2C2_SDA/ SPI0_SSN/SPI2_MOSI/UART1_RTS/UART3_RX/ USART6_RTS/LPUART0_TX/TIM8_CH2/ TIM0_CH1N/TIM15_CH1/EVENTOUT	ADC_IN1/ OPA0_VINM0	-
16	16	12	13	12	8	PA2	I/O	TTa	Yes	ACMP1_OUT/TIM1_CH3/TIM4_CH3/ TIM14_CH1/I2C1_SDA/SPI0_MISO2/UART1_TX/ /UART1_CTS/USART6_TX/LPUART1_RX/ TIM8_CH1/CAN0_RX/TIM7_CH1/TIM7_BKIN	ADC_IN2/ OPA0_VOUT/ ACMP2_INP0/ TAMPER-RTC	-
17	17	13	14	13	9	PA3	I/O	TTa	Yes	TIM1_CH4/TIM4_CH4/TIM14_CH1N/I2C1_SCL/ SPI0_SSN2/UART1_RX/UART1_RTS/ USART6_RX/LPUART0_RX/CAN0_TX/ TIM7_CH2/TIM8_CH2	ADC_IN3/ OPA1_VOUT/ ACMP0_INP1	-

引脚编号						引脚名称 (复位后)	类型	I/O 结构	Fail safe 支持	可选的复用功能		说明
LQFP64-0	LQFP64-1	LQFP48	QFN48	QFN40	QFN32					复用功能	可选功能	
18/ 31/ 47/ 63	31/ 63	47	-	-	-	VSS	S	-	-	-	-	-
19/ 32/ 48/ 64	32/ 48/ 64	36/ 48	46	39	32	VDDH	S	-	-	-	-	-
-	18	-	-	-	-	PD9	I/O	TTa	Yes	TIM1_CH2/I2C2_SCL/SPI2_SCK/SPI2_MOSI/ UART2_RX/SPI2_SSN/LPUART1_RX/SPI2_MISO	OPA1_VINP3/ ACMP2_INP3	
-	19	-	-	-	-	PD8	I/O	TTa	Yes	TIM1_CH1/I2C2_SDA/SPI2_SCK/SPI2_MISO/ UART2_TX/SPI2_SSN/LPUART1_TX/SPI2_MOSI	OPA1_VINM3/ ACMP2_INP2	
20	20	14	15	14	10	PA4	I/O	TTa	Yes	LPTIM0_OUT/TIM0_CH3/TIM4_CH1/I2C0_SCL/ SPI0_SSN/SPI2_SSN/UART0_TX/LPUART0_TX/ USART6_CK/SPI1_SSN/CAN0_RX/TIM7_CH3/ TIM3_CH3	ADC_IN4/ DAC_OUT/ ACMP0_INM/ ACMP1_INP0	-
21	21	15	16	15	11	PA5	I/O	TTa	Yes	LDO02_VOUT_OK/TIM1_ETR/TIM0_CH4/ TIM7_CH1N/I2C0_SDA/SPI0_SCK/I2S_CK/ UART0_RX/USART7_RX/USART7_CK/ LPTIM0_IN/CAN0_RX/TIM1_CH1/TIM7_CH4/ TIM3_CH4	ADC_IN5/ OPA1_VINP0	-
22	22	16	17	16	12	PA6	I/O	TTa	Yes	ACMP2_OUT/TIM0_BKIN/TIM2_CH1/ TIM7_BKIN/SPI0_MISO/I2S_MCLK/UART1_TX/ USART7_RX/USART7_CTS/TIM8_CH3/	ADC_IN6/ OPA1_VINM0	-

引脚编号						引脚名称 (复位后)	类型	I/O 结构	Fail safe 支持	可选的复用功能		说明
LQFP64-0	LQFP64-1	LQFP48	QFN48	QFN40	QFN32					复用功能	可选功能	
										TIM3_CH1/TIM15_CH1/TIM7_CH3/TIM0_CH2N		
23	23	17	18	17	13	PA7	I/O	TTa	Yes	ACMP1_OUT/TIM0_CH1N/TIM2_CH2/ TIM7_CH1N/I2C1_SCL/SPI0_MOSI/I2S_SD/ UART1_RX/USART7_TX/TIM4_CH1/TIM16_CH1 /TIM3_CH1/TIM0_CH4/EVENTOUT	ADC_IN7/ OPA2_VOUT/ ACMP1_INP1	-
24	24	18	19	-	-	PC4	I/O	FT	Yes	CLK1Hz/TIM3_CH1/TIM15_CH1/I2C0_SCL/ SPI1_MISO2/I2S_MCLK/USART7_TX/ USART6_CK/LPUART0_TX/TIM9_CH1/ LPUART1_TX/TIM14_BKIN/EVENTOUT	ADC_IN14	-
25	25	19	20	18	-	PC5	I/O	FT	Yes	RTC_VLD_ON/TIM15_CH1N/I2C0_SDA/ SPI1_SSN2/USART7_RX/USART7_CTS/ LPUART0_RX/TIM9_CH2/LPUART1_RX	ADC_IN15	-
26	26	20	21	19	14	PB0	I/O	TTa	-	TIM0_CH2N/TIM2_CH3/TIM7_CH2N/ SPI0_MISO/UART3_TX/USART7_CK/ USART6_RX/LPUART1_TX/TIM9_CH1/ LPUART1_RX/TIM14_CH1/EVENTOUT	ADC_IN8/ OPA2_VINP0	-
27	27	21	22	20	15	PB1	I/O	TTa	Yes	TIM0_CH3N/TIM2_CH4/TIM7_CH3N/ TIM9_CH1/SPI0_MOSI/UART3_RX/ USART7_RTS/USART6_CK/SPI1_MOSI/ SPI1_SCK/SPI0_SCK/TIM4_CH1/TIM3_CH2/ EVENTOUT	ADC_IN9/ OPA2_VINM0/ ACMP1_INP2	-
28	28	22	23	21	16	PB2	I/O	TTa	Yes	LPTIM0_OUT/TIM2_ETR/TIM15_BKIN/ SPI0_MISO2/SPI2_MOSI/LPUART1_TX/ TIM9_CH3	ACMP1_INM ACMP0_INP0	BOOT1 输入，默认输入下拉电阻

引脚编号						引脚名称 (复位后)	类型	I/O 结构	Fail safe 支持	可选的复用功能		说明
LQFP64-0	LQFP64-1	LQFP48	QFN48	QFN40	QFN32					复用功能	可选功能	
29	29	23	24	-	-	PB10	I/O	TTa	Yes	ACMP2_OUT/TIM1_CH3/TIM3_ETR/TIM0_CH4/ I2C1_SCL/SPI1_SCK/I2S_CK/UART2_TX/ USART7_TX/USART7_RX/UART1_TX/ LPUART0_TX/I2C2_SCL/LPUART0_RX/ TIM8_CH3	ACMP0_INP2/ OPA2_VINP1	-
30	30	24	25	-	-	PB11	I/O	TTa	Yes	OPA0_OUT/TIM1_CH4/TIM4_ETR/TIM0_CH3/ I2C1_SDA/UART2_RX/USART7_RX/ USART7_TX/UART1_RX/LPUART0_RX/ I2C2_SDA/LPUART0_TX/EVENTOUT	OPA2_VINM1	-
33	33	25	26	-	-	PB12	I/O	FT	Yes	OPA1_OUT/TIM0_BKIN/TIM4_CH1/TIM0_CH1/ I2C1_SDA/SPI1_SSN/I2S_WS/USART7_CK/ CAN0_RX/SPI2_SSN/LPUART1_TX/TIM8_CH4/ TIM14_BKIN/EVENTOUT	-	-
34	34	26	27	22	17	PB13	I/O	FT	Yes	OPA2_OUT/TIM0_CH1N/TIM4_CH2/TIM9_CH3/ I2C1_SCL/SPI1_SCK/I2S_CK/UART1_CTS/ USART7_CTS/CAN0_TX/I2C1_SDA/ LPUART1_RX/SPI2_SCK/TIM8_CH4/ TIM14_CH1N	-	-
35	35	27	28	23	18	PB14	I/O	FT	Yes	TIM0_CH2N/TIM0_CH1/TIM7_CH2N/I2C1_SCL/ SPI1_MISO/I2S_EXTSD/UART1_RTS/ USART7_RTS/I2C1_SDA/UART3_TX/ SPI2_MISO/TIM7_CH1/TIM14_CH1	-	-
36	36	28	29	24	19	PB15	I/O	FT	Yes	TIM0_CH3N/TIM0_CH2N/TIM7_CH3N/ I2C1_SDA/SPI1_MOSI/I2S_SD/TIM8_ETR/	-	-

引脚编号						引脚名称 (复位后)	类型	I/O 结构	Fail safe 支持	可选的复用功能		说明
LQFP64-0	LQFP64-1	LQFP48	QFN48	QFN40	QFN32					复用功能	可选功能	
										SPI2_MOSI/UART3_RX/TIM7_CH1N/ TIM7_CH2/TIM15_CH1N		
37	37	-	-	-	-	PC6	I/O	FT	Yes	TIM2_CH1/TIM7_CH1/I2C0_SCL/I2S_MCLK/ SPI1_SSN/USART7_TX/CAN0_TX	-	-
38	38	-	-	-	-	PC7	I/O	FT	Yes	TIM2_CH2/TIM7_CH2/I2C0_SDA/SPI1_SCK/ USART7_RX/CAN0_RX/EVENTOUT	-	-
39	39	-	-	-	-	PC8	I/O	FT	Yes	TIM2_CH3/TIM7_CH3/SPI1_MISO/USART7_CK/ CAN0_TX/LPTIM1_IN	-	-
40	40	-	-	-	-	PC9	I/O	FT	Yes	MCO1/TIM2_CH4/TIM7_CH4/I2C2_SDA/ SPI1_MOSI/USART7_RTS/CAN0_RX/ I2C1_SDA/LPTIM1_TRIG	-	-
41	41	29	30	25	20	PA8	I/O	FT	Yes	MCO0/TIM0_CH1/I2C2_SCL/SPI0_SSN/ I2S_WS/USART6_TX/LPUART1_RX/ I2C1_SDA/TIM0_CH2	-	-
42	42	30	31	26	21	PA9	I/O	FT	Yes	TIM0_CH2/TIM0_CH1/TIM14_BKIN/I2C2_SDA/ SPI1_MISO/UART0_TX/UART1_TX/UART1_RX/ I2C0_SCL/SPI2_SCK/I2C1_SCL/TIM7_BKIN/ TIM0_CH3N	-	-
43	43	31	32	27	22	PA10	I/O	FT	Yes	TIM0_CH3/TIM7_CH1/TIM16_BKIN/I2C1_SDA/ SPI0_SCK/SPI1_SCK/UART0_RX/UART1_RX/ UART1_TX/I2C0_SDA/SPI2_MOSI/TIM0_BKIN	-	-
44	44	32	33	28	-	PA11	I/O	TTa	-	ACMP0_OUT/TIM0_CH4/TIM3_ETR/ I2C1_SCL/SPI1_MISO/UART1_TX/CAN0_RX/ USB0_DM/SPI2_SSN	-	-

引脚编号						引脚名称 (复位后)	类型	I/O 结构	Fail safe 支持	可选的复用功能		说明
LQFP64 -0	LQFP64 -1	LQFP48	QFN48	QFN40	QFN32					复用功能	可选功能	
45	45	33	34	29	-	PA12	I/O	TTa	-	ACMP1_OUT/TIM0_ETR/I2C1_SDA/ SPI1_MOSI/UART1_RX/CAN0_TX/USB0_DP/ SPI2_MISO/EVENTOUT	-	-
46	46	34	35	30	23	PA13	I/O	FT	Yes	JTMS/SWDIO/SPI1_MISO/SPI1_SSN/ UART1_RX/I2C2_SDA/SPI2_MISO	-	默认 SWDIO, 内部上拉电阻
-	47	35	-	-	-	PD10	-	FT	Yes	LPTIM1_IN/TIM1_CH3/I2C1_SCL/SPI2_MOSI/ SPI2_SSN/UART3_RX/SPI2_MISO/I2C0_SCL/ SPI2_SCK/LPUART1_RX	-	-
49	49	37	36	31	24	PA14	I/O	FT	Yes	JTCK/SWCLK/I2C0_SDA/SPI1_MOSI/ UART1_TX/USART6_CK/USART6_TX/ I2C2_SCL/SPI2_MOSI	-	默认 SWCLK, 内部下拉电阻
50	50	38	37	-	-	PA15	I/O	FT	Yes	JTDI/TIM1_ETR/TIM7_ETR/TIM15_CH1N/ I2C0_SCL/SPI0_SSN/SPI2_SSN/USART6_CTS/ USART6_RX/SPI1_SSN/TIM9_CH2/ TIM7_CH1N/TIM1_CH1	-	默认 JTDI, 内部上拉电阻
51	51	-	-	-	-	PC10	I/O	FT	Yes	TIM7_CH1N/TIM16_BKIN/SPI2_SCK/ UART2_TX/UART3_TX/USART7_TX/ CAN0_TX/LPUART0_TX/TIM15_BKIN/ LPUART1_TX/TIM9_CH4/EVENTOUT	-	-
52	52	-	-	-	-	PC11	I/O	FT	Yes	TIM7_CH2N/TIM16_CH1/I2S_EXTSD/ SPI2_MISO/UART2_RX/UART3_RX/ USART7_RX/CAN0_RX/LPUART0_RX/ TIM9_CH4/LPUART1_RX/TIM9_CH3	-	-
53	53	-	-	-	-	PC12	I/O	FT	Yes	TIM9_ETR/TIM16_CH1N/I2C2_SCL/	-	-

引脚编号						引脚名称 (复位后)	类型	I/O 结构	Fail safe 支持	可选的复用功能		说明
LQFP64 -0	LQFP64 -1	LQFP48	QFN48	QFN40	QFN32					复用功能	可选功能	
										SPI2_MOSI/USART7_CK/CAN0_TX/ LPUART0_TX/TIM7_CH3N/LPUART1_TX/ TIM8_CH1/EVENTOUT		
54	54	-	-	-	-	PD2	I/O	FT	Yes	LPTIM1_OUT/TIM2_ETR/TIM16_BKIN/ I2C2_SDA/UART1_RX/CAN0_RX/ TIM14_CH1/TIM0_ETR	-	-
55	55	39	38	32	25	PB3	I/O	FT	Yes	JTDO/TIM1_CH2/SPI0_SCK/SPI2_SCK/ UART1_CTS/USART7_CK/USART6_RTS/ I2S_CK/SPI1_SCK/TIM7_CH3N/ TIM15_CH1/EVENTOUT	-	默认 JTDO, input floating
56	56	40	39	33	26	PB4	I/O	FT	Yes	NJTRST/TIM0_BKIN/TIM2_CH1/TIM16_BKIN/ I2C0_SDA/SPI0_MISO/SPI2_MISO/UART2_TX/ USART7_TX/USART6_TX/SPI1_MISO/ I2S_EXTSD/TIM7_CH3	-	默认 NJRST, 输入, 内部上拉 电阻
57	57	41	40	34	27	PB5	I/O	FT	Yes	LPTIM0_IN/TIM2_CH2/TIM15_BKIN/I2C0_SDA/ SPI0_MOSI/SPI2_MOSI/UART1_RTS/ USART7_RX/USART6_RX/UART2_RX/ SPI1_MOSI/I2S_SD/TIM7_BKIN/TIM7_CH4	-	-
58	58	42	41	35	28	PB6	I/O	FT	Yes	ACMP0_OUT/TIM0_CH2N/TIM3_CH1/ LPTIM0_TRIG/I2C0_SCL/SPI0_SSN/SPI2_SSN/ UART0_TX/USART7_CTS/CAN0_RX/SPI1_SCK/ LPUART0_TX/TIM16_CH1/TIM15_CH1N/ TIM7_CH3N	-	-
59	59	43	42	36	29	PB7	I/O	FT	Yes	LPTIM1_OUT/TIM3_CH2/TIM16_CH1N/	-	-

引脚编号						引脚名称 (复位后)	类型	I/O 结构	Fail safe 支持	可选的复用功能		说明
LQFP64 -0	LQFP64 -1	LQFP48	QFN48	QFN40	QFN32					复用功能	可选功能	
										I2C0_SDA/SPI1_MISO/SPI2_SCK/UART0_RX/ USART7_RTS/CAN0_TX/LPUART0_RX/ TIM16_CH1N/TIM7_ETR/EVENTOUT		
60	60	44	43	-	-	BOOT0	I	B	Yes	-	-	内部下拉电阻
61	61	45	44	37	30	PB8	I/O	FT	Yes	ACMP0_OUT/TIM3_CH3/TIM15_CH1/ I2C0_SCL/SPI2_MISO/UART0_TX/CAN0_RX/ LPUART1_RX/UART2_TX/TIM9_CH1/ TIM7_CH3/TIM8_ETR	-	-
62	62	46	45	38	31	PB9	I/O	FT	Yes	ACMP1_OUT/TIM0_CH4/TIM3_CH4/ TIM16_CH1/UART2_RX/I2C0_SDA/SPI1_SSN/ I2S_WS/CAN0_TX/SPI2_MOSI/TIM8_CH2	-	-

注：PC13、PC14、PC15 通过电源开关供电。由于该开关的灌电流能力有限（3mA），因此在输出模式下使用 GPIO PC13 到 PC15 时存在以下限制：

- 速率不得超过 2MHz，最大负载为 30pF。
- 这些 I/O 不能用作电流源（如用于驱动 LED）。

3.3 引脚复用定义

表 3-3: 端口 A 引脚复用功能

端口	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15	
端口 A	PA0	ACMP0_OUT	TIM1_ETR	TIM4_CH1	TIM7_ETR	I2C2_SCL	SPI0_MISO	I2S_MCLK	UART1_CTS	UART3_TX	USART6_CTS	USART6_RX	LPUART0_RX	TIM0_ETR	TIM0_CH1	TIM1_CH1	EVENTOUT
	PA1	-	TIM1_CH2	TIM4_CH2	TIM14_CH1N	I2C2_SDA	SPI0_SSN	SPI2_MOSI	UART1_RTS	UART3_RX	USART6_RTS	-	LPUART0_TX	TIM8_CH2	TIM0_CH1N	TIM15_CH1	EVENTOUT
	PA2	ACMP1_OUT	TIM1_CH3	TIM4_CH3	TIM14_CH1	I2C1_SDA	SPI0_MISO2	-	UART1_TX	UART1_CTS	USART6_TX	LPUART1_RX	TIM8_CH1	CAN0_RX	TIM7_CH1	TIM7_BKIN	-
	PA3	-	TIM1_CH4	TIM4_CH4	TIM14_CH1N	I2C1_SCL	SPI0_SSN2	-	UART1_RX	UART1_RTS	USART6_RX	-	LPUART0_RX	CAN0_TX	TIM7_CH2	TIM8_CH2	-
	PA4	-	LPTIM0_OUT	TIM0_CH3	TIM4_CH1	I2C0_SCL	SPI0_SSN	SPI2_SSN	UART0_TX	LPUART0_TX	USART6_CK	SPI1_SSN	CAN0_RX	-	TIM7_CH3	TIM3_CH3	-
	PA5	-	TIM1_ETR	TIM0_CH4	TIM7_CH1N	I2C0_SDA	SPI0_SCK	I2S_CK	UART0_RX	USART7_RX	USART7_CK	LPTIM0_IN	CAN0_RX	TIM1_CH1	TIM7_CH4	TIM3_CH4	-
	PA6	ACMP2_OUT	TIM0_BKIN	TIM2_CH1	TIM7_BKIN	-	SPI0_MISO	I2S_MCLK	UART1_TX	USART7_RX	USART7_CTS	TIM8_CH3	TIM3_CH1	TIM15_CH1	TIM7_CH3	TIM0_CH2N	-
	PA7	ACMP1_OUT	TIM0_CH1N	TIM2_CH2	TIM7_CH1N	I2C1_SCL	SPI0_MOSI	I2S_SD	UART1_RX	USART7_TX	-	-	TIM4_CH1	TIM16_CH1	TIM3_CH1	TIM0_CH4	EVENTOUT
	PA8	MCO0	TIM0_CH1	-	-	I2C2_SCL	SPI0_SSN	I2S_WS	-	-	USART6_TX	-	LPUART1_RX	I2C1_SDA	-	TIM0_CH2	-
	PA9	-	TIM0_CH2	TIM0_CH1	TIM14_BKIN	I2C2_SDA	-	SPI1_MISO	UART0_TX	UART1_TX	UART1_RX	I2C0_SCL	SPI2_SCK	I2C1_SCL	TIM7_BKIN	TIM0_CH3N	-
	PA10	-	TIM0_CH3	TIM7_CH1	TIM16_BKIN	I2C1_SDA	SPI0_SCK	SPI1_SCK	UART0_RX	UART1_RX	UART1_TX	I2C0_SDA	SPI2_MOSI	-	-	TIM0_BKIN	-
	PA11	ACMP0_OUT	TIM0_CH4	TIM3_ETR	-	I2C1_SCL	-	SPI1_MISO	-	UART1_TX	CAN0_RX	USB0_DM	SPI2_SSN	-	-	-	-
	PA12	ACMP1_OUT	TIM0_ETR	-	-	I2C1_SDA	-	SPI1_MOSI	-	UART1_RX	CAN0_TX	USB0_DP	SPI2_MISO	-	-	-	EVENTOUT
	PA13	JTMS SWDIO	-	-	-	-	SPI1_MISO	SPI1_SSN	UART1_RX	-	-	I2C2_SDA	SPI2_MISO	-	-	-	-
	PA14	JTCK SWCLK	-	-	-	I2C0_SDA	-	SPI1_MOSI	UART1_TX	USART6_CK	USART6_TX	I2C2_SCL	SPI2_MOSI	-	-	-	-
PA15	JTDI	TIM1_ETR	TIM7_ETR	TIM15_CH1N	I2C0_SCL	SPI0_SSN	SPI2_SSN	-	USART6_CTS	USART6_RX	-	SPI1_SSN	TIM9_CH2	TIM7_CH1N	TIM1_CH1	-	

表 3-4: 端口 B 引脚复用功能

端口		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
端口 B	PB0	-	TIM0_CH2N	TIM2_CH3	TIM7_CH2N	-	SPI0_MISO	-	UART3_TX	USART7_CK	USART6_RX	-	LPUART1_TX	TIM9_CH1	LPUART1_RX	TIM14_CH1	EVENTOUT
	PB1	-	TIM0_CH3N	TIM2_CH4	TIM7_CH3N	TIM9_CH1	SPI0_MOSI	-	UART3_RX	USART7_RTS	USART6_CK	SPI1_MOSI	SPI1_SCK	SPI0_SCK	TIM4_CH1	TIM3_CH2	EVENTOUT
	PB2	-	LPTIM0_OUT	TIM2_ETR	TIM15_BKIN	-	SPI0_MISO2	SPI2_MOSI	-	-	-	-	LPUART1_TX	-	-	TIM9_CH3	-
	PB3	JTDO	TIM1_CH2	-	-	-	SPI0_SCK	SPI2_SCK	UART1_CTS	USART7_CK	USART6_RTS	I2S_CK	SPI1_SCK	-	TIM7_CH3N	TIM15_CH1	EVENTOUT
	PB4	NJTRST	TIM0_BKIN	TIM2_CH1	TIM16_BKIN	I2C0_SDA	SPI0_MISO	SPI2_MISO	UART2_TX	USART7_TX	USART6_TX	-	SPI1_MISO	I2S_EXTSD	TIM7_CH3	-	-
	PB5	-	LPTIM0_IN	TIM2_CH2	TIM15_BKIN	I2C0_SDA	SPI0_MOSI	SPI2_MOSI	UART1_RTS	USART7_RX	USART6_RX	UART2_RX	SPI1_MOSI	I2S_SD	TIM7_BKIN	TIM7_CH4	-
	PB6	ACMP0_OUT	TIM0_CH2N	TIM3_CH1	LPTIM0_TRIG	I2C0_SCL	SPI0_SSN	SPI2_SSN	UART0_TX	USART7_CTS	CAN0_RX	SPI1_SCK	LPUART0_TX	TIM16_CH1	TIM15_CH1N	TIM7_CH3N	-
	PB7	-	LPTIM1_OUT	TIM3_CH2	TIM16_CH1N	I2C0_SDA	SPI1_MISO	SPI2_SCK	UART0_RX	USART7_RTS	CAN0_TX	-	LPUART0_RX	TIM16_CH1N	TIM7_ETR	-	EVENTOUT
	PB8	ACMP0_OUT	-	TIM3_CH3	TIM15_CH1	I2C0_SCL	-	SPI2_MISO	UART0_TX	-	CAN0_RX	UART2_TX	LPUART1_RX	TIM9_CH1	TIM7_CH3	TIM8_ETR	-
	PB9	ACMP1_OUT	TIM0_CH4	TIM3_CH4	TIM16_CH1	I2C0_SDA	SPI1_SSN	I2S_WS	-	-	CAN0_TX	UART2_RX	SPI2_MOSI	-	-	TIM8_CH2	-
	PB10	ACMP2_OUT	TIM1_CH3	TIM3_ETR	TIM0_CH4	I2C1_SCL	SPI1_SCK	I2S_CK	UART2_TX	USART7_TX	USART7_RX	UART1_TX	LPUART0_TX	I2C2_SCL	LPUART0_RX	TIM8_CH3	-
	PB11	OPA0_OUT	TIM1_CH4	TIM4_ETR	TIM0_CH3	I2C1_SDA	-	-	UART2_RX	USART7_RX	USART7_TX	UART1_RX	LPUART0_RX	I2C2_SDA	LPUART0_TX	-	EVENTOUT
	PB12	OPA1_OUT	TIM0_BKIN	TIM4_CH1	TIM0_CH1	I2C1_SDA	SPI1_SSN	I2S_WS	-	USART7_CK	CAN0_RX	SPI2_SSN	LPUART1_TX	TIM8_CH4	-	TIM14_BKIN	EVENTOUT
	PB13	OPA2_OUT	TIM0_CH1N	TIM4_CH2	TIM9_CH3	I2C1_SCL	SPI1_SCK	I2S_CK	UART1_CTS	USART7_CTS	CAN0_TX	I2C1_SDA	LPUART1_RX	SPI2_SCK	TIM8_CH4	TIM14_CH1N	-
	PB14	-	TIM0_CH2N	TIM0_CH1	TIM7_CH2N	I2C1_SCL	SPI1_MISO	I2S_EXTSD	UART1_RTS	USART7_RTS	-	I2C1_SDA	UART3_TX	SPI2_MISO	TIM7_CH1	TIM14_CH1	-
	PB15	-	TIM0_CH3N	TIM0_CH2N	TIM7_CH3N	I2C1_SDA	SPI1_MOSI	I2S_SD	-	-	TIM8_ETR	SPI2_MOSI	UART3_RX	TIM7_CH1N	TIM7_CH2	TIM15_CH1N	-

表 3-5: 端口 C 引脚复用功能

端口		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
端口 C	PC0	-	LPTIM0_IN	TIM4_CH1	-	I2C0_SCL	-	-	UART1_TX	USART6_TX	USART6_CTS	I2C2_SCL	-	SPI0_SSN2	-	TIM9_ETR	EVENTOUT
	PC1	-	LPTIM0_OUT	TIM4_CH2	-	I2C0_SDA	-	SPI2_MOSI	UART1_RX	USART6_RX	USART6_RTS	I2C2_SDA	SPI1_MOSI	SPI0_MOSI	-	-	EVENTOUT
	PC2	-	-	TIM4_CH3	-	-	SPI1_MISO	I2S_EXTSD	-	LPUART0_RX	USART6_TX	-	-	-	-	-	-
	PC3	-	LPTIM0_TRIG	TIM4_CH4	-	-	SPI1_MOSI	I2S_SD	-	-	USART6_RX	--	-	-	-	-	-
	PC4	CLK1Hz	-	TIM3_CH1	TIM15_CH1	I2C0_SCL	SPI1_MISO2	I2S_MCLK	-	USART7_TX	USART6_CK	-	LPUART0_TX	TIM9_CH1	LPUART1_TX	TIM14_BKIN	EVENTOUT
	PC5	RTC_VLD_ON	-	-	TIM15_CH1N	I2C0_SDA	SPI1_SSN2	-	-	USART7_RX	USART7_CTS	-	LPUART0_RX	TIM9_CH2	LPUART1_RX	-	-
	PC6	-	-	TIM2_CH1	TIM7_CH1	I2C0_SCL	I2S_MCLK	SPI1_SSN	-	-	USART7_TX	-	CAN0_TX	-	-	-	-
	PC7	-	-	TIM2_CH2	TIM7_CH2	I2C0_SDA	-	SPI1_SCK	-	-	USART7_RX	-	CAN0_RX	-	-	-	EVENTOUT
	PC8	-	-	TIM2_CH3	TIM7_CH3	-	-	SPI1_MISO	-	-	USART7_CK	-	CAN0_TX	-	LPTIM1_IN	-	-
	PC9	MCO1	-	TIM2_CH4	TIM7_CH4	I2C2_SDA	-	SPI1_MOSI	-	-	USART7_RTS	-	CAN0_RX	I2C1_SDA	LPTIM1_TRIG	-	-
	PC10	-	-	TIM7_CH1N	TIM16_BKIN	-	-	SPI2_SCK	UART2_TX	UART3_TX	USART7_TX	CAN0_TX	LPUART0_TX	TIM15_BKIN	LPUART1_TX	TIM9_CH4	-
	PC11	-	-	TIM7_CH2N	TIM16_CH1	-	I2S_EXTSD	SPI2_MISO	UART2_RX	UART3_RX	USART7_RX	CAN0_RX	LPUART0_RX	TIM9_CH4	LPUART1_RX	TIM9_CH3	-
	PC12	-	-	TIM9_ETR	TIM16_CH1N	I2C2_SCL	-	SPI2_MOSI	-	-	USART7_CK	CAN0_TX	LPUART0_TX	TIM7_CH3N	LPUART1_TX	TIM8_CH1	EVENTOUT
	PC13	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	EVENTOUT
	PC14	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PC15	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

表 3-6: 端口 D 引脚复用功能

端口		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
端 口 D	PD2	-	LPTIM1_OUT	TIM2_ETR	TIM16_BKIN	I2C2_SDA	-	-	-	UART1_RX	-	CAN0_RX	-	-	TIM14_CH1	TIM0_ETR	-
	PD8	-	TIM1_CH1	-	-	I2C2_SDA	SPI2_SCK	SPI2_MISO	UART2_TX	-	-	SPI2_SSN	LPUART1_TX	SPI2_MOSI	-	-	-
	PD9	-	TIM1_CH2	-	-	I2C2_SCL	SPI2_SCK	SPI2_MOSI	UART2_RX	-	-	SPI2_SSN	LPUART1_RX	SPI2_MISO	-	-	-
	PD10	-	LPTIM1_IN	TIM1_CH3	-	I2C1_SCL	SPI2_MOSI	SPI2_SSN	UART3_RX	-	-	SPI2_MISO	I2C0_SCL	SPI2_SCK	LPUART1_RX	-	-
	PD14	-	-	TIM3_CH3	-	I2C1_SDA	-	-	-	USART6_TX	-	-	-	-	-	-	-
	PD15	-	-	TIM3_CH4	-	I2C1_SCL	-	-	-	USART6_RX	-	-	-	-	-	-	-

4 电气特性

4.1 测试条件

除非特别说明，所有电压的都以 V_{SS} 为基准。

4.1.1 最大值和最小值

除非特别说明，所有产品是在 $T_A=25^{\circ}\text{C}$ 下在生产线上进行测试的，其最大和最小值可支持所定最恶劣的环境温度、供电电压和时钟频率。

在每个表格下方的注解中说明是通过综合评估、设计仿真或工艺特性得到的数据，没有在生产线上进行测试；在综合评估的基础上，通过样本测试，取其平均值再加减三倍的标准差（平均 $\pm 3\sigma$ ）得到最大和最小数值。

4.1.2 典型值

除非特别说明，典型数据是基于 $T_A=25^{\circ}\text{C}$ 、 $V_{DDH}=V_{DDA}=3.3\text{V}$ 测量，这些数据仅用于设计指导。

4.1.3 典型曲线

除非特别说明，典型曲线仅用于设计指导而未经测试。

4.1.4 供电方案

芯片支持单电源供电和 VBAT 备用电源，外部提供供电电源（1.8 ~ 3.6V），内置 LDO 产生内部数字电路工作电压。

系统供电方案如下图所示：

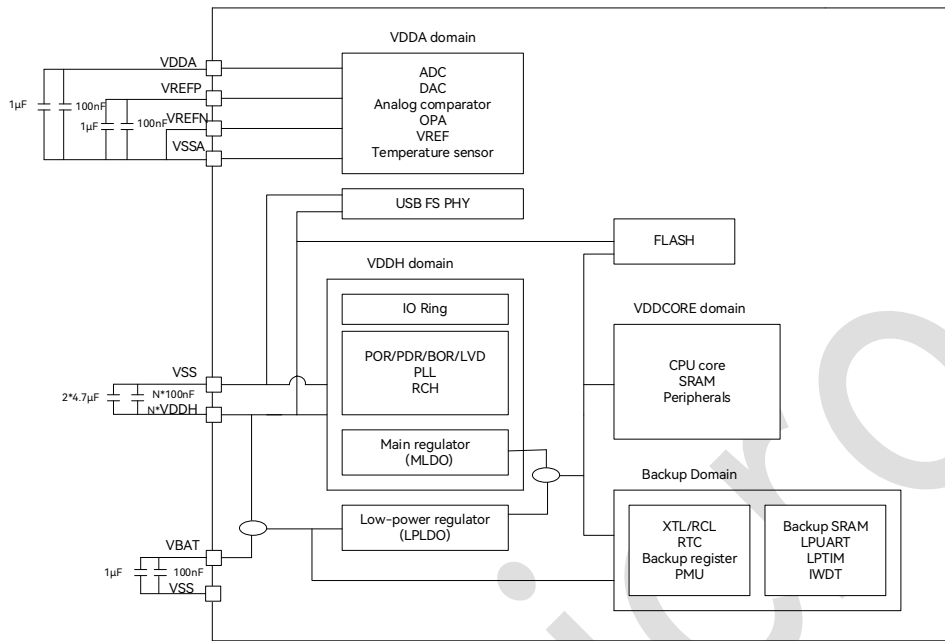


图 4-1：系统供电方案框图

注：对于多个 VDDH（多个管脚），建议总共加至少 2 个 4.7μF 电容和 N 个 100nF 电容。针对每个 VDDH 管脚，需要加至少 1 个 100nF 电容。如果封装只有一个 VDDH 管脚，需要加 2 个 4.7μF 电容和 2 个 100nF 电容。

4.2 绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表（表 4-1，表 4-2，表 4-3）中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 4-1：电压特性

符号	描述	最小值	最大值	单位
$V_{DDH} - V_{SS}$	外部主供电电压（包含 V_{DDA} 和 V_{DDH} ） ⁽¹⁾	-0.3	4	V
V_{IN}	在 5V 耐压引脚上的输入电压 ⁽³⁾	$V_{SS}-0.3$	5.5	
	在其它引脚上的输入电压 ⁽²⁾	$V_{SS}-0.3$	$V_{DDH}+0.3$	
$ \Delta V_{DDx} $	不同供电引脚之间的电压差	-	50	mV
$ V_{SSx} - V_{SS} $	不同接地引脚之间的电压差	-	50	

- 注:
- 1. 所有电源 (V_{DDH} , V_{DDA}) 和地 (V_{SS} , V_{SSA}) 引脚必须始终连接到外部允许范围内的供电系统上。
 - 2. V_{IN} 不应超过其最大值, 电流特性参考表 4-2。
 - 3. 当 5V 耐压引脚输入 5.5V, V_{DDH} 不能低于 2.25V。

表 4-2: 电流特性

符号	描述	最大值 ⁽¹⁾	单位
I_{VDDH}	经过 V_{DDH}/V_{DDA} 电源线的总电流 (供应电流) ^{(1) (3)}	200	mA
I_{VSS}	经过 V_{SS} 地线的总电流 (流出电流) ^{(1) (3)}	200	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	20	
	任意 I/O 和控制引脚上的输出电流	-20	
$I_{INJ(PIN)}^{(2)}$	NRST 引脚的注入电流	-5	
	其他引脚的注入电流	±5	

- 注:
- 1. 所有的电源 (V_{DDH} , V_{DDA}) 和地 (V_{SS} , V_{SSA}) 引脚必须始终连接到外部允许范围内的供电系统上。
 - 2. 当 $V_{IN}>V_{DDH}$ 时, 有一个正向注入电流; 当 $V_{IN}<V_{SS}$ 时, 有一个反向注入电流。 $I_{INJ(PIN)}$ 不应超过其最大值, 电压特性参考表 4-1。
 - 3. 发生最大电流时, 允许 V_{DDH} 最大的压降为 $0.1V_{DDH}$ 。

表 4-3: 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-40 ~ + 150	°C

4.3 工作条件

静态参数表 (适用温度范围: $T_A = -40 \sim +105^{\circ}\text{C}$) 。

4.3.1 通用工作条件

表 4-4: 通用工作条件

符号	参数	条件	最小值	典型值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-	-	168	204	MHz
f_{PCLK0}	内部 APB0 时钟频率	-	-	168	204	

符号	参数	条件	最小值	典型值	最大值	单位
f _{PCLK1}	内部 APB1 时钟频率	-	-	168	204	
V _{DDH}	标准工作电压	-	1.8	-	3.6	V
V _{DDA}	模拟部分工作电压	必须和 V _{DDH} 电压相同	1.8	-	3.6	V
T _A	环境温度	-	-40	-	105	°C

注：

1. 建议使用相同的电源为 V_{DDH} 和 V_{DDA} 供电，在上电和正常操作期间，V_{DDH} 和 V_{DDA} 之间最多允许有 300mV 的差别。
2. Boost Mode：核内工作电压 1.2V，最高工作频率 204MHz。
3. 正常工作模式（默认）：核内工作电压 1.1V，最高工作频率 168MHz。

4.3.2 上电和掉电时的工作条件

表 4-5：上电和掉电时的工作条件

符号	参数	条件	最小值	最大值	单位
t _{VDDH}	V _{DDH} 上升速率	电源电压从 0 升到 V _{DDH}	20	20000	μs/V
	V _{DDH} 下降速率	电源电压从 V _{DDH} 降到 0	80	20000	

4.3.3 内嵌复位和电源控制模块特性

表 4-6：内嵌复位和电源控制模块特性

符号	类型	条件	典型电压	单位
V _{PDR}	PDR 上升触发点	PDRS[1:0] = 00	1.57	V
		PDRS[1:0] = 01	1.77	
		PDRS[1:0] = 10	1.87	
		PDRS[1:0] = 11	1.97	
	PDR 下降触发点	PDRS[1:0] = 00	1.49	
		PDRS[1:0] = 01	1.67	
		PDRS[1:0] = 10	1.77	
		PDRS[1:0] = 11	1.87	
	PDR 触发点迟滞电压	PDRS[1:0] = 00	0.08	
		PDRS[1:0] = 01	0.1	
		PDRS[1:0] = 10	0.1	

符号	类型	条件	典型电压	单位
		PDRS[1:0] = 11	0.1	
V _{BOR}	BOR 触发点	BORS[3:0] = 0000	1.56	V
		BORS[3:0] = 0001	1.66	
		BORS[3:0] = 0010	1.75	
		BORS[3:0] = 0011	1.85	
		BORS[3:0] = 0100	1.95	
		BORS[3:0] = 0101	2.05	
		BORS[3:0] = 0110	2.14	
		BORS[3:0] = 0111	2.24	
		BORS[3:0] = 1000	2.34	
		BORS[3:0] = 1001	2.43	
		BORS[3:0] = 1010	2.53	
		BORS[3:0] = 1011	2.63	
		BORS[3:0] = 1100	2.73	
		BORS[3:0] = 1101	2.83	
		BORS[3:0] = 1110	2.92	
		BORS[3:0] = 1111	3.02	
V _{LVD}	LVD 触发点	LVDS[3:0] = 0000	1.59	V
		LVDS[3:0] = 0001	1.68	
		LVDS[3:0] = 0010	1.78	
		LVDS[3:0] = 0011	1.88	
		LVDS[3:0] = 0100	1.98	
		LVDS[3:0] = 0101	2.08	
		LVDS[3:0] = 0110	2.18	
		LVDS[3:0] = 0111	2.28	
		LVDS[3:0] = 1000	2.38	
		LVDS[3:0] = 1001	2.48	
		LVDS[3:0] = 1010	2.58	
		LVDS[3:0] = 1011	2.67	
		LVDS[3:0] = 1100	2.77	
		LVDS[3:0] = 1101	2.87	
		LVDS[3:0] = 1110	2.97	
		LVDS[3:0] = 1111	3.07	

注：由设计保证，不在生产中测试。

4.3.4 内置参考电压

表 4-7: 内置参考电压

符号	参数	条件	最小值	典型值	最大值	单位
V _{REFINT}	内置参考电压	VREF_SEL[1:0]=00, V _{DDA} >1.8V	TYP-0.9%	1.5	TYP+0.4%	V
		VREF_SEL[1:0]=01, V _{DDA} >2.5V	TYP-0.9%	2	TYP+0.4%	
		VREF_SEL[1:0]=10, V _{DDA} >3V	TYP-0.9%	2.5	TYP+0.4%	
		VREF_SEL[1:0]=11, V _{DDA} >3.3V	TYP-0.9%	3	TYP+0.4%	
V _{cap}	外部管脚电容	-	-	1	-	μF

注:

- 1. 使用此内部 V_{REF} 输出的基准电压, V_{REFP} 管脚需要外接电容 (典型 1μF)。
- 2. 内部 V_{REF} 输出的基准电压作为内部 ADC/DAC/ACMP 等的 V_{REF} 使用。
- 3. 如果外部提供精确的 V_{REF} 输入 (通过管脚 VREFP), 内部的 V_{REF} 需要关闭。

4.3.5 供电电流特性

表 4-8: 供电电流特性

符号	参数	条件	f _{HCLK} (MHz)	典型值 (V _{DDH} =3.3V)					单位
				T _A = -40℃	T _A = 25℃	T _A = 85℃	T _A = 105℃	T _A = 125℃	
I _{DD-Run}	Run mode 下的供电电流	所有外设全部开启, 代码中运行 while (1) +memcpy in flash	168	30.22	30.571	31.74	32.587	33.941	mA
			144	25.99	26.320	27.49	28.331	29.776	
			120	21.76	22.055	23.209	24.024	25.532	
			96	16.745	17.001	18.134	19.04	20.461	
			48	8.923	9.111	10.161	11.093	12.55	
			24	4.885	5.031	6.031	6.962	8.471	
			12	2.901	3.025	4.02	4.929	6.513	
		所有外设全部关闭, 仅保留 EFC 代码中运行 while (1) +memcpy in flash	168	11.66	11.896	12.844	13.762	15.243	
			144	10.06	10.279	11.231	12.147	13.639	
			120	8.46	8.662	9.608	10.532	12.01	
			96	5.92	6.085	7.042	7.944	9.479	
			48	3.34	3.471	4.429	5.334	6.884	
			24	1.87	1.981	2.936	3.851	5.391	

符号	参数	条件	f _{HCLK} (MHz)	典型值 (V _{DDH} =3.3V)					单位
				T _A = -40℃	T _A = 25℃	T _A = 85℃	T _A = 105℃	T _A = 125℃	
	Run mode 下的供电电流 (Boost Mode)	所有外设全部开启，代码中运行 while (1) +memcopy in flash	12	1.212	1.315	2.267	3.198	4.725	mA
			204	37.244	37.586	38.439	39.427	40.941	
			168	33.065	33.551	34.567	35.541	37.301	
			144	28.441	28.88	29.943	30.969	32.678	
			120	23.803	24.207	25.274	26.382	28.07	
			96	18.341	18.713	19.818	20.881	22.644	
			48	9.806	10.08	11.227	12.301	14.109	
			24	5.339	5.543	6.705	7.809	9.623	
			12	3.162	3.345	4.501	5.662	7.423	
		所有外设全部关闭，仅保留 EFC 代码中运行 while (1) +memcopy in flash	204	18.711	19.012	20.08	21.17	22.73	
			168	11.864	12.206	13.361	14.438	16.330	
			144	10.241	10.553	11.704	12.797	14.632	
			120	8.612	8.904	10.054	11.144	12.978	
			96	5.872	6.131	7.268	8.383	10.171	
			48	3.378	3.586	4.721	5.844	7.634	
			24	1.966	2.152	3.301	4.416	6.227	
			12	1.278	1.451	2.610	3.711	5.561	
I _{DD-Sleep}	Sleep mode 下的供电电流	所有外设全部开启，代码中运行 while (1) +memcopy in flash	168	22.24	22.58	23.87	25.15	27.03	mA
			144	19.13	19.45	20.75	22.01	23.88	
			120	16.018	16.32	17.63	18.91	20.78	
			96	12.15	12.42	13.72	15.04	16.89	
			48	6.51	6.74	8.06	9.038	11.28	
			24	3.65	3.87	5.21	6.53	8.46	
			12	2.24	2.45	3.78	5.08	7.04	
		所有外设全部关闭，仅保留 EFC 代码中运行 while (1) +memcopy in flash	168	5.01	5.258	6.62	7.86	9.88	mA
			144	4.35	4.59	5.95	7.21	9.23	
			120	3.69	3.92	5.26	6.52	8.57	
			96	2.11	2.30	3.65	4.90	6.94	
			48	1.3	1.48	2.84	4.09	6.12	
			24	0.9	1.08	2.42	3.68	5.71	
			12	0.69	0.87	2.21	3.48	5.5	

注:

1. APB0=APB1=AHB

2. $f_{HCLK} > 96\text{MHz}$ 由 PLL0 倍频得出, $f_{HCLK} \leq 96\text{MHz}$ 由 RCH 分频得出。
3. PDR、BOR、LVD 均关闭
4. Boost Mode: 核内工作电压 1.2V
5. 正常工作模式（默认）：核内工作电压 1.1V
6. 低压模式：核内工作电压 0.9V

表 4-9：低功耗典型值

符号	参数	条件	典型值			单位
			T _A = -40℃	T _A = 25℃	T _A = 105℃	
I _{DD_Stop}	停止模式 (Stop) 下的供应 电流	低速时钟开启, RTC 运 行, 独立看门狗开启, 高频时钟 PLL/XTH/RCH 停止工作。CPU、IO 和 SRAM 等保持, 快速唤 醒后可以继续执行唤醒 前的程序 (低压工作)	-	300	-	μA
	停止模式 (Stop) 下的供应 电流 (0.9V 低压模 式)	低速时钟开启, RTC 运 行, 独立看门狗开启, 高频时钟 PLL/XTH/RCH 停止工作。CPU、IO 和 SRAM 等保持, 快速唤 醒后可以继续执行唤醒 前的程序 (低压工作)	-	170	-	μA
I _{DD_Standby0}	待机模式 0 (Standby0) 下的 供应电流	外部低速时钟开启, RTC 运行, 备份寄存器 保持, 8KB 备份 SRAM 保持, 独立看门狗开 启, LPTIM0/LPTIM1 和 LPUART 关闭	-	5.5	-	μA
		外部低速时钟开启, RTC 运行, 备份寄存器 保持, 8KB 备份 SRAM 保持, 独立看门狗关 闭, LPTIM0/LPTIM1 和 LPUART 关闭	-	5.3	-	μA

符号	参数	条件	典型值			单位
			T _A = -40℃	T _A = 25℃	T _A = 105℃	
		内部低速时钟开启， RTC 运行，备份寄存器保持，8KB 备份 SRAM 保持，独立看门狗关闭，LPTIM0/LPTIM1 和 LPUART 关闭	-	5	-	μA
I _{DD_Standby1}	待机模式 1 (Standby1) 下的 供应电流	外部低速时钟开启， RTC 运行，备份寄存器保持，8KB 备份 SRAM 不保持，独立看门狗关闭，LPTIM0/LPTIM1 和 LPUART 关闭	-	2.3	-	μA
		内部低速时钟开启， RTC 运行，备份寄存器保持，8KB 备份 SRAM 不保持，独立看门狗关闭，LPTIM0/LPTIM1 和 LPUART 关闭	-	2	-	μA
	待机模式 1 (Standby1) 下的 供应电流 (0.9V 低 压模式)	内部低速时钟开启， RTC 运行，备份寄存器保持，8KB 备份 SRAM 不保持，独立看门狗关闭，LPTIM0/LPTIM1 和 LPUART 关闭	-	1.5	-	μA
I _{DD_DeepStandby0}	深度待机模式 0 (DeepStandby0)) 下的供应电流	外部低速时钟和内部低速时钟不工作，RTC 不运行，备份寄存器保持，8KB 备份 SRAM 保持，独立看门狗关闭。V _{DDH} 供电。	-	4.5	-	μA

符号	参数	条件	典型值			单位
			T _A = -40℃	T _A = 25℃	T _A = 105℃	
I _{DD_DeepStandby1}	深度待机模式 1 (DeepStandby1) 下的供应电流	外部低速时钟和内部低速时钟不工作, RTC 不运行, 备份寄存器保持, 8KB 备份 SRAM 不保持, 独立看门狗关闭。V _{DDH} 供电。	-	1.5	-	μA
I _{DD_DeepStandby1 (VBAT)}	深度待机模式 1 (DeepStandby1) 下的供应电流	外部低速时钟和内部低速时钟不工作, RTC 不运行, 备份寄存器保持, 8KB 备份 SRAM 不保持, 独立看门狗关闭。V _{DDH} 掉电, V _{BAT} 供电。	-	1.11	-	μA

4.3.6 外部时钟源特性

4.3.6.1 外部高速时钟源 (HSE/XTH)

表 4-10: 外部高速时钟源 (HSE/XTH)

符号	参数	条件	最小值	典型值	最大值	单位
f _{XTH_IN}	振荡器频率	XTH_SF[1:0]= 00	1	-	4	MHz
		XTH_SF[1:0]= 01	4.1	-	12	
		XTH_SF[1:0]= 10	12.1	-	24	
		XTH_SF[1:0]= 11	24.1	-	48	

- 注:
- 1. 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
 - 2. 由设计保证, 不在生产中测试。

4.3.6.2 外部低速时钟源（LSE/XTL）

表 4-11：外部低速时钟源（LSE/XTL）

符号	参数	条件	最小值	典型值	最大值	单位
f _{XTL_IN}	振荡器频率	-	-	32.768	-	kHz
t _{SU(XTL)}	启动时间	V _{DDH} 稳定情况下	-	500	-	ms
I _{DD}	工作电流	-	-	200	-	nA
C _{L1/CL2}	外部电容	-	-	20	-	pF

4.3.7 内部时钟源特性

4.3.7.1 高速内部 RC 振荡器（RCH）

表 4-12：高速内部 RCH 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{RCH}	频率	V _{DDH} = 3.3V, T _A = 25°C, after calibration	-	96	-	MHz
ACC _{RCH}	RCH 振荡器的精度	V _{DDH} = 3.3V, T _A = -40~105°C	-2.5	-	2.5	%
t _{SU(RCH)}	RCH 振荡器启动时间	-	-	16	-	μs
I _{DD(RCH)}	RCH 振荡器功耗	-	-	80	-	μA

4.3.7.2 低速内部 RC 振荡器（RCL）

表 4-13：低速 RCL 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{RCL}	频率	V _{DDH} = 3.3V, T _A = 25°C, after calibration	-	32	-	kHz
ACC _{RCL}	RCL 振荡器的精度	V _{DDH} =3.3V, T _A = -40~105°C	-2.5	-	2.5	%
t _{SU(RCL)}	RCL 振荡器启动时间	-	-	-	500	μs
I _{DD(RCL)}	RCL 振荡器功耗	-	-	200	-	nA

4.3.8 从低功耗模式唤醒的时间

表 4-14: 唤醒时间

符号	参数	典型值	单位
t _{WUSleep}	从 Sleep 模式唤醒	5	HCLK
t _{WUStop}	从 Stop 模式唤醒	3	μs
t _{WUStandby0}	从 Standby0 模式唤醒	260	μs
t _{WUStandby1}	从 Standby1 模式唤醒	350	μs

4.3.9 PLL 特性

表 4-15: PLL 特性

符号	参数	最小值	典型值	最大值	单位
f _{PLL_IN}	PLL Reference 输入时钟	0.9	-	100	MHz
	PLL 输入时钟占空比	40	50	60	-
f _{VCO_OUT}	VCO 输出时钟	300	-	700	MHz
f _{PLL_OUT}	PLL 输出时钟 (f _{VCO_OUT/P})	42.9	-	700	MHz
t _{LOCK}	PLL 稳定时间 (输入参考时钟 4MHz)	-	-	150	μs
Jitter	RMS (cycle-to-cycle jitter) @ PLL 时钟输出 168MHz (整数模式)	-	15	-	ps
Jitter	RMS (cycle-to-cycle jitter)@ PLL 时钟输出 168MHz (小数模式或扩频模式)	-	18	-	ps
I _{PLL}	Operating current of PLL	-	-	0.5	mA

注:

- 1. 由设计保证，未经生产测试。
- 2. 支持小数分频，可以用于音频等应用。
- 3. 支持扩频功能，有助于减少电磁干扰。

4.3.10 FLASH 存储器特性

表 4-16: FLASH 存储特性

符号	参数	最小值	典型值	最大值	单位
t _{prog}	32 位的编程时间	-	41	-	μs
t _{ERASE}	页（4K 字节）擦除时间	-	12	16	ms
t _{ME}	整片擦除时间	-	-	16	ms
N _{END}	寿命（擦除次数）	-	-	10	Kcycle
t _{RET}	数据保存期限	-	-	10	Years

注：由特征测试结果保证，不在生产中测试。

4.3.11 绝对最大额定值（电气敏感性）

使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

4.3.11.1 静电放电（ESD）

表 4-17: ESD 特性

符号	参数	条件	等级	最大值	单位
V _{ESD(HBM)}	静电放电电压 (人体模型)	T _A = +25°C, 符合 ANSI/ESDA/JEDEC JS-001-2023	3A	4000	V
V _{ESD(CDM)}	静电放电电压 (充电设备模型)	T _A = +25°C, 符合 ANSI/ESDA/JEDEC JS-002-2018	C3	1500	V

4.3.11.2 静态闩锁（LU）

表 4-18: LU 特性

符号	参数	条件	等级	最大值	单位
LU	静态栓锁类	T _A = +105°C, 符合 JEDEC JESD78E-2016	II 类	200	mA

4.3.11.3 EFT

表 4-19: EFT 特性

符号	参数	条件	类型	最大值	单位
EFT _{IO}	EFT to IO	IEC61000-4-4	4	2000	V
EFT _{Power}	EFT to Power	IEC61000-4-4	4	4000	V

4.3.12 I/O 端口特性

表 4-20: 3.3V V_{DDH} I/O DC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{IL}	输入低电平电压	-	V _{SS}	-	0.8	V
V _{IH}	输入高电平电压	-	2	-	V _{DDH}	
V _{OL}	输出低电平电压	-	V _{SS}	-	0.4	
V _{OH}	输出高电平电压	-	2.4	-	V _{DDH}	
V _{hys}	施密特触发器电压迟滞	-	-	200	-	mV
I _{lkg}	输入漏电流	V _{DDH} = Maximum V _{PAD} = 0 或 V _{PAD} = V _{DDH}	-1	-	1	μA
R _{PU}	弱上拉等效电阻	V _{DDH} = 3.3 V, V _{IN} = V _{SS}	9	-	19.4	kΩ
R _{PD}	弱下拉等效电阻	V _{DDH} = 3.3 V, V _{IN} = V _{DDH}	6.7	-	16	kΩ

表 4-21: 1.8V V_{DDH} I/O DC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{IL}	输入低电平电压	-	V _{SS}	-	0.3*V _{DDH}	V
V _{IH}	输入高电平电压	-	0.7*V _{DDH}	-	V _{DDH}	
V _{OL}	输出低电平电压	-	V _{SS}	-	0.2*V _{DDH}	
V _{OH}	输出高电平电压	-	0.8*V _{DDH}	-	V _{DDH}	
V _{hys}	施密特触发器电压迟滞	-	-	0.1*V _{DDH}	-	mV
I _{lkg}	输入漏电流	V _{DDH} = Maximum V _{PAD} = 0 或 V _{PAD} = V _{DDH}	-1	-	1	μA
R _{PU}	弱上拉等效电阻	V _{DDH} = 3.3 V, V _{IN} = V _{SS}	11.2	-	32.4	kΩ
R _{PD}	弱下拉等效电阻	V _{DDH} = 3.3 V, V _{IN} = V _{DDH}	9.4	-	32.4	kΩ

4.3.13 ADC 电气特性

表 4-22: ADC 电气特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{DDA}	供电电压	使用外部参考电压	1.8	-	3.6	V
V _{REF+}	正参考电压	-	1.8	-	V _{DDA}	V
V _{REF-}	负参考电压	-	-	0	-	V
f _{ADC}	ADC 时钟频率	-	-	-	84	MHz
f _s	采样速率	1.8V ≤ V _{DDA} ≤ 3.6V	-	-	5.25	Msps
Resolution	分辨率	-	-	12	-	bit
V _{AIN}	转换电压范围	-	0	-	V _{REF+}	V
R _{AIN}	外部输入阻抗	详细信息参考表 4-23	-	4206	-	Ohm
R _{ADC}	采样开关阻抗	-	-	-	720	Ohm
C _{ADC}	内部采样和保持电容	-	-	5.58	-	pf
SNR	信噪失真	SNR @30kHz	-	64	-	dB
THD	-	THD @30kHz	-	-65	-	dB
DNL	-	DNL	-	-	2.5	LSB
INL	-	INL	-	-	5	LSB
ENOB	-	单端 ENOB@30kHz	-	10.25	-	bit
		差分 ENOB@30kHz	-	10.4	-	bit

注：由设计保证，不在生产中测试。

表 4-23: ADC 外部输入阻抗参数

ADC 时钟	ADC 采样率	采样时间 (ns, 固定 4 个 ADC 时钟周期)	外部输入阻抗最大值 (欧姆, R _{AIN})
40MHz	2.5Msps	100	1129
30MHz	1.875Msps	133	1745
20MHz	1.25Msps	200	2975
15MHz	0.9375Msps	266	4206

4.3.14 DAC 电气特性

表 4-23: DAC 电气特性

符号	参数	最小值	典型值	最大值	单位
V _{DDA}	模拟供电电压	1.8	3.3	3.6	V
R _L	缓冲器打开时的负载电阻	5	-	-	kΩ

符号	参数	最小值	典型值	最大值	单位
C _L	负载电容	-	-	50	pF
DAC_OUT	缓冲器关闭时 DAC_OUT 电压	0	-	V _{REF+}	V
	缓冲器打开时 DAC_OUT 电压	0.2	-	V _{REF+} -0.2	V
V _{REF+}	-	TYP-0.1%	1.5/2.0/2.5/3.0 或 V _{DDA} 可选。	TYP+0.1%	V
V _{REF-}	-	-	-	0	V
Resolution	分辨率	-	12	-	bit
f _s	采样率	-	-	1	MHz
SNR	-	-	65	-	dB
THD	-	-	65	-	dB
DNL	非线性失真	-	2	-	LSB
INL	非线性积累	-	4	-	LSB

注：由设计保证，不在生产中测试。

4.3.15 运算放大器（OPA）电气特性

表 4-24：运算放大器电气特性

符号	参数	最小值	典型值	最大值	单位
V _{DDA}	工作电压	1.8	-	3.6	V
T _A	环境温度	-40	-	105	°C
I _{DDA}	工作电流	-	3	-	mA
C _{MIR}	共模输入范围	0	-	V _{DDA}	V
BW	带宽	-	10	-	MHz
R _{LOAD}	负载电阻	600	-	-	Ω
C _{LOAD}	负载电容	-	6	30	pF
SR	Slew Rate 2V step 20% to 80% GAINSEL[2:0]=000 负载电容 5 pF	7.5	-	-	V/μs
e _n	电压噪声密度, @1 kHz, output loaded with 1 kΩ	-	91	-	nV/sqrt (Hz)
	电压噪声密度, @10 kHz, output loaded with 1 kΩ	-	33	-	nV/sqrt (Hz)

符号	参数	最小值	典型值	最大值	单位
Mode	支持 OPA 模式 比较器模式 Unit BUFFER 模式 单端 PGA 模式	-	-	-	-

注：由设计保证，不在生产中测试。

4.3.16 模拟比较器（ACMP）电气特性

表 4-25：模拟比较器电气特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{DDA}	模拟供电电压	-	1.8	-	3.6	V
V _{IN}	输入电压范围	-	0	-	V _{DDA}	V
t _{START}	比较器启动建立时间	-	-	-	10	μs
t _{DR}	比较器上升沿传输延时	V _{DDA} =3.3V, V _{IN} =5mV	-	100	-	ns
t _{DF}	比较器下降沿传输延时	V _{DDA} =3.3V, V _{IN} =5mV	-	100	-	ns
V _{OFFSET}	比较器输入失调误差		-	-	±10	mV
V _{hys}	比较滞后电压	CHYS[1:0]=00	-	0	-	mV
		CHYS[1:0]=01	-	10.5	-	mV
		CHYS[1:0]=10	-	20.5	-	mV
		CHYS[1:0]=11	-	30.5	-	mV
I _{DDA}	工作电流	正常模式 (CEN=1, CLPM=0)	-	-	5	μA

注：由设计保证，不在生产中测试。

4.3.17 温度传感器（TS）特性

表 4-26：温度传感器特性

符号	参数	最小值	典型值	最大值	单位
T _L	相对于温度的线性度	-	±1	±5	°C
Avg_Slope	平均斜率	-	-1.9	-	mV/°C
t _{START}	建立时间	-	10	-	μs

注：由特征测试结果保证，不在生产中测试。

5 封装尺寸

5.1 LQFP64 (10*10mm)

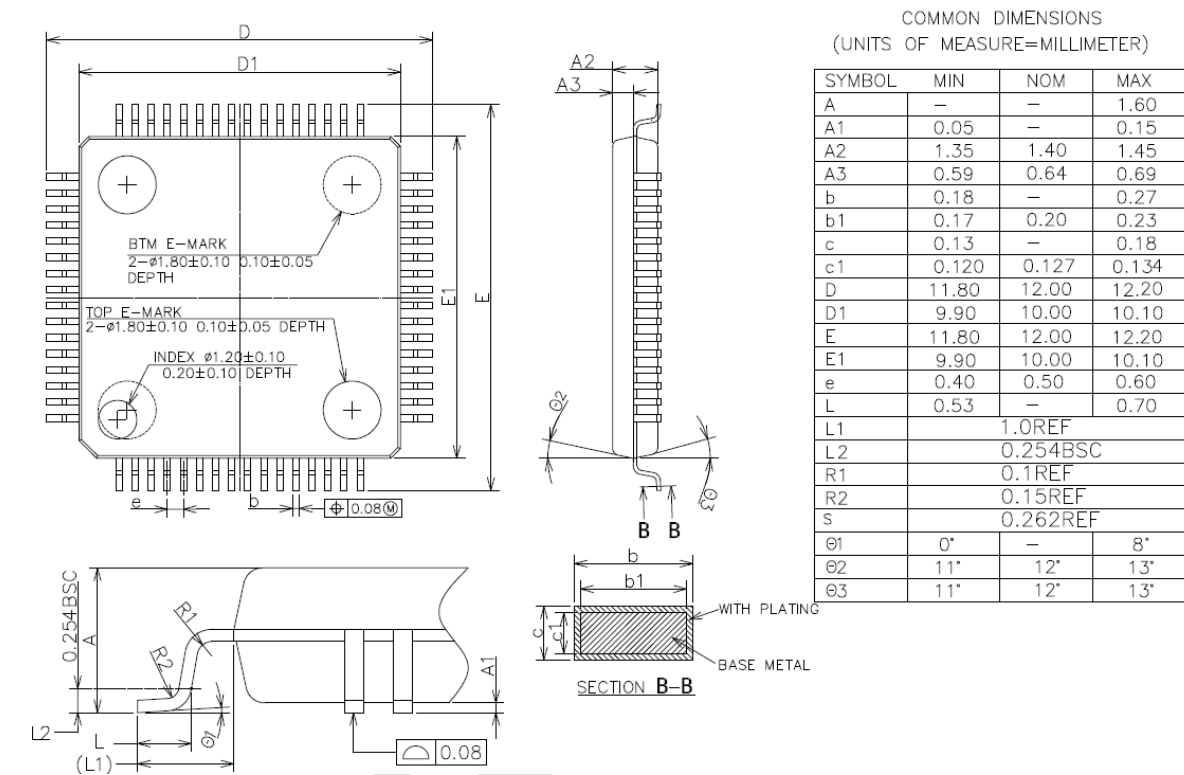


图 5-1: LQFP64 (10*10mm) 封装尺寸图

5.2 LQFP64 (7*7mm)

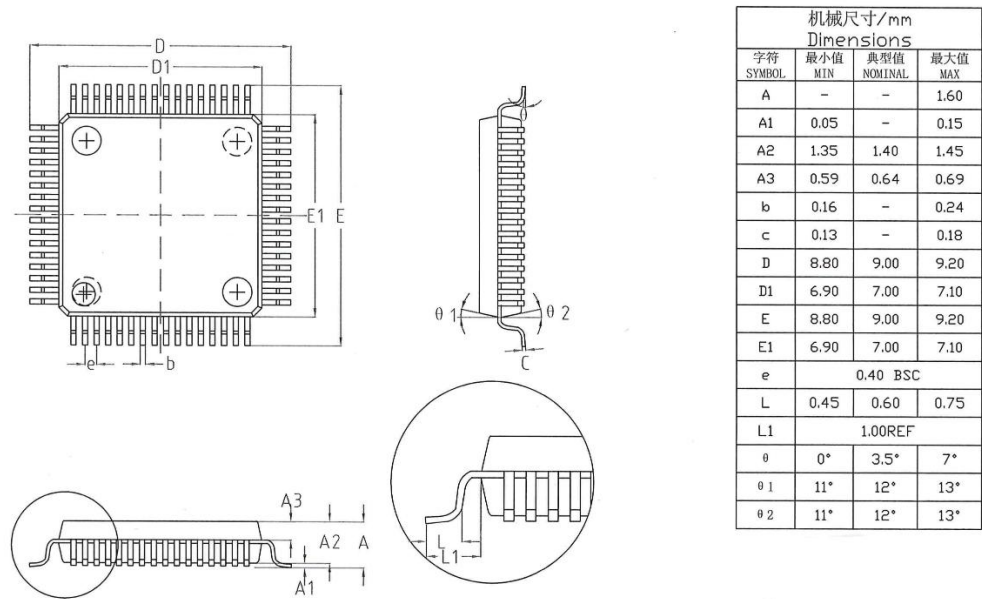


图 5-2: LQFP64 (7*7mm) 封装尺寸图

5.3 LQFP48 (7*7mm)

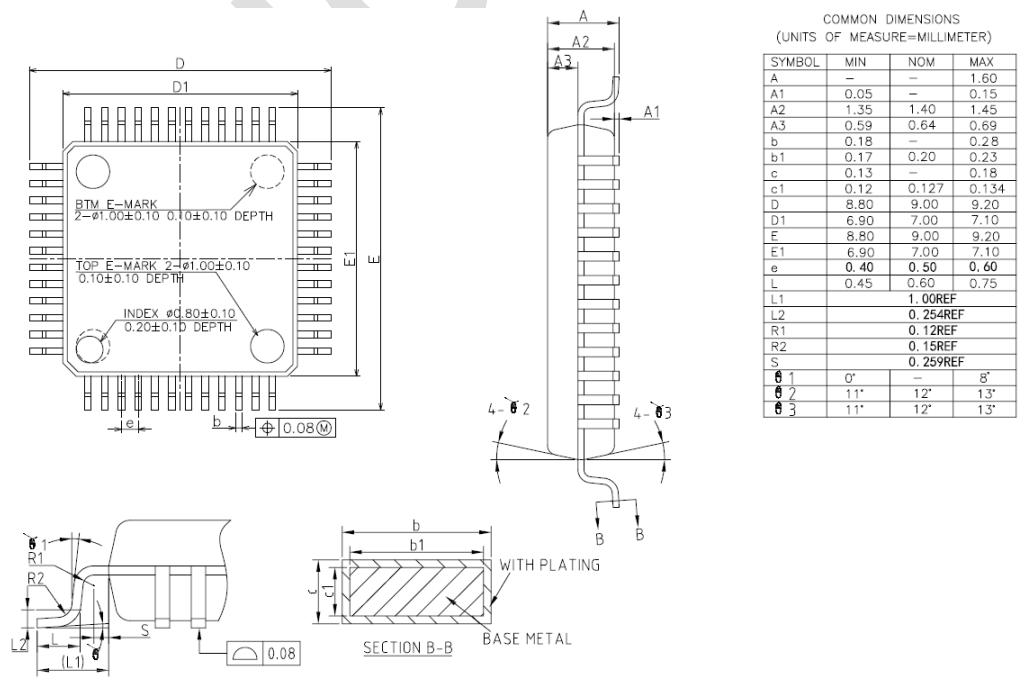


图 5-3: LQFP48 (7*7mm) 封装尺寸图

5.4 QFN48 (6*6mm) (参考)

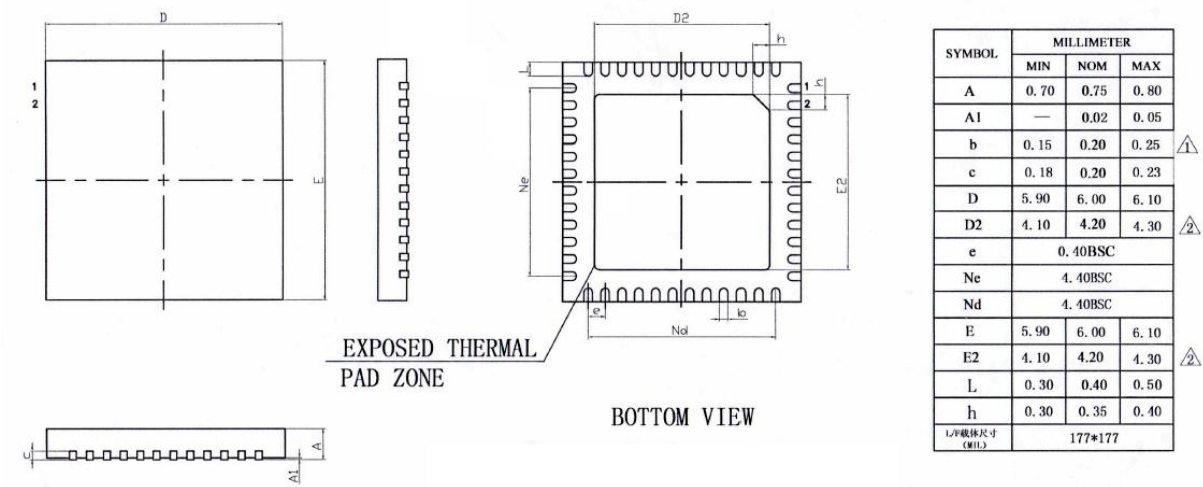


图 5-4: QFN48 (6*6mm) 封装尺寸图

5.5 QFN40 (5*5mm)

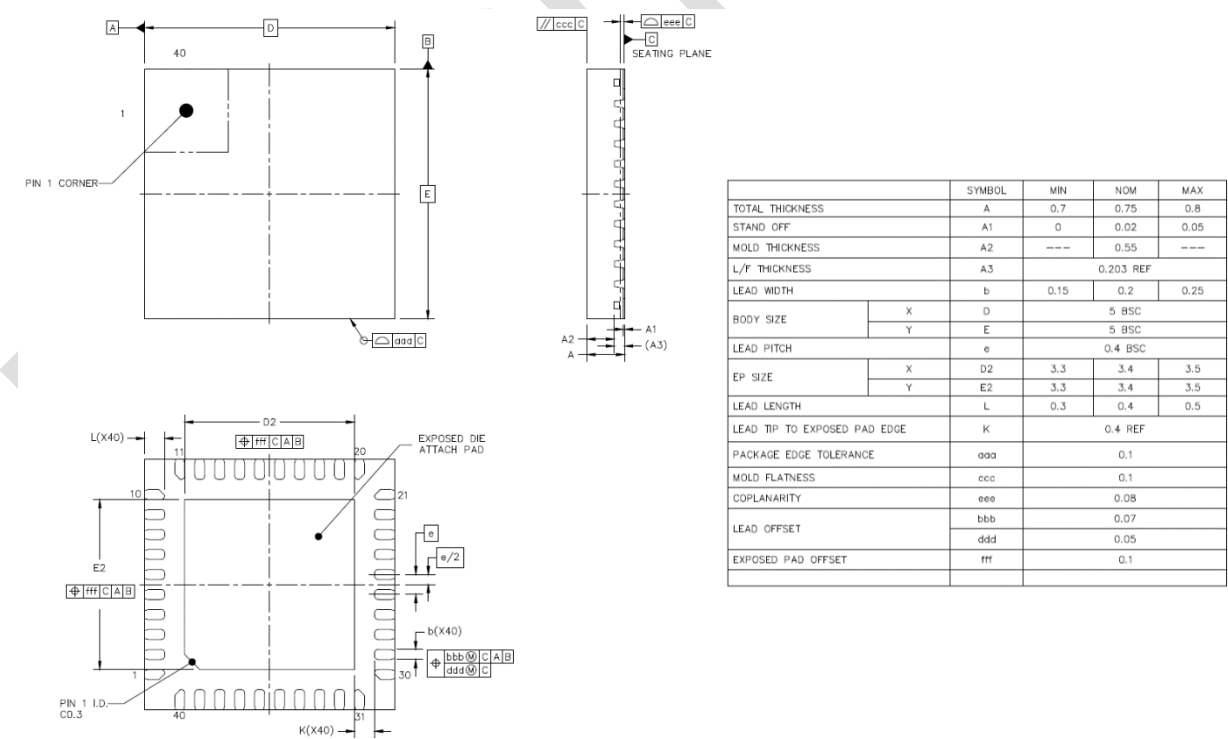


图 5-5: QFN40 (5*5mm) 封装尺寸图

5.6 QFN32 (4*4mm)

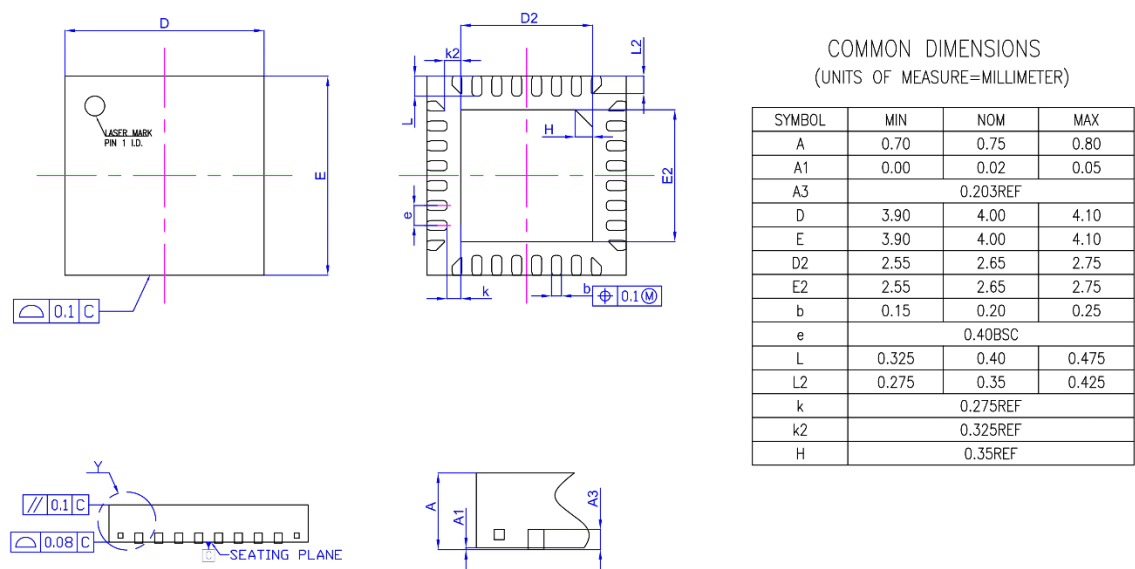


图 5-6: QFN32 (4*4mm) 封装尺寸图

6 版本维护

版本	日期	描述
V1.0	-	初始版本
V1.0.1	-	<ol style="list-style-type: none"> 1. 更新“引脚定义”表格部分描述; 2. 更新首页部分描述; 3. 更新“资源配置表”中 ACMP 数量; 4. 更新“功能简介”章节部分描述; 5. 更新“低功耗典型值”表格中的部分参数。
V1.1	-	<ol style="list-style-type: none"> 1. 更新“引脚描述”表格; 2. 更新 LU 等级; 3. 更新时钟频率最大值; 4. 更新“温度传感器 (TS) 特性”参数; 5. 更新 QFN40、QFN48 及 QFN32 封装尺寸图; 6. 删除结温温度; 7. 更新“功能简介”章节部分描述。
V1.1.1	-	<ol style="list-style-type: none"> 1. 更新最高时钟频率; 2. 更新“供电电流特性”章节。
V1.1.2	-	<ol style="list-style-type: none"> 1. 新增“型号命名规则”章节; 2. 更新 RCH/RCL 振荡器精度最大值; 3. 新增 Sleep mode 下的供电电流参数。
V1.2	-	<ol style="list-style-type: none"> 1. 更新型号名称尾缀为“7”; 2. 更新资源配置表; 3. 更新引脚描述表格; 4. 更新首页部分描述; 5. 删除“复位方式”表格中掉电唤醒复位; 6. 更新“静电放电 (ESD)”章节中 HBM、CDM 值及 $V_{ESD(HBM)}$ 等级; 7. “通用工作条件”章节中新增备注; 8. 更新“LU 特性”表格中最大值; 9. 更新工作温度范围; 10. 更新“ADC 电气特性”章节中 DNL, INL 值。
V1.3	2024.09.20	<ol style="list-style-type: none"> 1. 更新首页“通信接口”、“模拟外设”及“定时器”的部分描述。 2. 更新首页 ESD 和 LU 电气参数。 3. “表 1-1: 资源配置表”中: UM32G421-HCU7 模拟的 Internal Voltage Reference 改为“有”。 4. 更新“2.3.1 嵌入式 FLASH”描述。

版本	日期	描述
		5. 第 2.7 节标题由“电源和电源管理”改为“供电管理”。 6. 更新“2.9 DMA 控制器”部分描述。 7. 更新“2.15 定时器/计数器 (TIMx)”部分描述。 8. “表 4-5: 上电和掉电时的工作条件”中: t_{VDDH} 最大值由 ∞ 改为 20000。 9. “表 4-17: ESD 特性”中: $V_{ESD(CDM)}$ 最大值由 2000 改为 1500; $V_{ESD(HBM)}$ 符合标准由“MIL-STD-883K Method 3015.9”改为“ANSI/ESDA/JEDEC JS-001-2023”。 10. “表 4-18: LU 特性”中: LU 最大值由 100 改为 200。 11. 表 4-20&表 4-21 中: “施密特触发器电压迟滞”最小值改为典型值。 12. “表 4-22: ADC 电气特性”中: ENOB 增加“单端”和“差分”对应值。 13. “表 4-24: 运算放大器电气特性”中: 增加参数 SR; PGA 模式增加“单端”二字。 14. “表 4-26: 温度传感器特性”中: T_L 最大值由 ± 3 改为 ± 5 。 15. 更换字体并更新排版。
V1.3.1	2025.01.20	1. “表 3-2 引脚描述”中引脚 PB10 和 PB11 的 I/O 结构由 FT 改为 TTa。 2. “表 4-12 RCH 振荡器特性”和“表 4-13 RCL 振荡器特性”中 ACC_{RCH} 和 ACC_{RCL} 最小值均由 -1.5 改为 -2.5。
V1.3.2	2025.04.21	1. 更新“图 4-1: 系统供电方案框图”。 2. 部分定时器增加描述“支持增量正交编码器和霍尔传感器”。 3. “表 4-24: 运算放大器电气特性”增加电压噪声密度数据。
V1.3.3	2025.07.10	1. 更新“表 4-22: ADC 电气特性”。 2. 新增“表 4-23: ADC 外部输入阻抗参数”。 3. “表 4-25: 运算放大器电气特性”中工作电流典型值由 5mA 改为 3mA。 4. “图 4-1: 系统供电方案框图”增加相应注释。 5. 更新 QFN32 封装尺寸图, QFN48 封装尺寸图增加“参考”字样。
V1.3.4	2025.08.20	1. “表 4-15: PLL 特性”中 VCO 和 PLL 输出时钟最大值由 700MHz 改为 600MHz。 2. 更新 LQFP64、LQFP48、QFN40 和 QFN32 的封装尺寸图。
V1.3.5	2026.01.26	1. “表 2-2 低功耗模式”中待机模式 0 的外部管脚增加 PC13。 2. 更新“2.12 通用同步/异步收发器 (USART)”主要特性的部分描述。 3. 更新 CAN 最高速率。 4. 更新“表 4-15: PLL 特性”中 VCO 和 PLL 输出时钟最大值。

7 联系我们



公司：广芯微电子（广州）股份有限公司

地址：

广州：广州市黄埔区科学大道 18 号芯大厦 B2 栋 12 楼

邮编：510700

电话：+86-020-31600229

上海：上海市浦东新区祖冲之路 1077 号 2 幢 5 楼 1501 室

邮编：201210

电话：+86-021-50307225

Email: sales@unicmicro.com

Website: www.unicmicro.com

本文档的所有部分，其著作权归广芯微电子（广州）股份有限公司（以下简称广芯微电子）所有，未经广芯微电子授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，广芯微电子及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。